

5. Gaia: Periferikoak

A/D bihurgailuak

Edorta Ibarra, Inigo Martínez de Alegría

2017ko azaroaren 21a

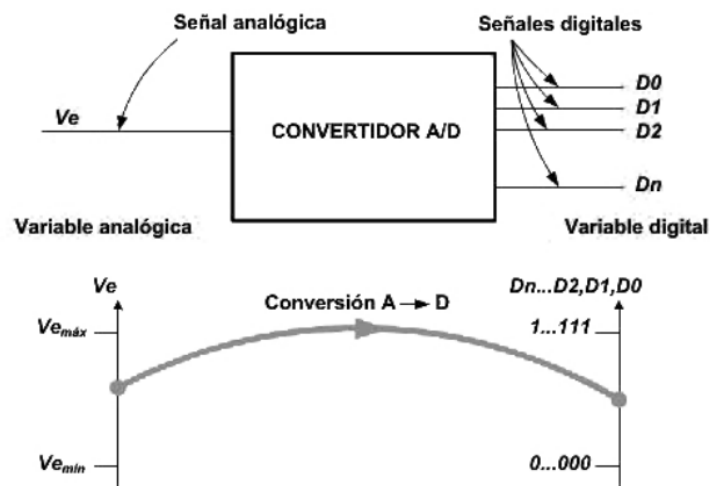
1. Sarrera

Definizioz, aldagai bat **analogikoa** dela diogu baldin eta bi balioen artean erdiko edozein balio lortu daitekeenean. Beraz, horrek bereizmen infinitu bat adierazten du. Hala ere, praktikan ez da horrela, gailu digitalen bereizmen mugatuak dituztelako; bereizmen horien azpitik balio analogikoak bereizteak ez dauka zentsu gehiegirik, erreoreen ondorioz maila horretan emaitzak ez baitira zehatzak. Hala eta guztiz ere, seinale horiek analogiko bezala kontsideratuko ditugu sinpletasunagatik.

Aldiz, aldagai bat **digitala** dela diogu, aldagai hori balio-multzo finitu baten bitartez zehaztu daitekeenean bakarrik.

Gaur egun, datu gehientsuenak domeinu digitalean lantzen dira, datu horiek mikrokontrolagailuetan erabiltzen direlako, hala nola neurgailu digitaletan, datuen eskuratzeko sistemetan eta kontrolerako gailu digitaletan, besteak beste.

Hurrengo irudiak A/D bihurketaren oinarriak erakusten ditu.



1. irudia. AD bihurgailu baten funtzionamendu-printzipioa.

A/D bihurgailuak diferentzialak izan daitezke, edota masara erreferentziatuak. Zaraten inmutatearen aldetik egokiagoa litzateke, printzipioz, A/D bihurgailu diferentzialak erabiltzea.

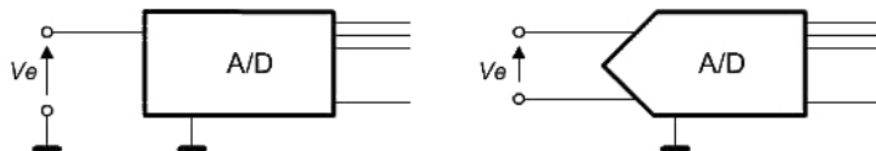


Figura 5.2. Convertidores A/D con entrada referida a masa (izquierda) y diferencial (derecha).

2. irudia. A/D bihurtailuak: masara erreferentziatua vs diferentziala.

KODE UNIPOLARRAK

Tabla 4.3 Palabras (o «números») de 4 bits en diversos códigos unipolares.

Número decimal	Binario natural	Binario complementario	NBCD	NBCD complementario	Gray
0	0000	1111	0000	1111	0000
1	0001	1110	0001	1110	0001
2	0010	1101	0010	1101	0011
3	0011	1100	0011	1100	0010
4	0100	1011	0100	1011	0110
5	0101	1010	0101	1010	0111
6	0110	1001	0110	1001	0101
7	0111	1000	0111	1000	0100
8	1000	0111	1000	0111	1100
9	1001	0110	1001	0110	1101
10	1010	0101	(1 0000)	(0 1111)	1111
11	1011	0100	(1 0001)	(0 1110)	1110
12	1100	0011	(1 0010)	(0 1101)	1010
13	1101	0010	(1 0011)	(0 0011)	1011
14	1110	0001	(1 0100)	(0 1011)	1001
15	1111	0000	(1 0101)	(0 1010)	1000

KODE BIPOLARRAK

Tabla 4.4 Algunos códigos bipolares para una tensión de fondo de escala (FE) de ± 5 V cuando se emplean 8 bits.

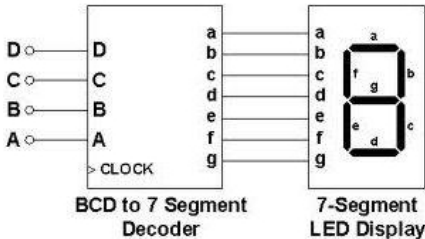
Fracción decimal	Fracción de FE	FE = ± 5 V (V)	Complemento a dos	Complemento a uno	Binario decalado	Signo añadido
+127/128	+ FE-1LSB	+ 4,961	01111111	01111111	11111111	11111111
+ 96/128	+ (3/4)FE	+ 3,750	01100000	01100000	11100000	11100000
+ 64/128	+ (1/2)FE	+ 2,500	01000000	01000000	11000000	11000000
+ 32/128	+ (1/4)FE	+ 1,250	00100000	00100000	10100000	10100000
0	0	0	00000000	00000000	10000000	10000000
				11111111		00000000
- 32/128	- (1/4)FE	- 1,250	11100000	11011111	01100000	00100000
- 64/128	- (1/2)FE	- 2,500	11000000	10111111	01000000	01000000
- 96/128	- (3/4)FE	- 3,750	10100000	10011111	00100000	01100000
-127/128	- FE + 1LSB	- 4,961	10000001	10000000	00000001	01111111
-128/128	- FE	- 5,000	10000000	-	00000000	-

3. irudia. Kodifikazio digital ohikoenen adibideak.

2. Kodifikazioa

Datuak kodetzeko erabiltzen den **formatu ohikoena binario naturala** izan ohi da. Hala ere, posible da, mikrokontrolagailuaren edota gailu digitalaren arabera, kodifikazio ezberdinak erabiltzen dituzten aukerak aurkitzea, hala nola BCD formatua, 7 segmentuko formatoa (display-ak erabiltzen dituzten gailuetan aurki daiteke kodifikazio hori), edota Gray kodifikazioa, besteak beste.

Bestalde, kodifikazioa **unipolarra** edota **bipolarra** izan daiteke, aldagaiaren balioaren zeinua esplizituki adierazi nahi denean.



Entrada Binaria				Salida del codificador							Display
D	C	B	A	a	b	c	d	e	f	g	7 segmentos
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	1	0	1	1	9
1	0	1	0	x	x	x	x	x	x	x	
1	0	1	1	x	x	x	x	x	x	x	
1	1	0	0	x	x	x	x	x	x	x	
1	1	0	1	x	x	x	x	x	x	x	
1	1	1	0	x	x	x	x	x	x	x	
1	1	1	1	x	x	x	x	x	x	x	

4. irudia. Zazpi segmentoko kodifikazioa.

3. A/D bihurtgailu-motak

3.1. Sailkapena

Oro har, hurrengoak esan daiteke A/D bihurtgailuen inguruan: Erabilera-aukerak, ezaugarriak, konexiorako moduak, etab. oso zabalak dira eta, sarritan, gailu espezifiko bakoitzaren menpekoak. Ondorioz, ez da oso erraza A/D bihurtgailuen teknologia guztia aztertzen duen teoria orokor bat lantzea. Hala ere, jarraian A/D bihurtgailuen aukera teknologiko arruntenak azaltzen dira. Bihurtgailu-motei dagokienez, hurrengoak aztertzen dira:

- A/D bihurtgailu zuzenak.
- Arrapala bidezko bihurtgailuak.
- Ondoz ondoko hurbilketan oinarritutako bihurtgailuak.
- Sigma-Delta bihurtgailuak.

Bestalde, A/D bihurtgailuek mikrokontrolagailuekin komunikatzeko erabiltzen duten protokoloaren arabera serie eta paralelo bidezko komunikazioak bereiz daitezke.

3.2. A/D bihurtailu zuzena: *Flash* bihurtailua

A/D bihurtailuen egitura guztien helburua da datu digital multzo bat lortzea, zeinaren kodeak aldagaiaren balio analogikoa errepresentatzen duen. Dagoenik eta A/D bihurtailu sinpleena da bihurtailu zuzena.

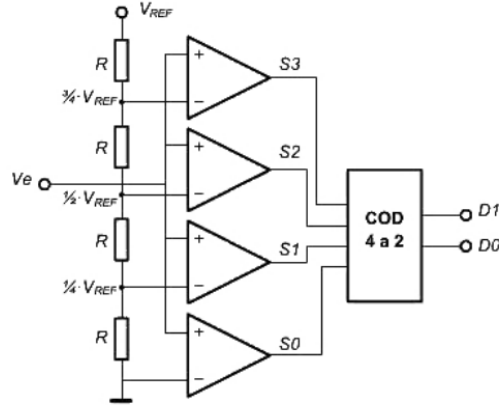


Figura 5.4 Sencillo convertidor A/D directo de dos bits. Los niveles de comparación se establecen mediante un divisor resistivo; luego el codificador prioritario (COD) produce el correspondiente código de salida.

5. irudia. Flash bihurtailuaren egitura orokorra.

Konparatzaile bakoitzak seinale analogiko bat ateratzen du. Seinale analogiko horrek konparaketa-tentsioa erreferentziazko tentsiotik gora dagoen edo ez adierazten du. Konparatzailearen seinale horiek zirkuitu digital konbinazional batetan jasotzen dira horren irteeran balio analogikoaren errepresentazio digitala lortzeko.

- Sistema honen abantaia nagusia azkartasuna da, konparaketa guztiak paraleloan egiten direlako. Batez ere, konparadoreen azkartasunak zehaztuko du A/D bihurtailuaren azkartasuna.
- Konplexutasuna da desabantaila nagusia. 8 bit-eko errepresentazio binarioa lortu ahal izateko, 255 konparadore behar dira. Horrez gain, zirkuitu digital konbinazionalaren konplexutasuna nabarmena litzateke kasu horretan.

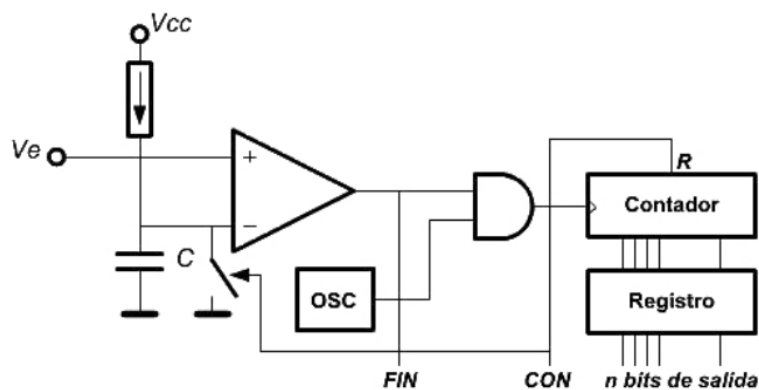
n biteko bereizmena $\rightarrow 2n$ erresistentzia eta $2n - 1$ konparadore.

3.3. Arrapala bidezko bihurtailuak

Hurrengo irudiak erakusten du arrapala¹ bidezko bihurtailua. Hurrengo funtzionamendua du arrapala bidezko bihurtailuak. Korrante-iturria kondentsadorea kargatzen hasten da, konparagailuko konparazio-tentsioa igoz (integratuz). Aldi berean, kontadore bat kontatzen hasten da digitalki. Behin V_e tentsioa eta konparazio-tentsioa berdinak direnean, konparadorearen irteeran tentsioa zero dugu. Hurrengo ekintzak gauzatzen dira puntu horretan:

- a) Kontadorea gelditu, erregistratu eta zerora jartzen da.
- b) Integradorea zerora jartzen da, hori da, kondentsadorea deskargatu egiten da.

¹Rampa, gaztelaniaz.



6. irudia. Arrapala bidezko A/D bihurtgailuaren egitura orokorra.

Argi dago *flash* bihurtgailuarekin konparatuta hurrengo ezaugarri bereziak dituela:

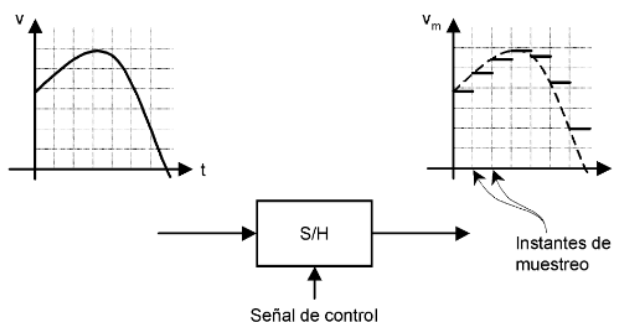
- Abantaia bezala, hardware elementu oso gutxi behar dira bihurtgailu hori gauzatzeko.
- Hala ere, nahikoa motela da, arrapalak neurtutako tentsioa zenbat eta beranduago gurutzatu, hainbat eta geldoagoa izango da gure konparaketa.
- Bigarren abantaila da oso neurketa-balio zehatzak lortzen direla soluzio hori erabiltzen denean.

Zirkuitu gehienek arrapala bikoitza erabiltzen dute, arrapala bakarra erabili beharrean, integradoreek izan ditzaketen integrazio-erroreen eragina minimizatzeko. **Nahi eta nahiez**, sarreran *sample and hold* elementu bat behar du arrapalan oinarritutako bihurtgailuak, neurketa gauzatzen den bitartean digitalizatu nahi den magnitudea konstante mantentzeko. Hurrengo irudiak erakusten du sample-and-hold zirkuitu baten funtzionamendua.

1. Muestreo y retención

Se toman muestras de la señal periódicamente, manteniéndolos estables a su salida el tiempo necesario para que el ADC realice la conversión

El momento en el que se toman los valores (*instantes de muestreo*) y el tiempo que son retenidos están marcados por una *señal de control*.



7. irudia. Sample and hold zirkuitu baten funtzionamendua.

3.4. Ondo-ondoko hurbilketan oinarritutako bihurtgailuak

Hauxe da **mikroprozesagailuen** esparruan gehien erabiltzen den A/D bihurtgailua. Ingelesez SAR (*Successive Approximation Register*) deritzo. Bilaketa dikotomikoan oinarritzen da;

era horretara, oso bilaketa azkarrek egin daitezke denbora labur batetan eta konplexutasun gehiegirik izan gabe.

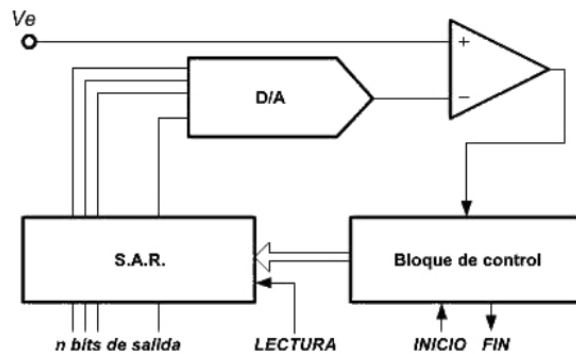
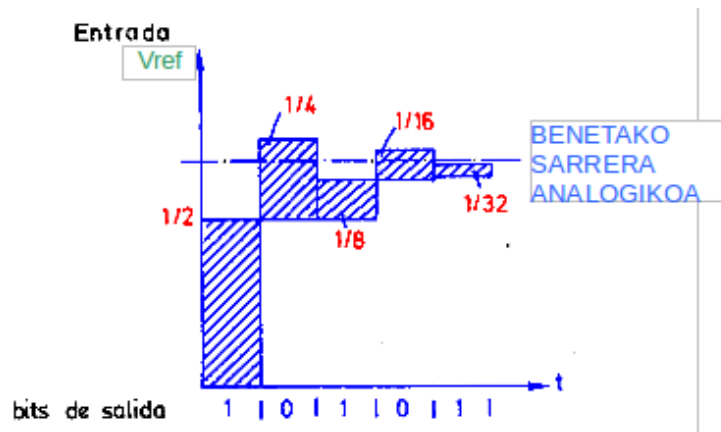


Figura 5.6 Convertidor de aproximaciones sucesivas. El núcleo del sistema es el **registro de aproximaciones sucesivas** (SAR, *Successive Approximation Register*) que realiza la búsqueda dicotómica del valor poniendo en la entrada del convertidor D/A (Digital-Analógico) otro valor para comparar con el de entrada y decidir la siguiente acción.

8. irudia. Ondoz-ondoko bihurgailuaren eskema orokorra.



9. irudia. SAR algoritmoaren funtzionamenduaren azalpen grafikoa.

Bihurketa-mota honetan, erreferentziatzeko konparaketa-balio bat aukeratzen da (adibidez bihurgailu analogiko/digitalaren **sarrerako neurketa eremuaren erdia**, eta neurtzen den aldagaia balio horren gainetik edo azpitik dagoen zehazten da. Konparaketa-balioa bihurgailu D/A baten bidez ezartzen da. Behin zein erditan dagoen zehaztuta, erditik banatzen da zati hori eta berriz ere prozedura bera errepikatzen da.

Nahi eta nahiez, sarreran *sample and hold* elementu bat behar du ondoz ondoko hurbilketan oinarritutako bihurgailuak, neurketa gauzatzen den bitartean digitalizatu nahi den magnitudea konstante mantentzeko. Pauso-kopurua kuantifikazio-bit kopuruaren berdina denez, **konplexutasunaren eta azkartasunaren arteko konpromiso egokia** lortzen da soluzio honen bidez.

3.5. Sigma-Delta bihurgailua

Sigma-delta bihurgailua oso bihurgailu erabilia da hainbat aplikaziotan, hala nola audio aplikazioetan. Seinalearen jarraipena egiten du bihurgailu mota honek, datu digitalaren bit-kopurua

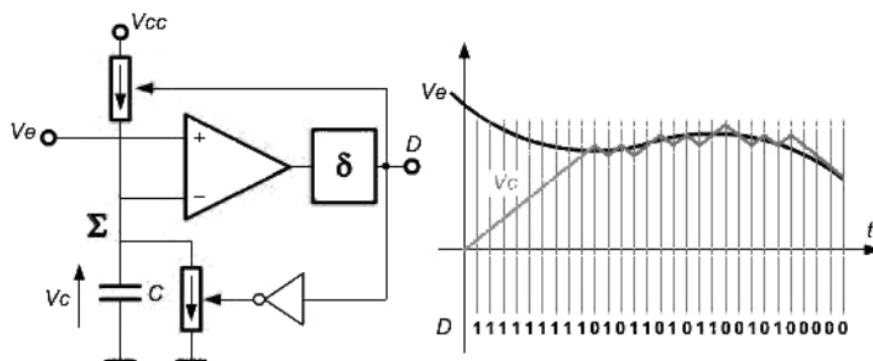


Figura 5.7 Convertidor sigma-delta. En función del valor almacenado y el de entrada, el comparador y el circuito lógico δ dan una salida que obliga a sumar o restar tensión en el condensador; a la derecha, un gráfico con la evolución de las tensiones.

10. irudia. Sigma-delta bihurtailuaren egitura eta funtzionamendu printzipioa.

gehituz edota kenduz. Konparadorearen emaitzaren arabera aukeratu egiten da ea hurrengo pausoan integradorea (kondentsadorea) kargatu edo deskargatu egin behar den.

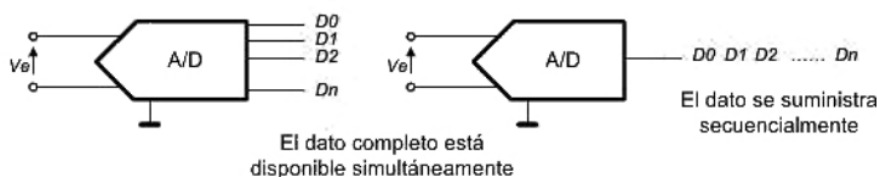
Irteerako emaitza bit bakarrekia da, integradoreak gora edo behera egin badu. Irteeran kontagailu bat jar daiteke balio digitalizatu standard bat lortzeko.

Nolabait esanda, sigma-delta bihurtailuak neurtu beharreko seinalearen jarraipena egiten du; beraz, *sample and hold* elementua ez da guztiz beharrezkoa.

4. A/D bihurtailuaren eta mikrokontrolagailuaren arteko komunikazioa

4.1. Sarrera

Beharrezkoa da A/D bihurtailuaren eta mikroprozesadorearen artean komunikazio-protokolo bat izatea bihurteta era egokian gauzatu ahal izateko. Bihurtailuaren eta mikrokontrolagailuaren arteko komunikazioa serie edo paralelo izan daiteke, hurrengo irudian ikus daitekeen bezala.

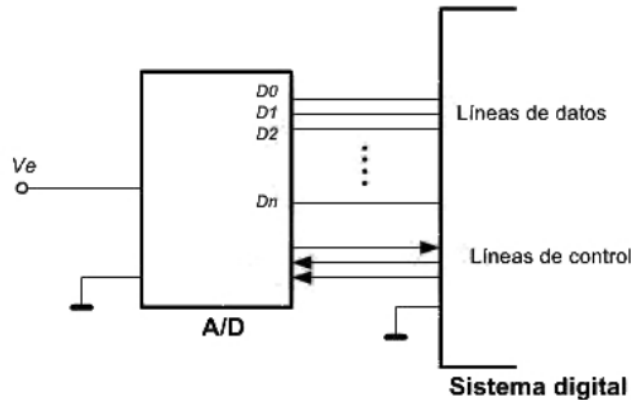


11. irudia. Serie vs paralelo komunikazioa.

Jarraian, komunikazio-modalitate horiek (serie eta paralelo) zertan datzaten azaltzen da.

4.2. Komunikazio paraleloa

Komunikazio paraleloan bit bakoitza bere bidetik bidaltzen zaio mikroprozesagailuari.



12. irudia. Paralelo komunikazioa.

Nahiz eta komunikazio paraleloak dirudien A/D bihurgailu baten eta mikroprozesadore baten arteko komunikazio-metodirik bistakoena, gero eta gutxiago erabiltzen da aukera hori, bihurgailuaren eta mikroprozesadorearen artean komunikazio-lerro bat eta, beraz, pin bat behar delako digitalizatutako aldagaiaren bit bakoitzeko. Horrek sistemaren konplexutasuna eta PCBaren errutatzea oso konplexua egiten du.

Horrez gain, nahiz eta sinplea iruditu, **nahitaezkoa da, seinale digitalez aparte, kontrol-seinaleak gehitzea**. Kontrol-seinale horien helburua da biharketa noiz hasi eta noiz amaitu zehaztea, besteak beste².

4.3. Serie komunikaioa: SPI protokoloa

Serie komunikazioa era egokian gauzatu ahal izateko beharrezkoa da protokolo jakin bat erabiltzea, digitalizazioaren ondoriozko datu digital guztiak bide edota pista bakarretik transmititzen baitira. Aukera ezberdinak daude, baina **SPI (Serial Pheriferial Interface) protokoloa da gehien erabiltzen dena**. Komunikazio-protokolo sinkronoa eta bidirekzionala da SPI protokoloa.

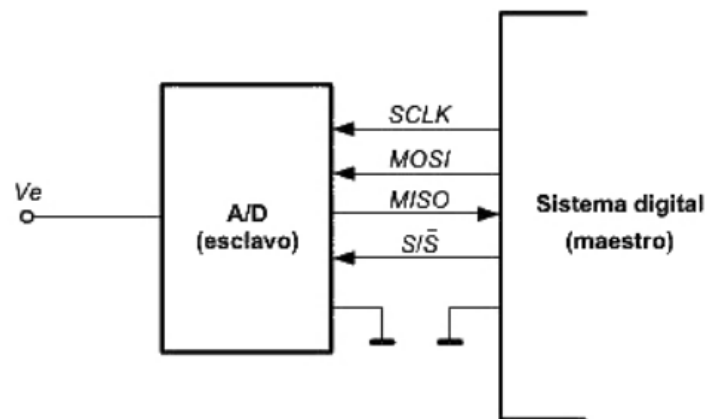
SPI konexio generikoa erakusten du hurrengo irudiak. Konexio horretan sistema digitalak *master* bezala funtzionatzen du; berriz, A/D bihurgailuak *slave* bezala funtzionatzen du.

Hurrengo konexioak gauzatzen dira:

- SCLK: Sinkronizazio-erlojua, bi gailuak beraien artean sinkronizatuta egon daitezen. *Master* bezala dagoen gailuak ezartzen du erlojua.
- S/\hat{S} seinalea, *slave* gailua zein den zehazteko.
- MOSI: Master Output Slave Input komunikazio-kanala.
- MISO: Master Input Slave Output komunikazio-kanala.

A/D bihurgailu ugari izanez gero, beraien arteko komunikaziorako hurrengo konfigurazioetako bat aukeratu behar da: esklabu independenteak edota daisy chain konfigurazioa.

²Bestela, glitch arazoak sor daitezke bitak finko ez badaude eta edozein bit-ek buelta ematen badu eman beharko ez lukeenean.



13. irudia. SPI komunikazioa A/D bihurgailuaren eta mikroprozesadorearen artean.

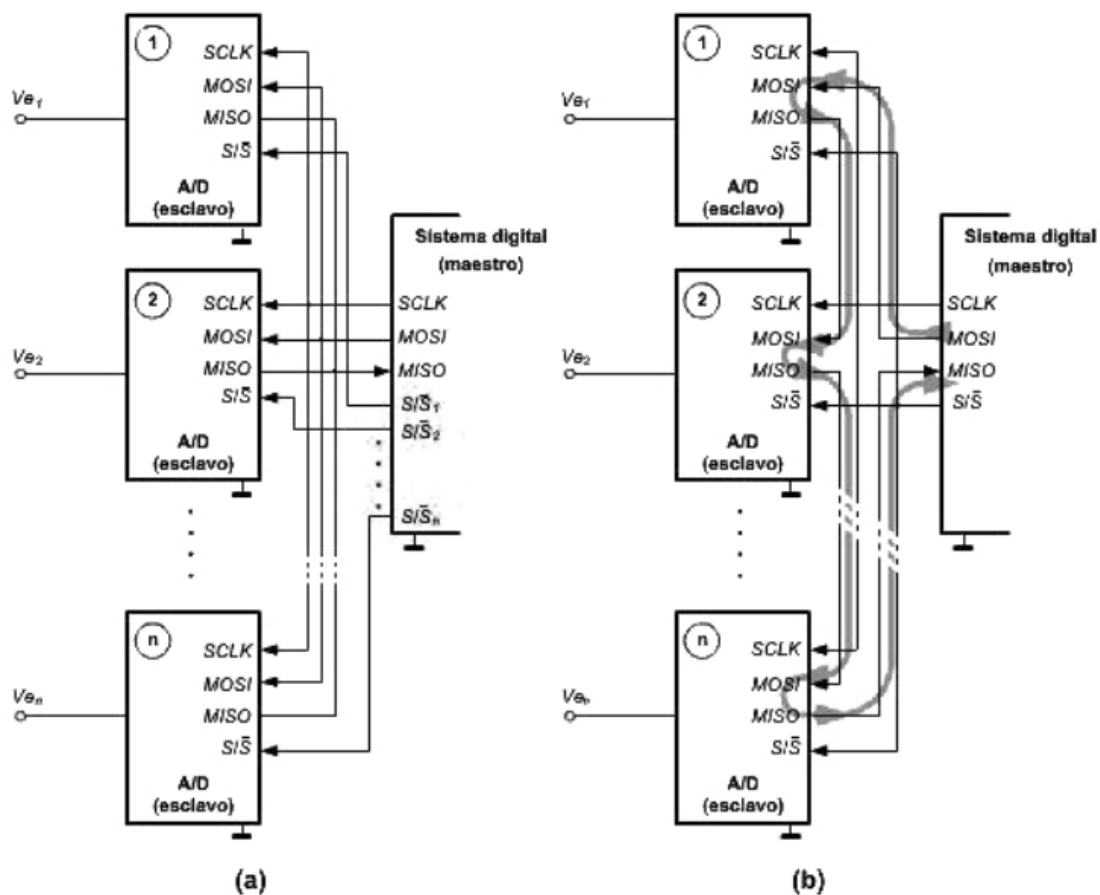


Figura 5.10. Conexión SPI con varios dispositivos esclavos: (a) esclavos independientes; (b) *daisy chain*. Con esclavos independientes, el sistema digital que controla la comunicación debe disponer de tantas líneas de selección como esclavos existan mientras que en el caso de usar *daisy chain* basta con una sola línea; sin embargo, la comunicación es más lenta y compleja ya que los datos deben recorrer todos los esclavos.

14. irudia. Gailu anitzen arteko SPI komunikaziorako aukerak.

Batzuetan, interesgarria da A/D bihurgailu bakarra erabiltzea hainbat seinale neurtzeko, **multiplexazioa** erabiliz, hurrengo irudiak erakusten duen bezala. Gogoratu gure 80c552 arkitekturak horrelako A/D bihureketa eskema erabiltzen duela.

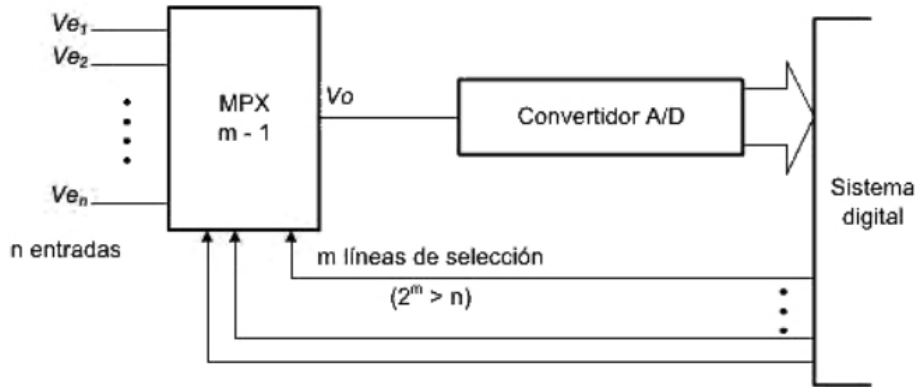


Figura 5.25. Convertidor A/D multicanal con n entradas y m líneas para la selección de las entradas (se han omitido el resto de las líneas de control).

15. irudia. Multiplexore bidezko A/D bihureketa.

5. A/D bihurgailuen ezaugarriak

5.1. Bereizmena eta irismena

A/D bihurgailu baten **irismena** horrelaxe definitzen da:

$$irismena = V_{in,max} - V_{in,min}, \quad (1)$$

non $V_{in,max}$ eta $V_{in,min}$ A/D bihurgailuaren sarreran izan daitezkeen tentsio maximoa eta minimoa diren, hurrenez hurren.

Bereizmena A/D bihurgailu baten ezaugarri garrantzitsua da, horrek adierazten baitu zenbateraino hurbiltzen den digitalizatutako seinalea seinale analogikora. Irismena eta A/D bihurgailuak duen bit-kopurua ezagutuz gero, posible da bereizmena zehaztea:

$$bereizmena = \frac{irismena}{2^n - 1} \quad (2)$$

Hurrengo kontzeptuak izan behar dira kontuan:

- Bereizmen hobe izateko igo egin behar da bit-kopurua; ordainetan, horrek A/D bihurgailuaren konplexutasuna eta prezioa igotzen ditu.
- Bereizmena ezin daiteke infinitua egin, zaratak beti sortuko duelako bereizmen maximo bat; hortik behera ez dauka zentsurik bit gehiago sartzea.

Kasu horretan, naiz eta bit-kopuru izugarria izan, zaratak sartzen duen errorea maila digital bat baino handiagoa denean, hurrengo bereizmena lortzen da:

$$bereizmena = 2(\epsilon + V_{np}), \quad (3)$$

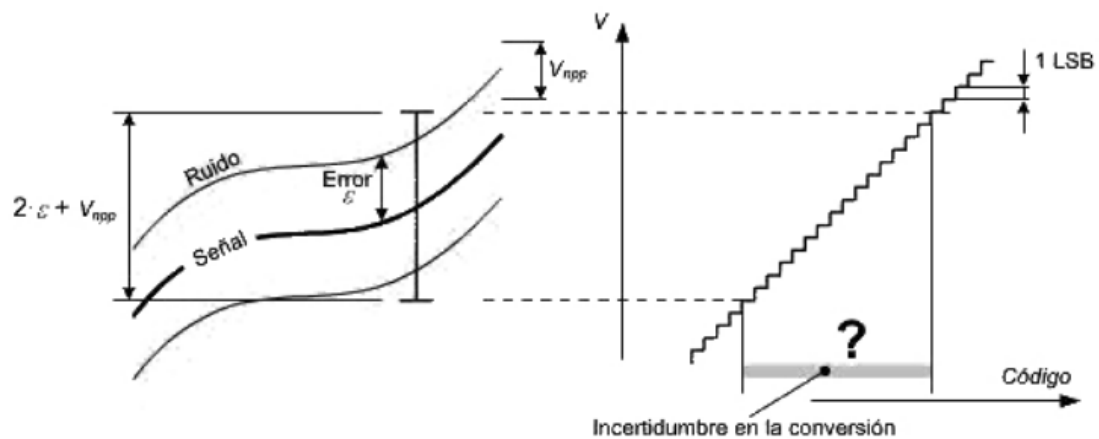


Figura 5.14. La suma de efectos entre el propio error de la señal y la tensión de ruido producen una incertidumbre en el valor de la señal que, con una resolución menor, puede causar variaciones en el valor final producido por el convertidor A/D. El efecto que se suele observar es la presencia de valores cambiantes en la lectura final aun cuando el valor de entrada se mantenga constante.

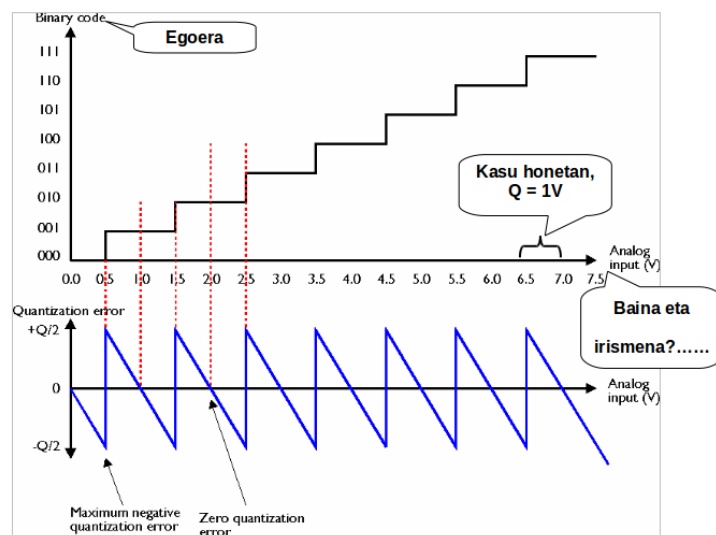
16. irudia. Zaratak neurketan sartutako errorea.

non ϵ zaratak sartutako hauzazko errorea eta V_{np} errore sistematikoa (offset-a) diren.

5.2. Erroreak

5.2.1. Kuantizazio-errorea

Suposatuz bihurketa ideala suertatzen dela, kuantizazio-errorea LSB bitaren tentsio-mailaren erdia izango da, hori da, bihurgailuak ezin ditu erdiko balioak zehaztu.



17. irudia. Kuantizazio-errorearen adierazpen grafikoa.

5.2.2. Ez idealtasunen ondoriozko errore sistematikoak

Kuantizazio-erroreaz gain, A/D bihurgailua ideala ez denez, bestelako erroreak sar ditzake, hala nola **zeroan errorea** (offset-a), **irabazpenean errorea**, eta baita **linealtasun absolutuan** eta **erlatiboan** ere.

2.1.x AD BIHURKETETAKO ERRORE SISTEMATIKOAK

