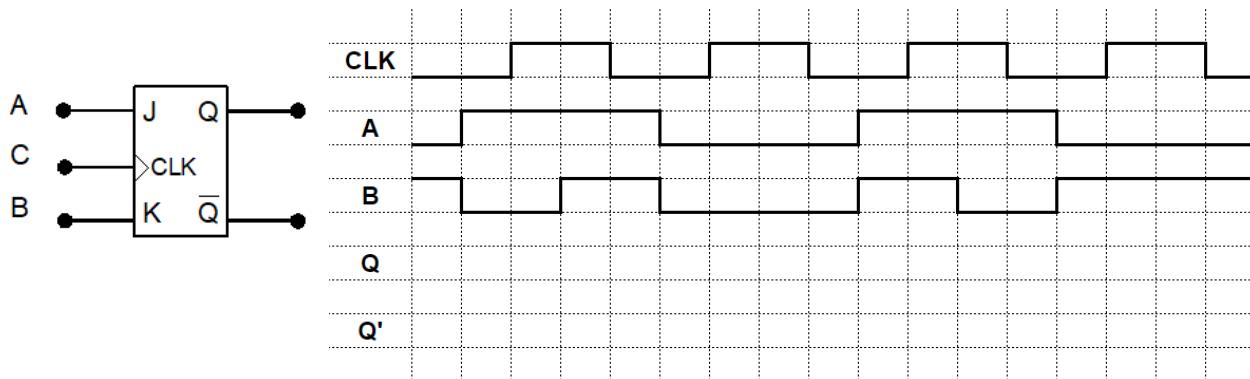


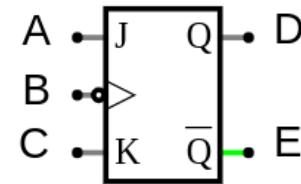
## **Lista de exercícios - Blocos Básicos**

1. Para o Flip-Flop indicado, desenhe o comportamento das saídas Q e Q' considerando que o estado inicial de Q = 0 e que as entradas CLK, A e B se comportam conforme o diagrama a seguir:



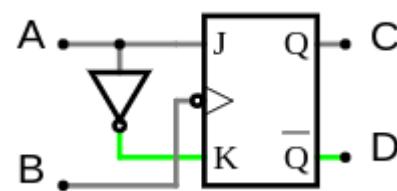
2. Observe o diagrama esquemático do flip-flop ao lado, qual o procedimento que deveria ser realizado para transformá-lo em um flip-flop tipo T?

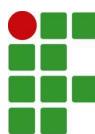
- Conectar os pinos J e K e designá-la por T.
- Colocar a entrada J em nível lógico alto.
- Conectar Q e Q e designá-los de Q2
- Colocar a entrada K em nível lógico alto.
- Conectar um inversor de J para K, e designar a entrada J por T
- Conectar Q e B.



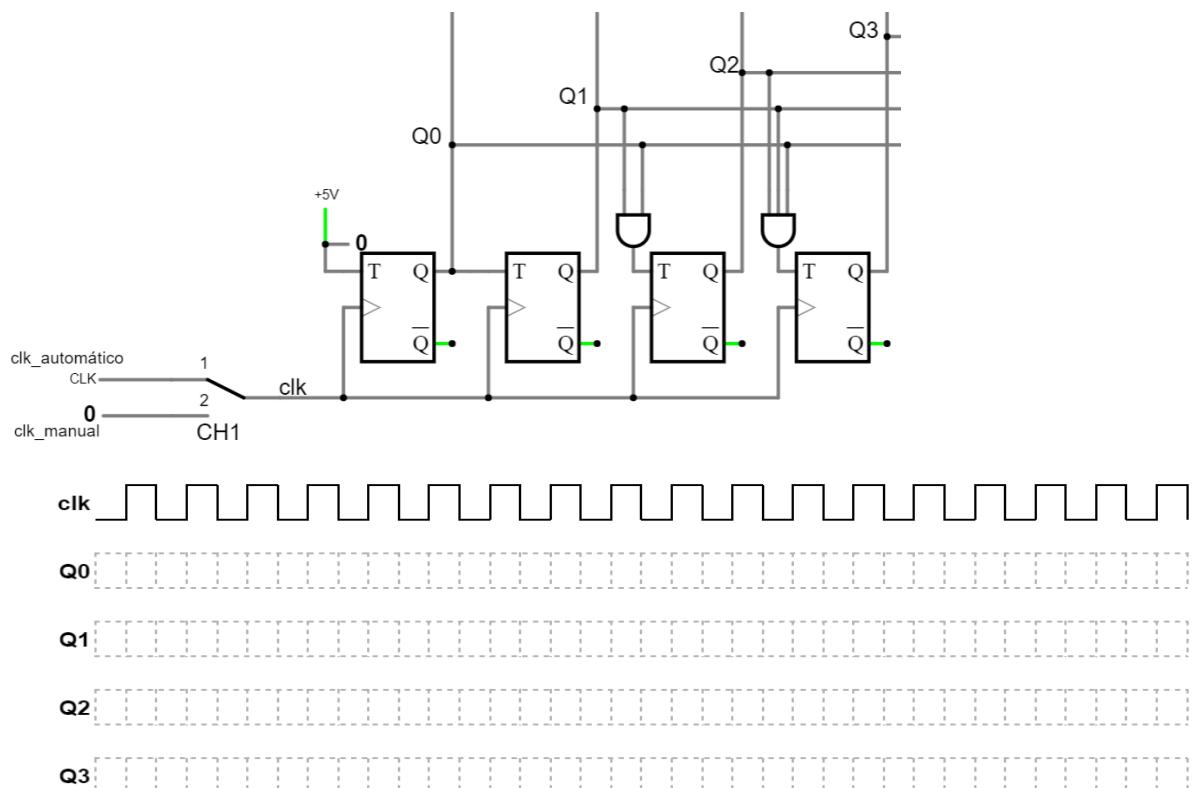
3. Com relação à funcionalidade do circuito ao lado, podemos afirmar que (assinale todas as afirmações verdadeiras):

- A saída C tem o seu valor invertido a cada transição de descida da entrada B, desde que a entrada A esteja em nível lógico alto.
- A saída C tem o seu valor invertido a cada transição de descida da entrada B, independentemente do nível lógico na entrada A.
- Ao ocorrer a transição de descida da entrada B, a saída C passa a ter o nível lógico presente na entrada A, que é o mesmo valor que se encontra na entrada J.
- Após a transição de subida da entrada A, a saída C tem seu valor mantido.
- Após a transição de descida da entrada B, a saída C tem seu valor mantido.

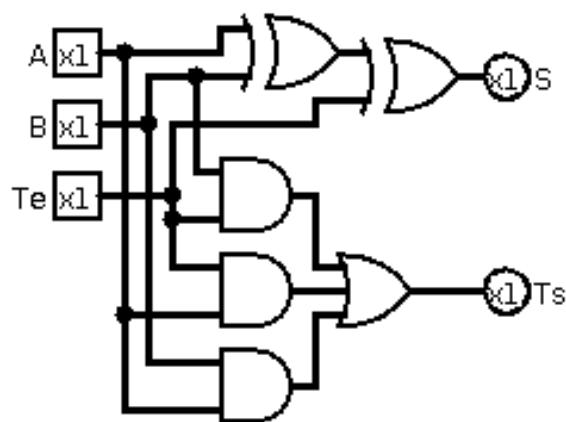




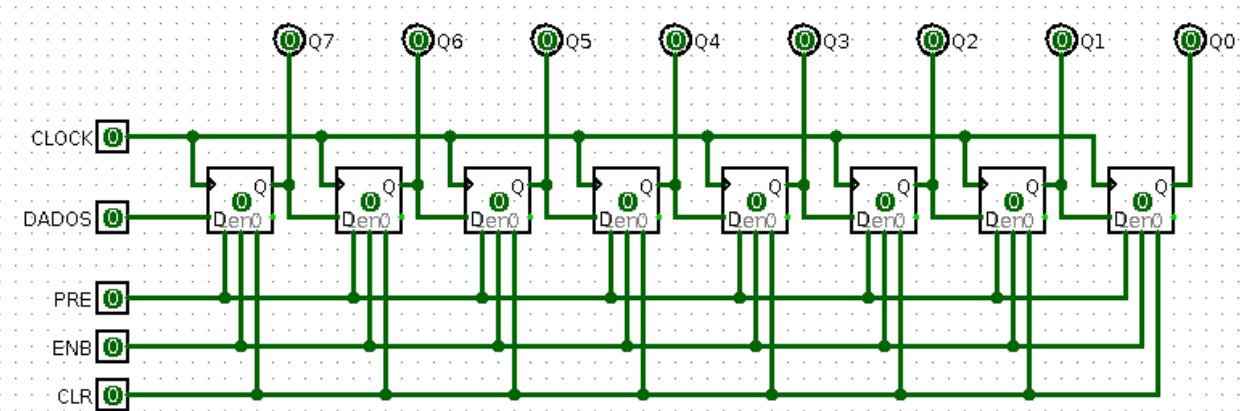
4. Analise o circuito a seguir e desenhe o diagrama de tempo para Q0, Q1, Q2 e Q3 considerando que a entrada clk\_automático é uma onda quadrada periódica.



5. Extraia a tabela-verdade do circuito abaixo e indique de que tipo de bloco básico se trata.



6. Considere o circuito abaixo e que inicialmente as saídas de Q0 a Q7 estão ao nível lógico 0 (zero) e que os Flip-Flops são ativados em borda de subida. Considere também que os ENB=1 (Flip-Flops habilitados), PRE=0 e CLR=0 (Não está ocorrendo comando de Preset e Clear)



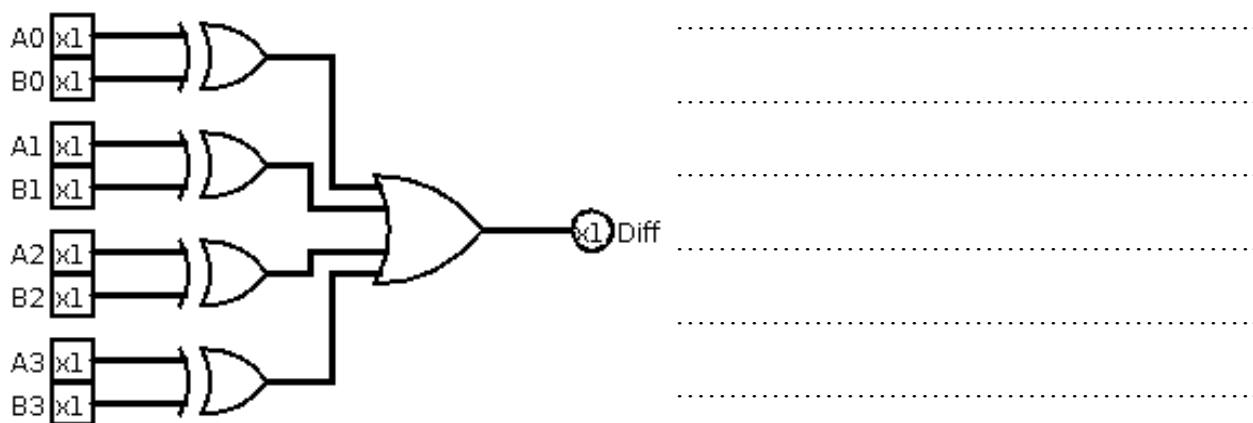
- a. Se a entrada Dados for igual a 1 e houver 4 bordas de subida de clock, qual o valor de:

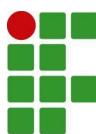
$$Q7 = \underline{\quad}, Q6 = \underline{\quad}, Q5 = \underline{\quad}, Q4 = \underline{\quad}, Q3 = \underline{\quad}, Q2 = \underline{\quad}, Q1 = \underline{\quad}, Q0 = \underline{\quad}$$

- b. Após o ocorrido no item anterior, com a entrada dados igual a 0 e havendo 2 bordas de clock e depois a entrada dados igual a 1 havendo 3 bordas de clock, qual o valor de:

$$Q7 = \underline{\quad}, Q6 = \underline{\quad}, Q5 = \underline{\quad}, Q4 = \underline{\quad}, Q3 = \underline{\quad}, Q2 = \underline{\quad}, Q1 = \underline{\quad}, Q0 = \underline{\quad}$$

7. No espaço de escrita a seguir, explique como funciona o circuito abaixo:





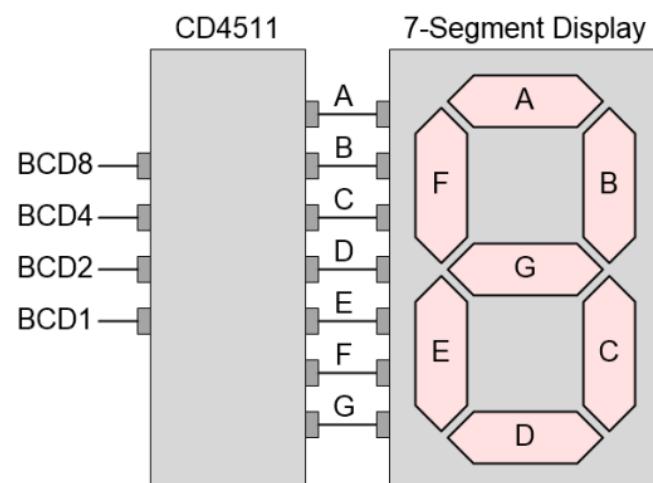
8. Considerando os dados técnicos a seguir, responda:
- Qual o valor das entradas BCD 8, 4, 2 1 para que seja desenhado o número 5?

.....

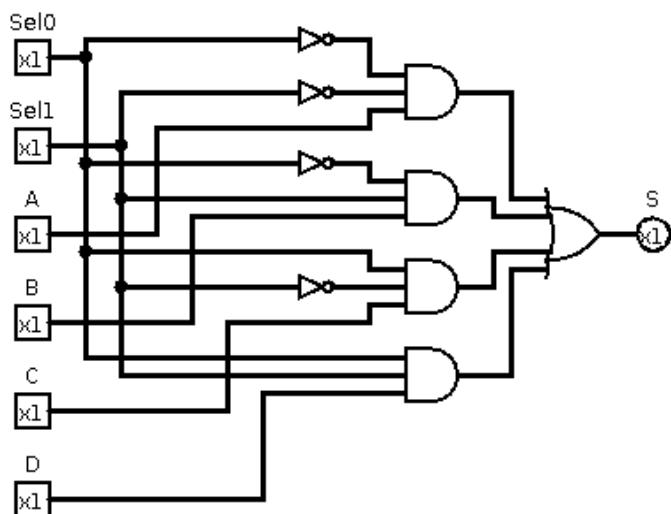
- Quais os segmentos NÃO são acesos quando é desenhado o número 9?

.....

BCD In 8 4 2 1	7-Segment Out A B C D E F G	Display
0 0 0 0	1 1 1 1 1 1 0	0
0 0 0 1	0 1 1 0 0 0 0	1
0 0 1 0	1 1 0 1 1 0 1	2
0 0 1 1	1 1 1 1 0 0 1	3
0 1 0 0	0 1 1 0 0 1 1	4
0 1 0 1	1 0 1 1 0 1 1	5
0 1 1 0	0 0 1 1 1 1 1	6
0 1 1 1	1 1 1 0 0 0 0	7
1 0 0 0	1 1 1 1 1 1 1	8
1 0 0 1	1 1 1 0 0 1 1	9



9. No espaço de escrita a seguir, explique como funciona o circuito abaixo:



.....

.....

.....

.....