

1η Ομάδα Ασκήσεων Συστήματα Μικροϋπολογιστών

Ανδρέας Στάμος
Αριθμός Μητρώου: 03120***

Απρίλιος 2023

Περιεχόμενα

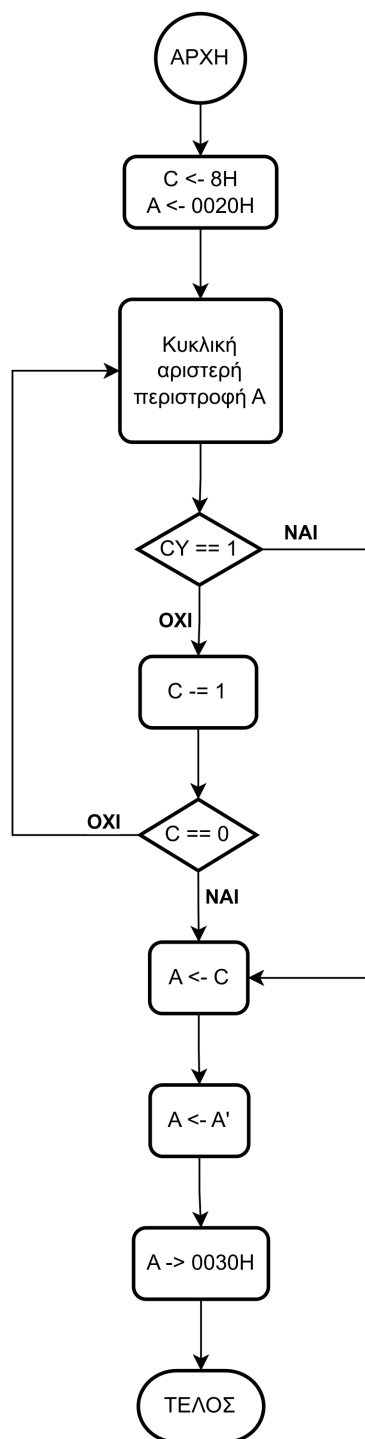
Περιεχόμενα	1
1 1η Άσκηση	1
2 2η Άσκηση	3
3 3η Άσκηση	3
4 4η Άσκηση	4

1 1η Άσκηση

Ο αποκωδικοποιημένος κώδικας είναι ο εξής:

```
1 MVI C,08H
2 LDA 2000H
3 L1:
4 RAL
5 JC L2
6 DCR C
7 JNZ L1
8 L2:
9 MOV A,C
10 CMA
11 STA 3000H
12 RST 1
13 END
```

Το διάγραμμα ροής για τον κώδικα φαίνεται στην εικόνα 1.



Σχήμα 1: Διάγραμμα ροής

Το πρόγραμμα αριθμεί το πλήθος n των σβηστών dip switches αριστερά του πρώτου αναμμένου από αριστερά dip switch και δείχνει στα LEDS την τιμή $8 - n$.

Με άλλα λόγια, το πρόγραμμα δείχνει την θέση του πρώτου αναμμένου από αριστερά dip switch αν οι θέσεις αριθμηθούν από δεξιά (με το τελευταίο δεξιά να έχει θέση 1).

Προκειμένου το πρόγραμμα να έχει συνέχη λειτουργία η εντολή **RST 1** πρέπει να αντικατασταθεί από την εντολή **JMP START**, έτσι ώστε στο τέλος της εκτέλεσης το πρόγραμμα να αρχίζει να εκτελείται ξανά.

2 2η Άσκηση

Ο κώδικας είναι ο εξής:

```
1  IN 10H
2  MVI A,FEH ;init led to on
3  STA 3000H
4  LXI B,01F4H ;delay of 500ms stored in BC
5  MVI D,FEH ;init state of leds to D
6  START:
7  CALL DELB ;delay of 500ms
8  LDA 2000H ;get state of dip switch
9  RRC ;lsb of A to CY
10 JNC START ;if lsb of A == 0 then do not rotate
11 RLC ;restore state of A before RRC
12 RLC ;msb of A to CY
13 JC RIGHT ;if msb of A == 1 then rotate right
14 LEFT:
15 MOV A,D ;get saved state of leds
16 RLC ;left rotate state
17 STA 3000H ;output state to leds
18 MOV D,A ;save state to D
19 JMP START
20 RIGHT: ;same as above
21 MOV A,D ;get saved state of leds
22 RRC ;left rotate state
23 STA 3000H ;output state to leds
24 MOV D,A ;save state to D
25 JMP START
26 END
```

3 3η Άσκηση

Ο κώδικας είναι ο εξής:

```
1  IN 10H
2  LXI B,03E8H ;delay of 1000ms stored in BC
3  START:
4  LDA 2000H ;load number from dip switches
5  CPI 64H ;msb of A-100 to CY
6  JNC L1 ;if A-100>=0 <==> a>=100 goto L1
7  MVI D,FFH ;initialise d=-1
```

```

8  CONVERT:
9  INR D ;d += 1
10 SUI 0AH ;A -= 10
11 JNC CONVERT ;if before A-10>=0 <==> A>=10 we need to repeat more
    ↪ times
12 ADI 0AH ;correct negative remainder
13 MOV E,A ;mod10 (currently in A) to E
14 MOV A,D ;get number/10 from D to A
15 RLC ;move the 4 lsb of A to the 4 msb of A
16 RLC
17 RLC
18 RLC
19 ADD E ;the 4 lsb of A were 0 and the 4 msb of E were 0 too. so
    ↪ this way we concatenate the /10 and %10 to A
20 CMA ;leds turn on for 0 and turn off for 1
21 STA 3000H ;output A to leds
22 JMP START ;restart
23 L1: ;if A>=100
24 CPI C8H ;msb of A-200 to CY
25 JNC L2 ;if A-200>=0 <==> a>=200 goto L2
26 MVI A,FOH ;turn on the 4 lsb leds
27 STA 3000H ;output to leds
28 CALL DELB ;delay of 1000ms
29 MVI A,FFH ;turn off the leds
30 STA 3000H ;output to leds
31 CALL DELB ;delay of 1000ms
32 JMP START ;restart
33 L2: ;if A>=200
34 MVI A,OFH ;turn on the 4 msb leds
35 STA 3000H ;output to leds
36 CALL DELB ;delay of 1000ms
37 MVI A,FFH ;turn off the leds
38 STA 3000H ;output to leds
39 CALL DELB ;delay of 1000ms
40 JMP START ;restart
41 END

```

4 4η Άσκηση

Τα κόστη ανά τεμάχιο για την κάθε τεχνολογία δίνονται από τις παρακάτω σχέσεις:

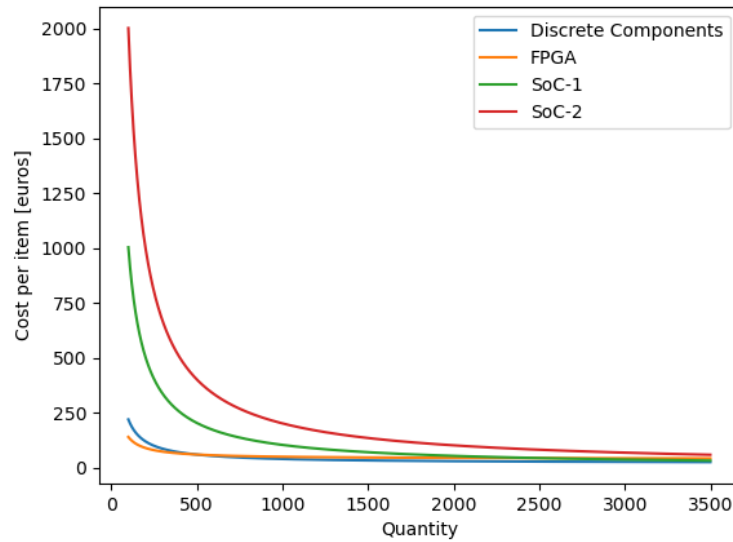
$$\text{Κόστος}_{\text{τεμάχιο}}^{\text{Discrete Components}} = 20000 + \frac{10 + 10}{n} \quad (1)$$

$$\text{Κόστος}_{\text{τεμάχιο}}^{\text{FPGA}} = 10000 + \frac{30 + 10}{n} \quad (2)$$

$$\text{Κόστος}_{\text{τεμάχιο}}^{\text{SoC-1}} = 100000 + \frac{2 + 2}{n} \quad (3)$$

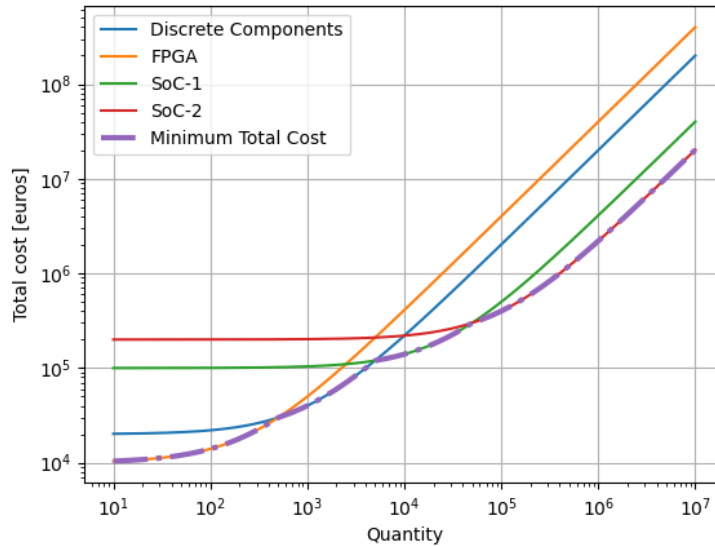
$$\text{Κόστος}_{\text{τεμάχιο}}^{\text{SoC-2}} = 200000 + \frac{1 + 1}{n} \quad (4)$$

Οι καμπυλές κόστους ανά τεμάχιο για τις 4 τεχνολογίες φαίνονται στην εικόνα 2.



Σχήμα 2: Καμπυλές κόστους ανά τεμάχιο

Οι καμπυλές ολικού κόστους για τις 4 τεχνολογίες φαίνονται στην εικόνα 3 (σε λογαριθμικούς άξονες).



Σχήμα 3: Καμπυλές ολικού κόστους (σε λογαριθμικούς άξονες)

Γραφικά βρίσκουμε ότι, μέχρι 500 τεμάχια συμφέρουν τα FPGA, από 500 ως 5000 τεμάχια συμφέρουν τα διακριτά στοιχεία, από 5000 ως 50000 τεμάχια συμφέρει η SoC-1 και από 50000 και άνω τεμάχια συμφέρει η SoC-2.

Με δεδομένο ότι τα FPGA έχουν χαμηλότερο σταθερό κόστος από τα διακριτά στοιχεία, οικονομικά εξαφανίζουν την τεχνολογία των διακριτών στοιχείων όταν έχουν μικρότερο μεταβλητό κόστος. Με άλλα λόγια αυτό συμβαίνει, αν το ολικό κόστος ανά τεμάχιο των FPGA είναι μικρότερο από $10 + 10\text{€}$, δηλαδή αν το κόστος ανά τεμάχιο είναι μικρότερο από $10 + 10 - 10 = 10\text{€}$.