

Proiectare Logică

Curs 17: Proiect în echipă

Proiectarea dispozitivelor de comandă

Mariana Mocanu mariana.mocanu@upb.ro: 1 CB

Costin Chiru costin.chiru@upb.ro: 1 CA & CD

Anca Morar anca.morar@upb.ro: 1 CC

Proiectarea dispozitivelor de comandă

Etapele dezvoltării sistemelor:

- ▶ Identificarea cerințelor
- ▶ Analiza specificațiilor și modelarea sistemului
- ▶ Proiectarea sistemului
- ▶ Implementarea sistemului
- ▶ Testarea și validarea sistemului

Cerințe generale

- ▶ Se cere proiectarea unui dispozitiv de comandă folosind o unitate de comandă microprogramată bazată pe microinstrucțiuni cu format variabil.
- ▶ Structura generică este cea prezentată la curs.
- ▶ În funcție de cerințele temei de proiectare va rezulta o structură particulară a microinstrucțiunii, care va sta la baza alegerii componentelor digitale, respectiv la completarea conținutului memoriei de microprogram.
- ▶ Proiectul se va realiza în echipă.

Desfășurarea proiectului

- ▶ Echipele de proiect vor fi constituite, de regulă, din 4 studenți din aceeași semigrupă. Componenta echipelor și persoana care încarcă documentația se vor stabili la primul laborator în care se alege tema.
 - În cazul în care nu se pot constitui toate grupele din 4 studenți, asistentul va decide dacă se constituie echipe de 3 sau 5 persoane.
- ▶ Fiecare echipă va transmite o documentație comună a proiectului.
- ▶ Prezentarea se va face pe baza unui document .pptx.
- ▶ Toți membrii echipei trebuie să susțină o parte din prezentare.
- ▶ Prezentarea va avea loc în timpul ultimului laborator, pe Teams.

Etapele proiectului 2 la disciplina Proiectare logică

etap a		Punctaj	Stud. 1	Stud. 2	Stud. 3	Stud. 4
1	Elaborarea schemei bloc	2	x	x	x	x
1	Descrierea funcționării	1	x			
1	Elaborarea organigramei	2	x	x	x	x
1	Calculul lungimii microinstrucțiunii	1		x		
2	Proiectarea schemei unității de comandă microprogramate	1	x	x		
2	Completarea conținutului memoriei de microprogram	1			x	x
3	Alegerea componentelor digitale folosite	1	x	x		
3	Proiectarea cablajului	1			x	x
4	Scrierea documentației pentru activitățile derulate	1	x	x	x	x
4	Integrarea documentației de proiect	1			x	
4	Elaborarea prezentării .pptx	1				x
5	Prezentare proiect	2	x	x	x	x
	Total	15				

Conținutul minimal al proiectului

- ▶ Descrierea funcționării automatului de comandă realizat
- ▶ Organigrama automatului (se recomandă ca automatul să aibă 5 variabile de stare)
- ▶ Calculul lungimii microinstrucțiunii
- ▶ Schema unității de comandă microprogramată
- ▶ Conținutul memoriei de microprogram
- ▶ Desenul cablajului circuitului proiectat

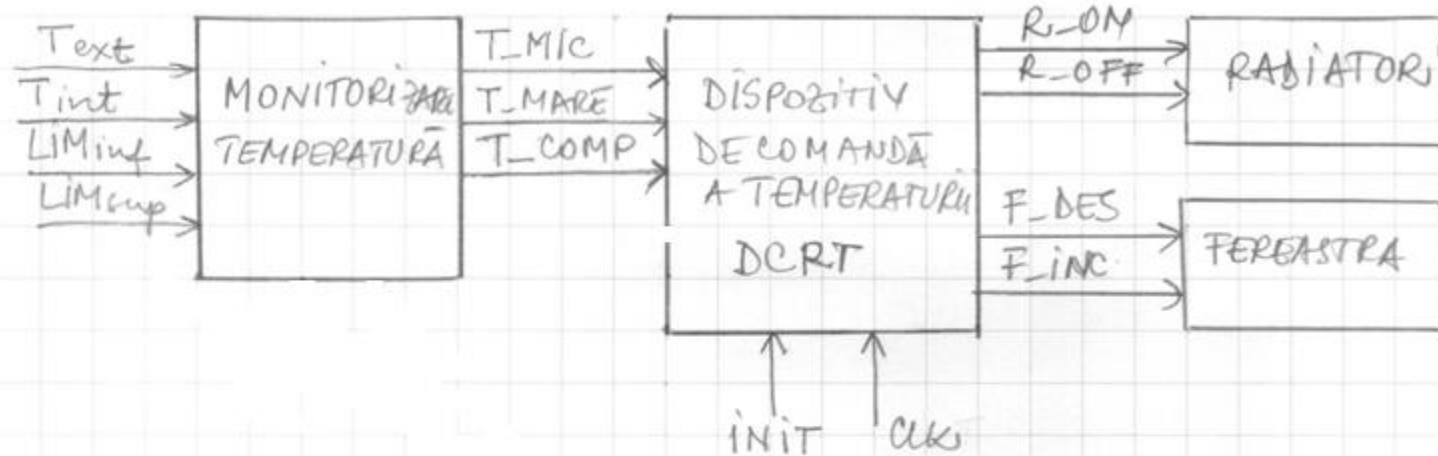
Tema proiectului – *exemplu*

- ▶ Să se proiecteze un dispozitiv de comandă pentru reglarea temperaturii într-o plajă prestabilită (DCRT), într-o sală de curs. Dispozitivul de comandă primește semnale digitale care indică dacă temperatura în sală este sub limita minimă sau peste limita maximă, prestabilite. Dispozitivul de comandă primește un semnal digital care indică dacă temperatura exterioară este mai mică sau mai mare decât temperatura interioară. Sala este prevăzută cu un radiator a cărui pornire/oprire este comandată de Dispozitivul de comandă (DCRT). Dispozitivul de comandă poate comanda deschiderea sau închiderea ferestrei.
- ▶ Pentru inițializarea unui ciclu de reglare se activează semnalul INIT. Semnalul de ceas este generat de un dispozitiv extern.

Descrierea funcționării automatului de comandă

- ▶ descriere de tip “compunere”
 - Schema bloc (desen + explicații)
 - Cerințele de implementare (text)
- ▶ Se realizează pe baza temei proiectului care se completează cu detalii și explicații rezultate din deciziile privind:
 - denumirea și semnificația variabilelor;
 - eventuale dispozitive auxiliare utilizate;
 - restricții impuse;
 - algoritm

Schema bloc



$T_MIC = 1$ înseamnă temperatură sub limită
 $T_MARE = 1$ înseamnă temperatură peste limită
 $T_COMP = 1$ înseamnă $TEXT > T_INT$

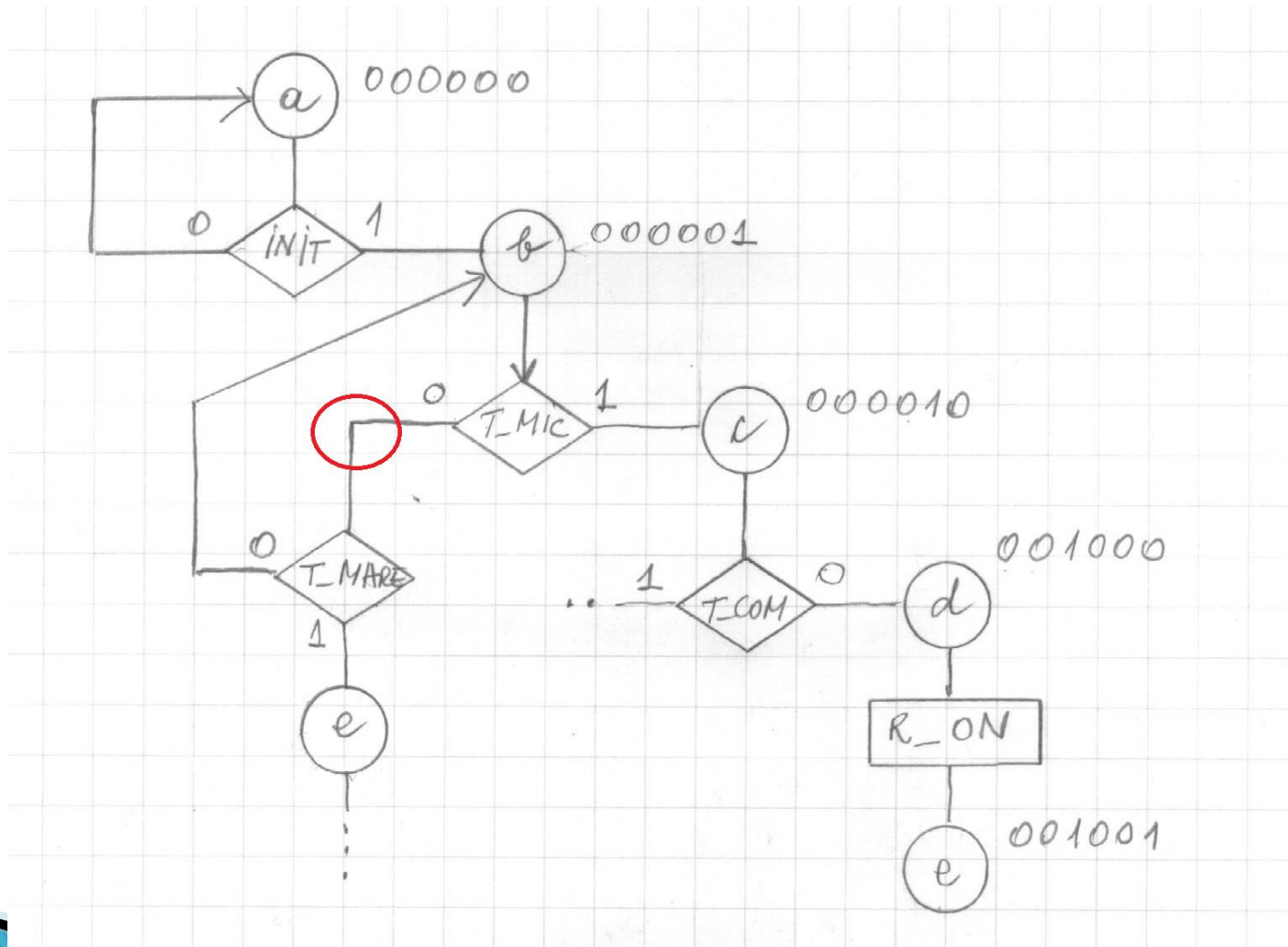
$R_ON = 1$ comandă încălzire radiator
 $R_OFF = 1$ comandă oprire radiator

$F_DES = 1$ comandă deschidere fereastră
 $F_INC = 1$ comandă închidere fereastră

Organigrama automatului

- ▶ Se întocmește organigrama astfel încât să satisfacă cerințele pentru implementarea cu microinstrucțiuni cu format variabil
- ▶ Realizarea organigramei se poate face în mod iterativ
- ▶ Se recomandă proiectarea unui automat cu 5 variabile de stare

Organigrama automatului



Calculul lungimii microinstrucțiunii

- ▶ Calculul $I_{\mu i}$ pe baza algoritmului

$$I_{\mu i} = 1 + \max(n_{ci} + n_{adr}; n_{out})$$

Exemplu:

- ▶ Presupunem ca au rezultat:
 - 14 stări,
 - 4 variabile de intrare
 - 4 variabile de ieșire

$$I_{\mu i} = 1 + \max(2+4 ; 4) = 7$$

Calculul lungimii microinstrucțiunii

- ▶ Calculul $I_{\mu i}$ ținând cont de tipul de memorie folosit:

n_{adr} poate fi diferit de Ig_{RA} al circuitului

- ▶ Se alege un tip de circuit din setul pus la dispoziție:
 - 1K x 4 (1024 cuvinte a 4 biți)
 - 1K x 8 (1024 cuvinte a 8 biți)
 - 16 x 4 (16 cuvinte a 4 biți)
 - 64 x 4 (64 cuvinte a 4 biți)
 - 256 x 4 (256 cuvinte a 4 biți)

Calculul lungimii microinstrucțiunii

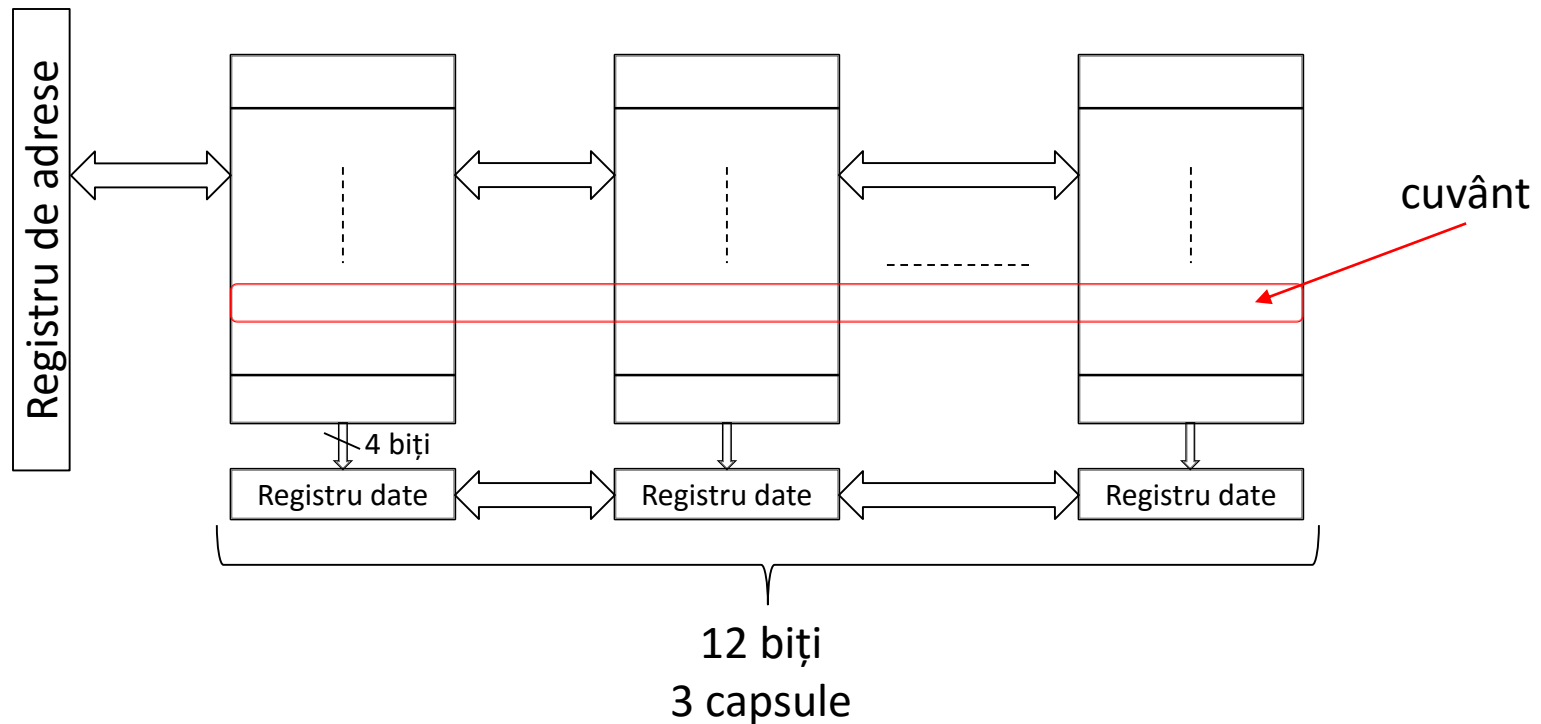
Exemplu:

- ▶ Alegem memorie 64 x 4
- ▶ RA va avea 6 biți, deci:

$$L_{\mu i} = 1 + \max(2+6 ; 4) = 9$$

Avem nevoie de concatenarea a 3 circuite de memorie

Calculul lungimii microinstrucțiunii

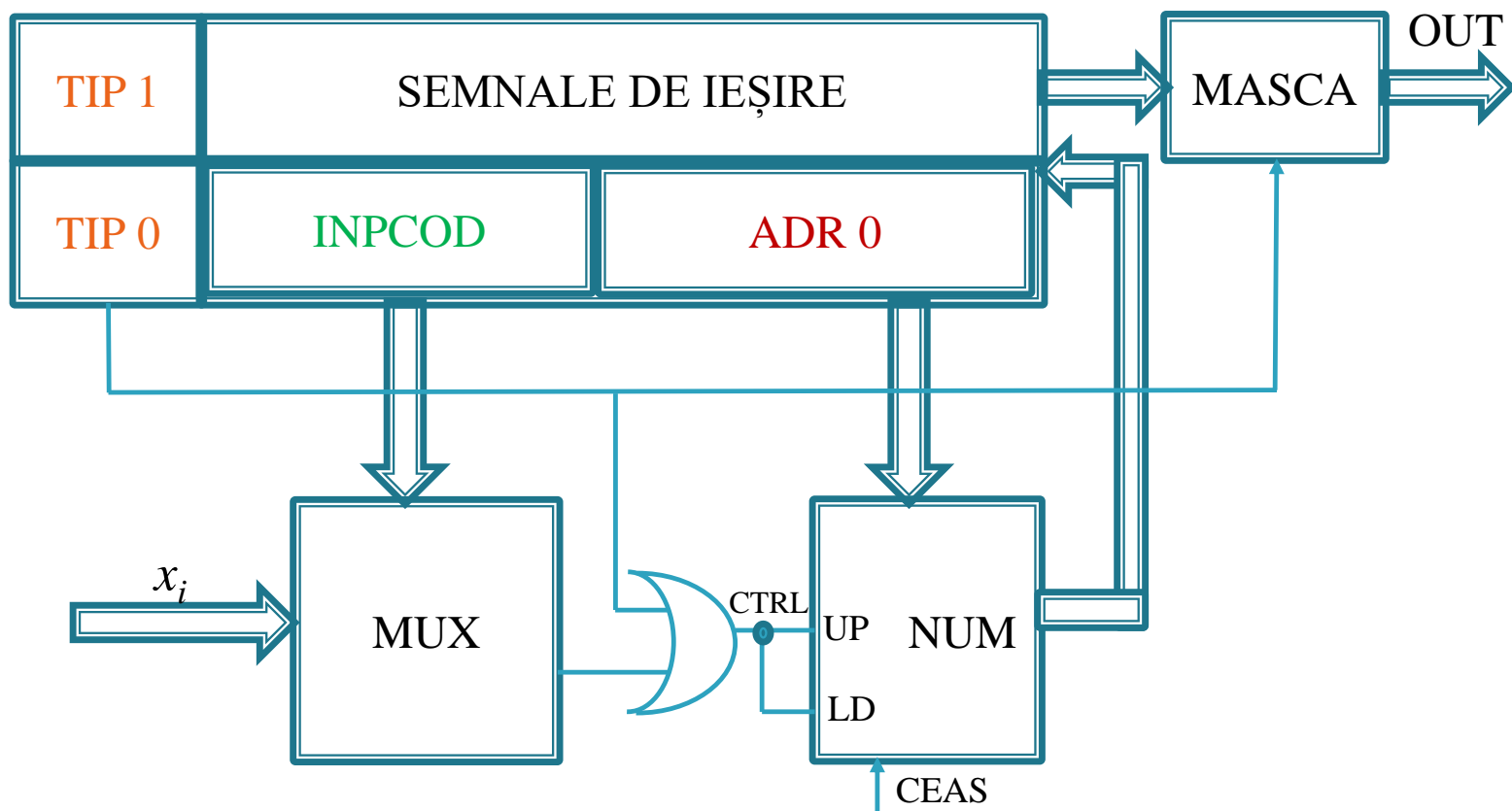


Lungimea cuvântului obținut = 12 biți
Numărul maxim de stări ce pot fi memorate = 64
Spațiul de memorare este doar parțial folosit

Schema unității de comandă microprogramată

- ▶ Se pornește de la schema unității de comandă prezentată la curs
- ▶ Se alege
 - tipul de memorie folosit la implementare;
 - tipurile de multiplexor folosite;
 - tipul de registru.
- ▶ In folderul “Data sheets” se găsesc descrierile circuitelor care pot fi folosite pentru implementare.
- ▶ Se desenează schema electrică a circuitului rezultat. (nr. circuite de memorie; mux...)

Structura de comandă microprogramată (2)



Conținutul memoriei de microprogram

	Tip=0	n _{ci}	n _{ci}	n _{adr0}	n _{adr0}	n _{adr0}	n _{adr0}	n _{adr0}	n _{adr0}
	Tip=1	–	–	–	–	–	R_ON	R_OFF	I_F
000000	0	0	1	0	0	0	0	0	0
000001	0	1	0	0	0	0	0	0	1
000010	0	1	1	0	0	0	1	0	0
000011	1	*	*	*	*	*	1	0	0
000100									
...									

Se codifică stările;

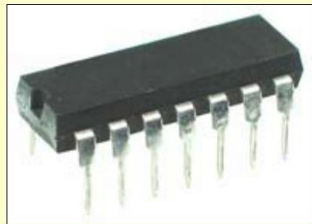
Se codifică intrările;

Se completează informația pentru fiecare stare în parte

Poarta NAND cu 2 intrări

7400 - 7400 Quad 2-Input NAND Gate Datasheet

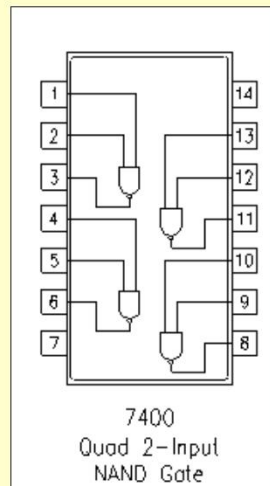
Photograph



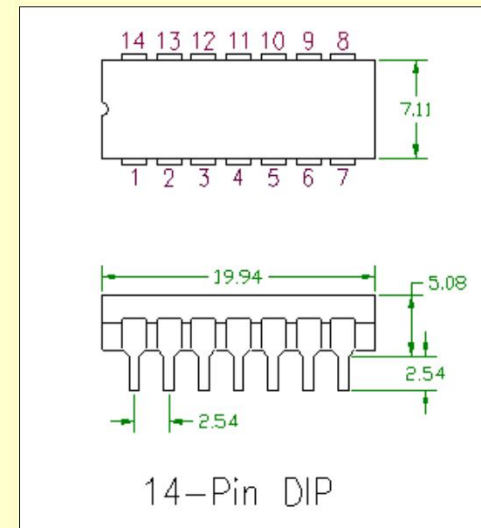
Features

- ▶ Four Independent 2-Input NAND Gates
- ▶ Outputs Directly Interface to CMOS, NMOS and TTL
- ▶ Large Operating Voltage Range
- ▶ Wide Operating Conditions
- ▶ Not Recommended for New Designs Use [74LS00](#)

Pin Layout



Dimensional Drawing



SNx400, SNx4LS00, and SNx4S00 Quadruple 2-Input Positive-NAND Gates

1 Features

- Package Options Include:
 - Plastic Small-Outline (D, NS, PS)
 - Shrink Small-Outline (DB)
 - Ceramic Flat (W)
 - Ceramic Chip Carriers (FK)
 - Standard Plastic (N)
 - Ceramic (J)
- Also Available as Dual 2-Input Positive-NAND Gate in Small-Outline (PS) Package
- Inputs Are TTL Compliant; $V_{IH} = 2\text{ V}$ and $V_{IL} = 0.8\text{ V}$
- Inputs Can Accept 3.3-V or 2.5-V Logic Inputs
- SN5400, SN54LS00, and SN54S00 are Characterized For Operation Over the Full Military Temperature Range of -55°C to 125°C

2 Applications

- AV Receivers
- Portable Audio Docks
- Blu-Ray Players
- Home Theater
- MP3 Players or Recorders
- Personal Digital Assistants (PDAs)

3 Description

The SNx4xx00 devices contain four independent, 2-input NAND gates. The devices perform the Boolean function $Y = \overline{A \cdot B}$ or $Y = \overline{A} + \overline{B}$ in positive logic.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
SN74LS00DB	SSOP (14)	6.20 mm × 5.30 mm
SN7400D, SN74LS00D, SN74S00D	SOIC (14)	8.65 mm × 3.91 mm
SN74LS00NSR	PDIP (14)	19.30 × 6.35 mm
SNJ5400J, SNJ54LS00J, SNJ54S00J	CDIP (14)	19.56 mm × 6.67 mm
SNJ5400W, SNJ54LS00W, SNJ54S00W	CFP (14)	9.21 mm × 5.97 mm
SN54LS00FK, SN54S00FK	LCCC (20)	8.89 mm × 8.89 mm
SN7400NS, SN74LS00NS, SN74S00NS	SO (14)	10.30 mm × 5.30 mm
SN7400PS, SN74LS00PS	SO (8)	6.20 mm × 5.30 mm

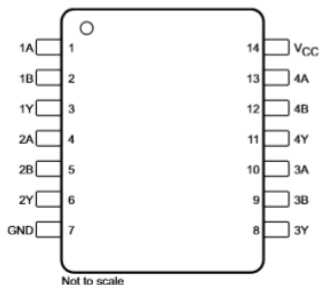
(1) For all available packages, see the orderable addendum at the end of the data sheet.

Logic Diagram, Each Gate (Positive Logic)



5 Pin Configuration and Functions

SN5400 J, SN54xx00 J and W, SN74x00 D, N, and NS
SN74LS00 D, DB, N, and NS Packages
14-Pin CDIP, CFP, SOIC, PDIP, SO, or SSOP
Top View



Pin Functions

NAME	PIN				I/O	DESCRIPTION
	CDIP, CFP, SOIC, PDIP, SO, SSOP	SO (SN74xx00)	CFP (SN5400)	LCCC		
1A	1	1	1	2	I	Gate 1 input
1B	2	2	2	3	I	Gate 1 input
1Y	3	3	3	4	O	Gate 1 output
2A	4	6	6	6	I	Gate 2 input
2B	5	7	7	8	I	Gate 2 input
2Y	6	5	5	9	O	Gate 2 output
3A	10	—	9	13	I	Gate 3 input
3B	9	—	10	14	I	Gate 3 input

Copyright © 1983–2017, Texas Instruments Incorporated

[Submit Documentation Feedback](#)

3

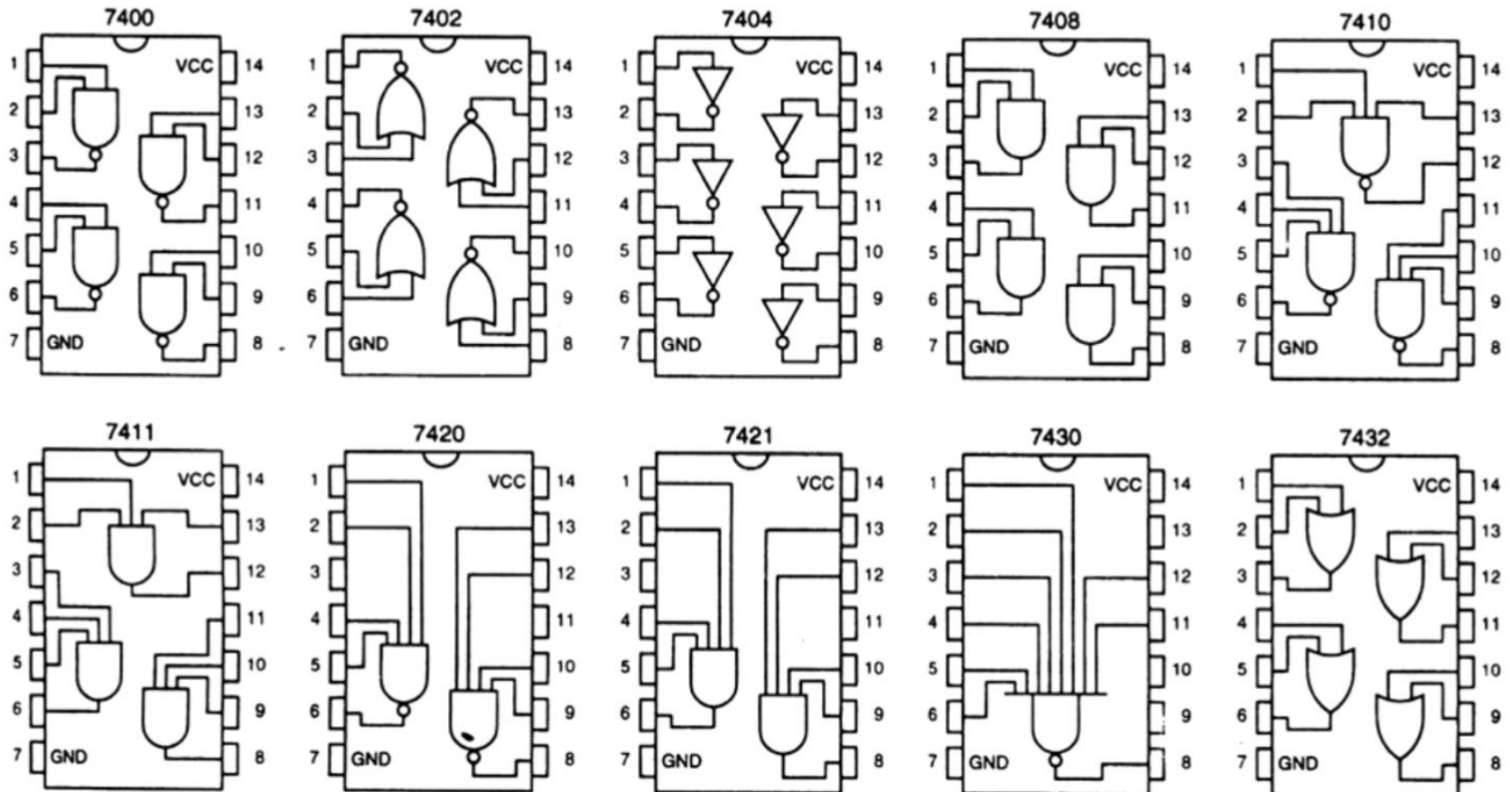
Product Folder Links: [SN5400](#) [SN54LS00](#) [SN54S00](#) [SN7400](#) [SN74LS00](#) [SN74S00](#)

6.5 Electrical Characteristics: SNx400

over operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS		MIN	TYP	MAX	UNIT
V_{IK}	$V_{CC} = \text{MIN}$ and $I_I = -12 \text{ mA}$				-1.5	V
V_{OH}	$V_{CC} = \text{MIN}$, $V_{IL} = 0.8 \text{ V}$, and $I_{OH} = -0.4 \text{ mA}$		2.4	3.4		V
V_{OL}	$V_{CC} = \text{MIN}$, $V_{IH} = 2 \text{ V}$, and $I_{OL} = 16 \text{ mA}$			0.2	0.4	V
I_I	$V_{CC} = \text{MAX}$ and $V_I = 5.5 \text{ V}$				1	mA
I_{IH}	$V_{CC} = \text{MAX}$ and $V_I = 2.4 \text{ V}$				40	μA
I_{IL}	$V_{CC} = \text{MAX}$ and $V_I = 0.4 \text{ V}$				-1.6	mA
I_{OS}	$V_{CC} = \text{MAX}$	SN5400	-20		-55	mA
		SN7400	-18		-55	
I_{CCH}	$V_{CC} = \text{MAX}$ and $V_I = 0 \text{ V}$			4	8	mA
I_{OCL}	$V_{CC} = \text{MAX}$ and $V_I = 4.5 \text{ V}$			12	22	mA

Capsule (chip-uri) cu porți logice



Realizarea cablajului circuitului

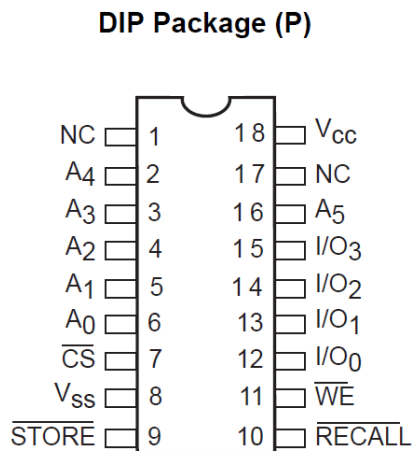
Se stabilește amplasarea circuitelor pe placă;

► Presupunem ca am ales:

- Memoria de tip 64x4 – 3 chipuri
- Multiplexor 4:1 – 1 chip
- Numărător universal pe 4 biti
- Porți de tip ȘI cu 2 intrări – 1 chip

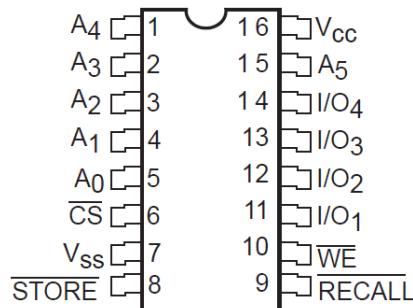
Se alege circuitul;
 Se stabilește poziția pe placă, ținând cont de dimensiunile geometrice ale circuitelor;
 Se atribuie un număr de ordine fiecărui circuit; Astfel fiecare pin al circuitului va fi identificat prin numărul circuitului și numărul pinului. De ex. dacă circuitul de memorie ales are numărul n, semnalul de alimentare cu 5V pe capsula de tip DIP va fi denumit C1-18

PIN CONFIGURATION



22C10 F01

SOIC Package (J)



22C10 F02

PIN FUNCTIONS

Pin Name	Function
A ₀ –A ₅	Address
I/O ₀ –I/O ₃	Data In/Out
\overline{WE}	Write Enable
\overline{CS}	Chip Select
\overline{RECALL}	Recall
\overline{STORE}	Store
V _{CC}	+5V
V _{SS}	Ground
NC	No Connect

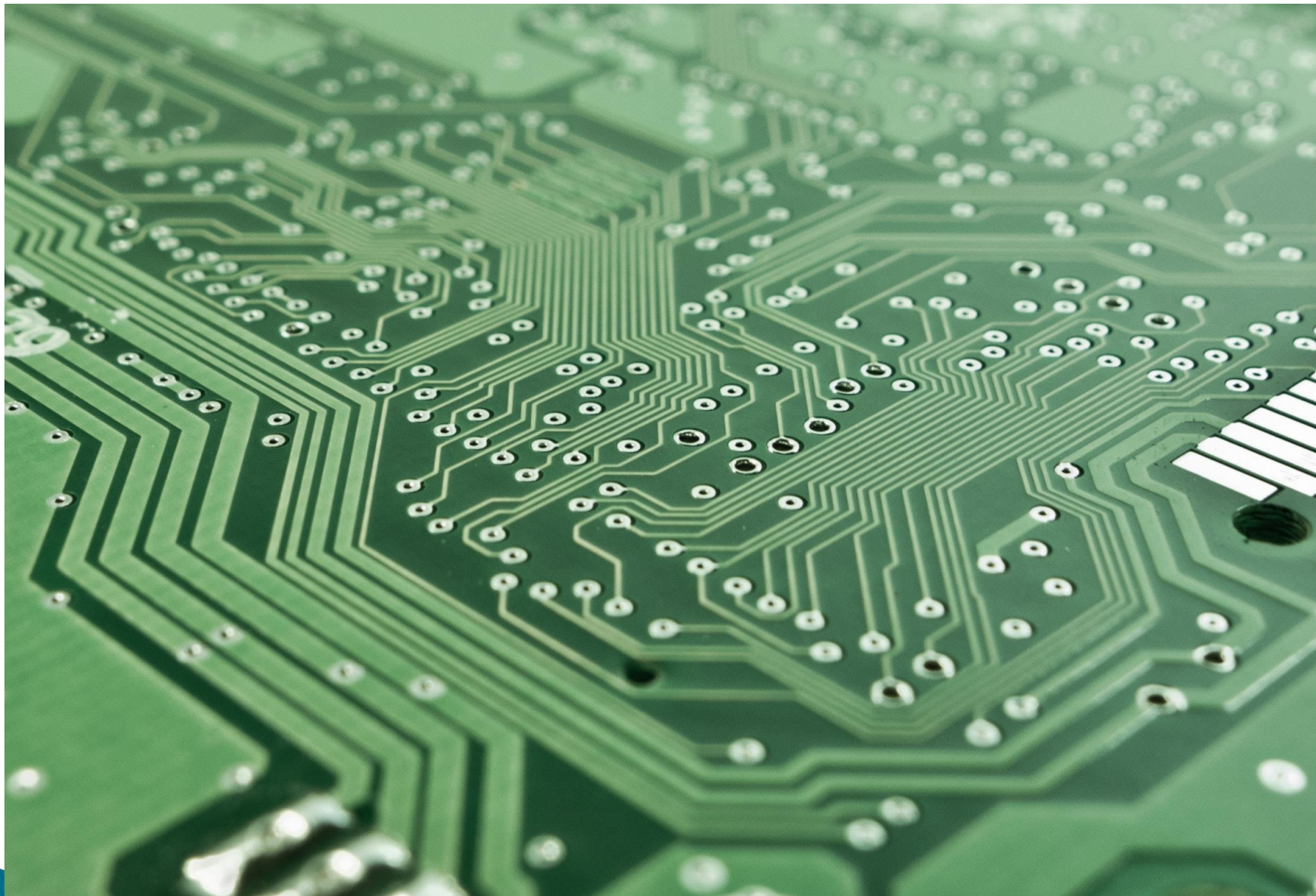
Realizarea cablajului circuitului

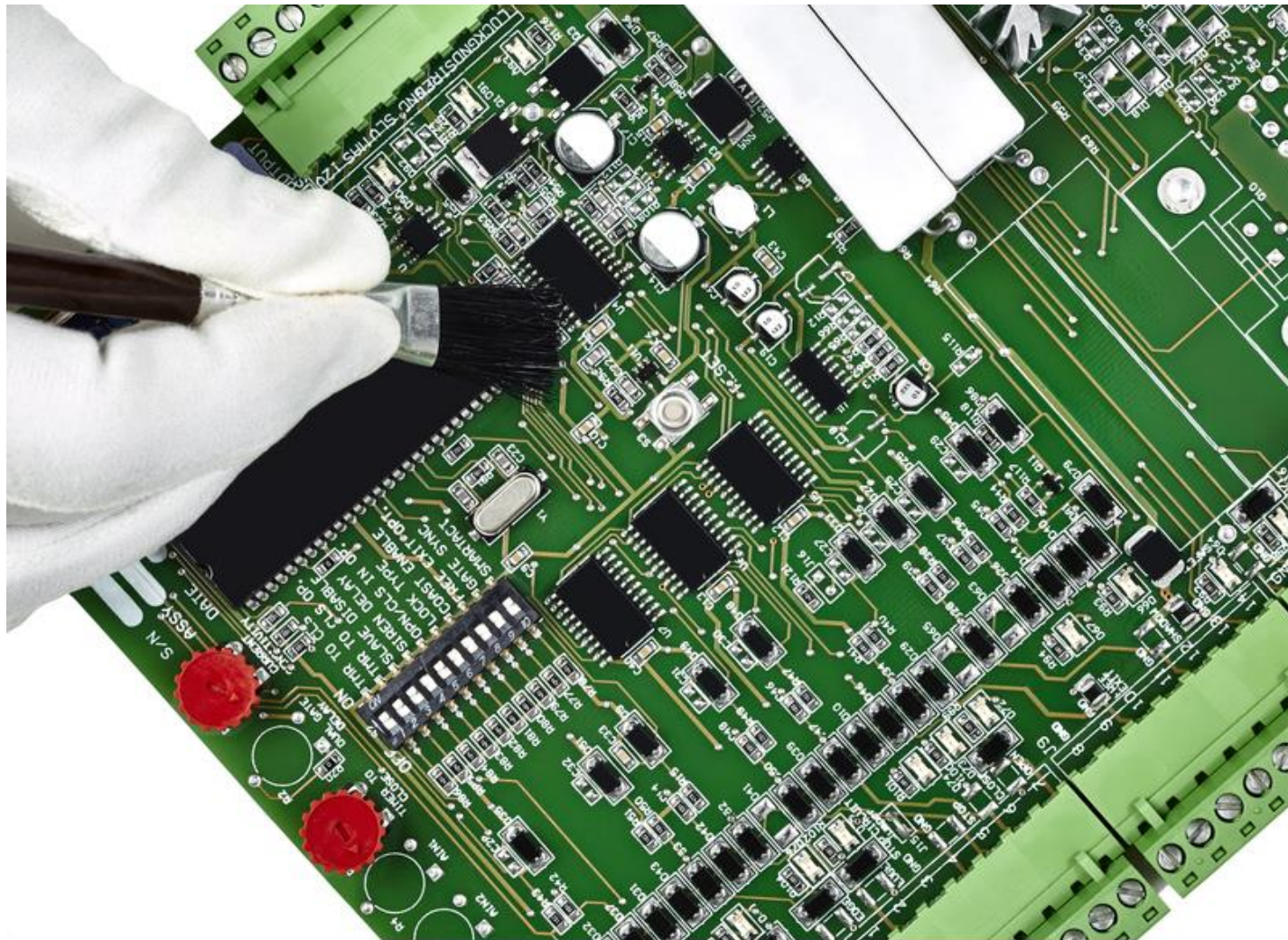
Se stabilește lista de conexiuni

- ▶ Pe baza schemei electrice se indică legătura dintre diferitele chipuri:

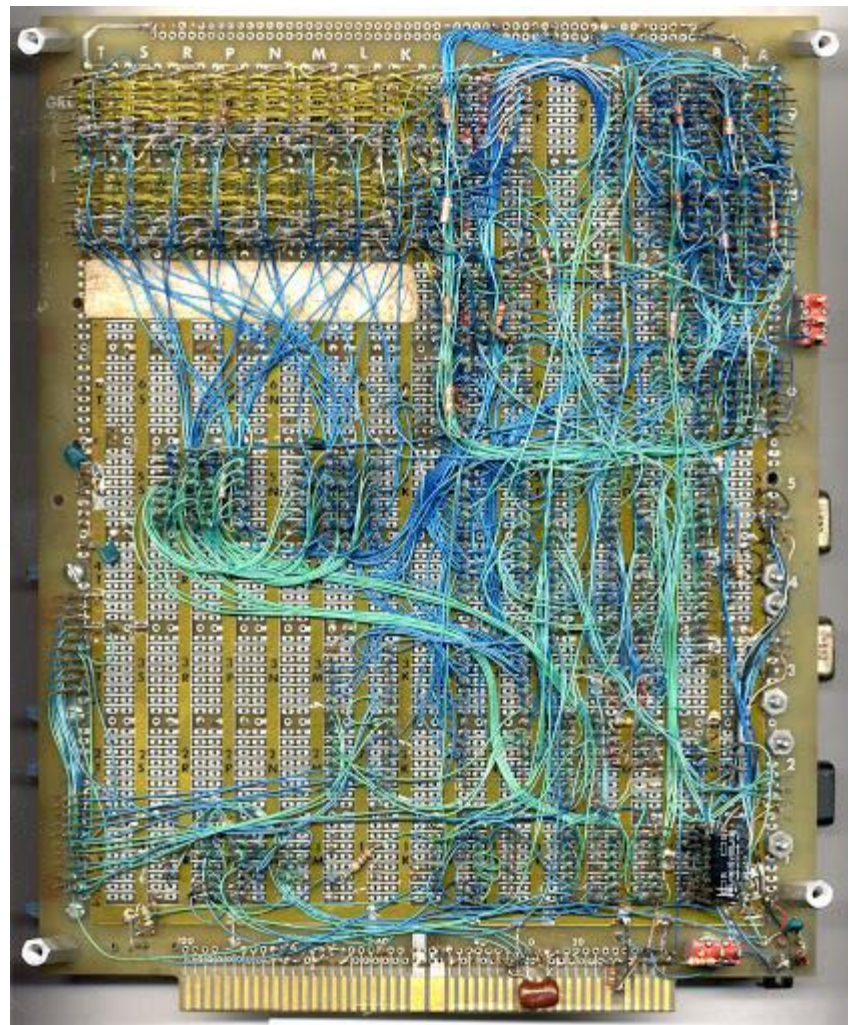
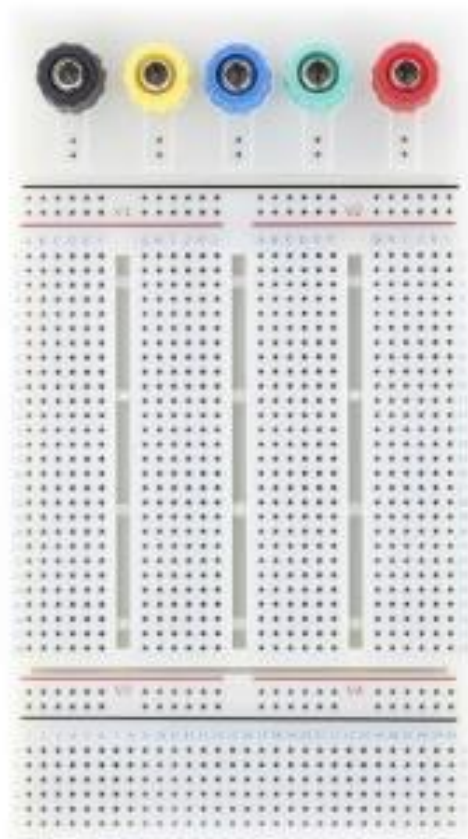
De exemplu:

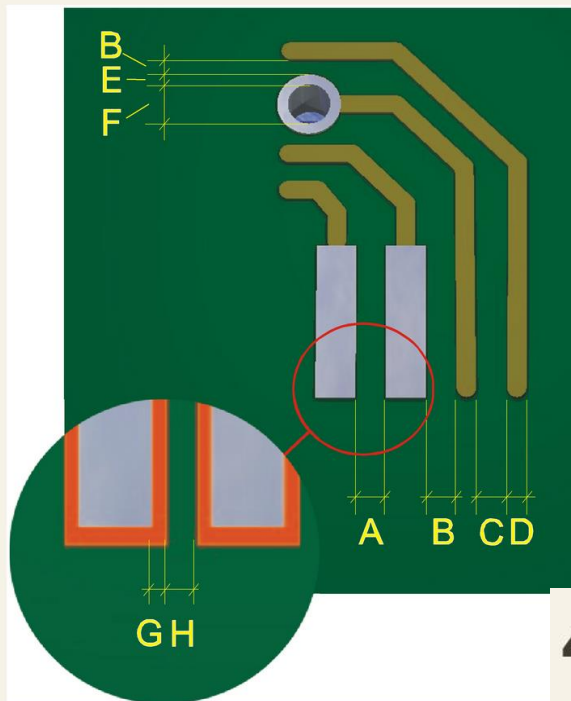
- ▶ Semnalul de alimentare se leagă cu C1-18; C2-18; C3-18;; Cn-14;





ADVANCEMENT & FUTURE OF PRINTED CIRCUIT BOARD

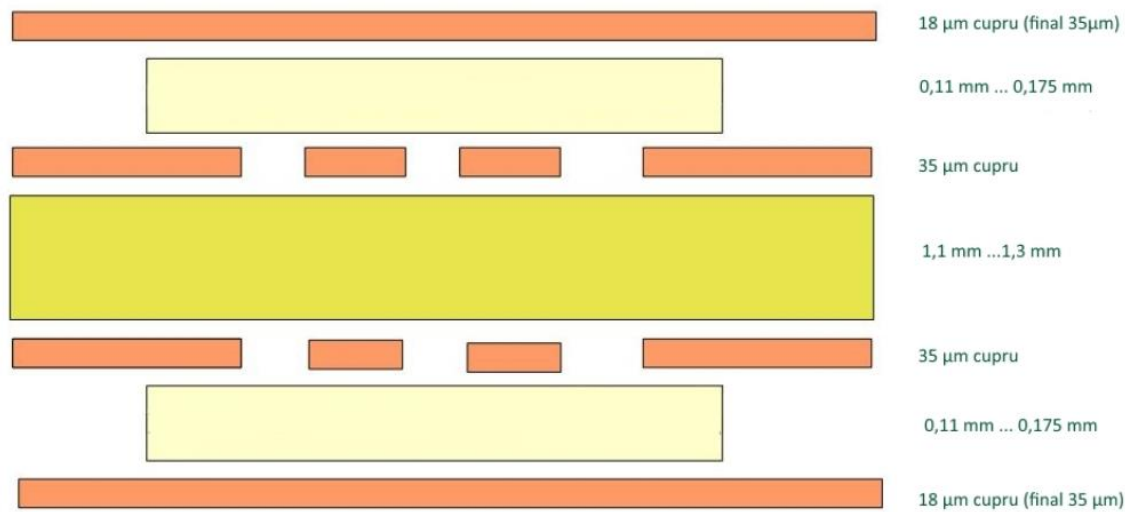




- A: pad-pad 6 mil (0,15mm)
- B: pad-traseu 6 mil (0,15mm)
- C: traseu-traseu 6 mil (0,15mm)
- D: latime traseu 6 mil (0,15mm)
- E: restring 6 mil (0,15mm)
- F: diametru gaura 12 mil (0,3mm)
- G: masca de lipire sa fie cu **2 mil** (0,05mm) mai mare decat padul
- H: masca mai mica de 5 mil (0,1 mm) nu se garanteaza!

4 straturi

standard



ÎNTREBĂRI?