Proiectare Logică

I CB: Mariana Mocanu <u>mariana.mocanu@cs.pub.ro</u>

I CC: Anca Morar anca.morar@cs.pub.ro

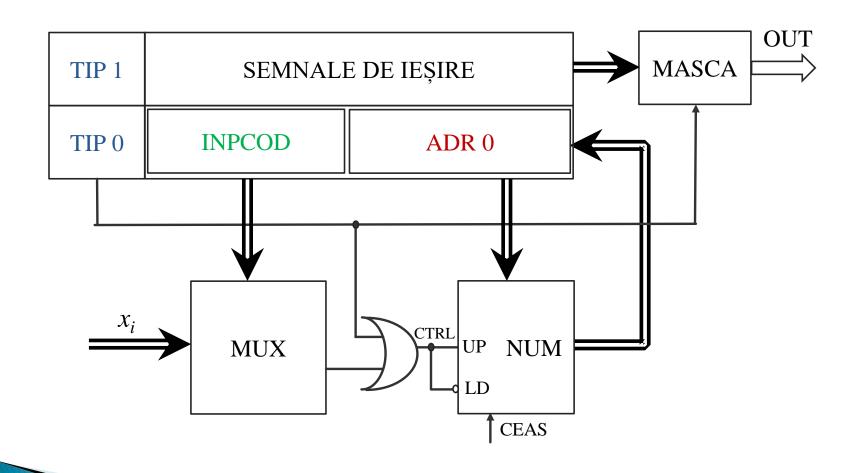
I CA & CD: Costin Chiru costin.chiru@cs.pub.ro

Curs 18: Proiectarea dispozitivelor de comandă. Exemplu de implementare pentru proiectul în echipă - Curs Aplicativ

Reminder - Conţinutul minimal al proiectului

- Descrierea funcționării automatului de comandă realizat
- Organigrama automatului (se recomandă ca automatul să aibă 5 variabile de stare)
- Calculul lungimii microinstrucțiunii
- Conținutul memoriei de microprogram
- Schema unității de comandă microprogramată
- Desenul cablajului circuitului proiectat

Schema unității de comandă microprogramată



Exemplu

Automat cu:

- 20 stări
- 7 intrări: x_1 , x_2 , x_3 , x_4 , x_5 , x_6 , x_7
- 12 ieşiri: y_1, y_2, y_{12}

Piese disponibile:

- Circuite de memorie 256 x 4 MWS5101
- Multiplexoare 16:1 54150
- Numărătoare pe 4 biți SN74193
- Chip-uri 7408 cu porți AND
- Chip-uri 7432 cu porți OR
- Chip-uri 7404 cu porți NOT (Inversor)

Calculul lungimii microinstrucțiunii (1)

- Automat cu:
 - 20 stări
 - 7 intrări: x_1 , x_2 , x_3 , x_4 , x_5 , x_6 , x_7
 - 12 ieşiri: y_1, y_2, y_{12}
- Dacă nu țin cont de memoria aleasă:
 - $\mu i de tip 1: 1 + n_{out} = 13$
 - $\mu i de tip 0: 1 + n_{ci} + n_{adr} = 1 + 3 + 5 = 9$
 - $L_{ui} = max (13, 9) = 13$

Calculul lungimii microinstrucțiunii (2)

- Automat cu:
 - 20 stări
 - 7 intrări: x_1 , x_2 , x_3 , x_4 , x_5 , x_6 , x_7
 - 12 ieşiri: y_1, y_2, y_{12}
- Dacă țin cont de memoria aleasă: 256 x 4 => pot adresa maxim 256 de stări, cu un RA pe 8 biți => 8 biți pentru stări:
 - $\mu i de tip 1: 1 + n_{out} = 13$
 - $\mu i de tip 0: 1 + n_{ci} + n_{adr} = 1 + 3 + 8 = 12$
 - $L_{\mu i} = max (13, 12) = 13 => am nevoie de 4 circuite de memorie$

Circuitele de memorie - teoretic

Tip instructiune y_1 / Cel mai semnificativ bit din INPCOD (C) y_2 / Al doilea bit din INPCOD (B) y_3 / Cel mai puţin semnificativ bit din INPCOD (A) y_4 / Cel mai semnificativ bit din ADR 0 ADR0₈ Registru de adrese Registru date Registru date Registru date ! Registru date y_5 / Al 2-lea cel mai semnificativ bit din ADR 0 (ADRO₇) y_6 / Al 3-lea cel mai semnificativ bit din ADR 0 (ADRO₆) y_{11} / Cel mai puţin semnificativ bit din ADR 0 (ADRO₁)

 y_{12}

Proiectare Logică

Circuitele de memorie – practic: 256 x 4 MWS5101

| A3 1 | 22 V _{DD} |
|-------------------|--------------------|-------------------|--------------------|-------------------|--------------------|-------------------|--------------------|
| A2 2 | 21 A4 |
| A1 3 | 20 R/W |
| A0 4 | 19 CSI |
| A5 5 | 18 O.D. |
| A6 6 | 17 CS2 |
| A7 7 | 16 DO4 |
| V _{SS} 8 | 15 DI4 |
| DI1 9 | 14 DO3 |
| DO1 10 | 13 DI3 |
| DI2 11 | 12 DO2 |

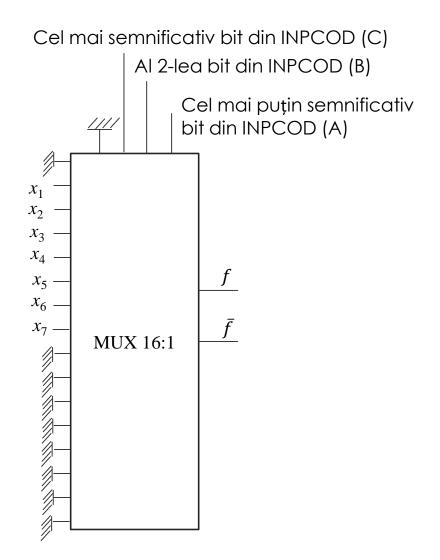
MODE	CHIP SELECT 1	CHIP SELECT 2 (CS ₂)	OUTPUT DISABLE (OD)	READ/WRITE (R/W)	ОИТРИТ
Read	0	1	0	1	Read

- \rightarrow A₇, A₆, ... A₀ pinii pentru adresare
- ▶ DO₄, DO₃, DO₂, DO₁ pinii pentru date (de ieşire)
- Citire \rightarrow !CS₁ = OD = 0, CS₂ = R/!W = 1
- $DI_4 = DI_3 = DI_2 = DI_1 = 0$ pinii pentru scriere (de intrare)

Multiplexorul 16:1 - teoretic

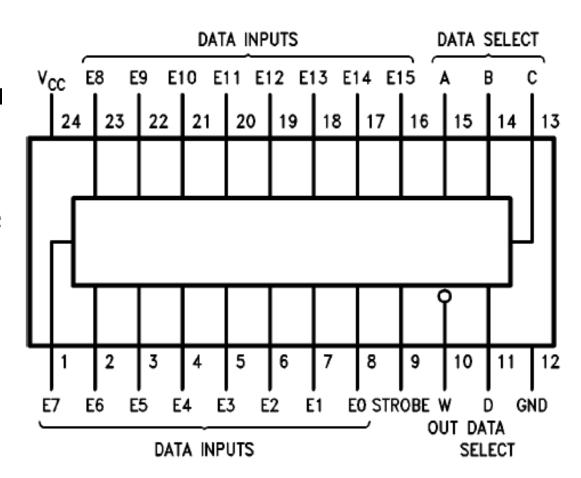
Automat cu:

- 20 stări
- 7 intrări: x_1 , x_2 , x_3 , x_4 , x_5 , x_6 , x_7
- 12 ieşiri: y₁, y₂, ...,
 y₁₂



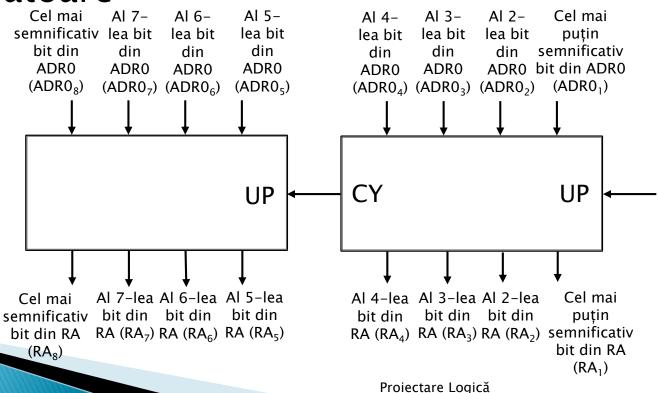
Multiplexorul 16:1 - practic: 54150

- E₀, E₁, ... E₁₆ pinii pentru intrări (vom folosi numai 7, restu vor fi conectați la masă)
- D, C, B, A pinii pentru variabilele de selecție (vom folosi numai 3, cea mai semnificativă se leagă la masă)
- W pinul pentru ieşirea negată a multiplexorului
- Strobe = 0 (Enable)



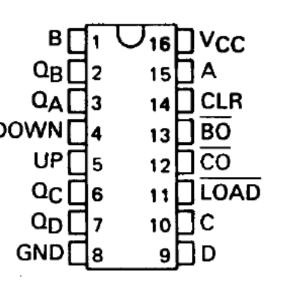
Registrul de adrese – teoretic

- RA pe 8 biţi
- Realizat printr-un numărător pe 8 biți
- Avem numărător pe 4 biţi → am nevoie de 2 numărătoare



Registrul de adrese - practic: SN74193

- D, C, B, A pinii pentru intrare (în cazul în care LOAD este activ) DOWN □4
- Q_D, Q_C, Q_B, Q_A pinii pentru ieşirea numărătorului
- UP / DOWN pinii pentru semnalul de ceas pentru numărare în sens crescător / descrescător
- CO / BO pinii de ieşire pentru carry / barrow pentru numărare în sens crescător / descrescător
- Numărare în sens crescător pe 8 biți: pinul de CO de la primul numărător (cel con coronal de care numără biții mai puțin semnificativi) e'conectat la pinul de UP de la al doilea numărător (cel care numără biții mai semnificativi)



Пво

11 LOAD

10 C

CO

 $Q_B \prod_2$

Q_A∏3

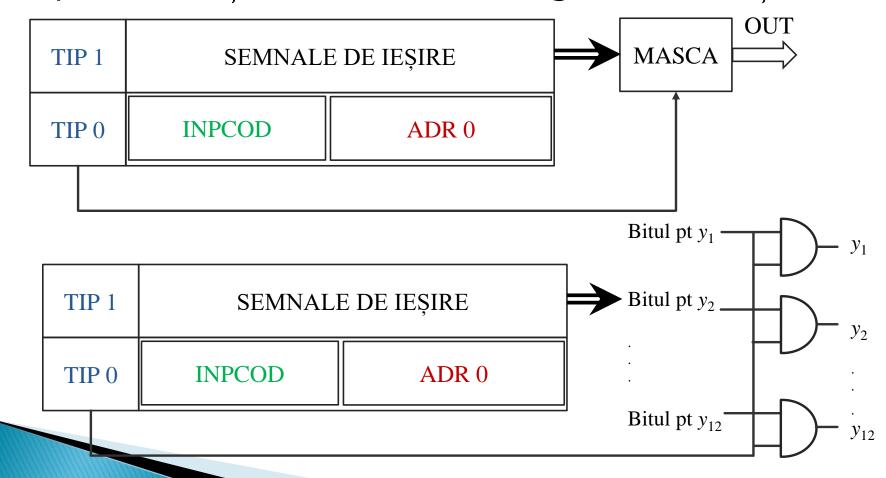
UP[

 $Q_{D}[]$

GND 8

Masca pentru ieșiri - teoretic

- Tipul instrucțiunii = 1 => se generează ieșiri
- ▶ Tipul instrucțiunii = 0 => nu se generează ieșiri

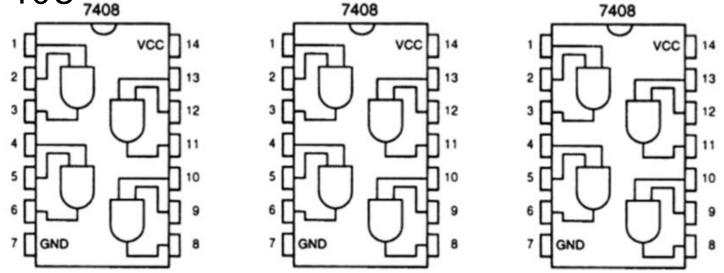


Masca pentru ieșiri - practic 7408

12 porți AND

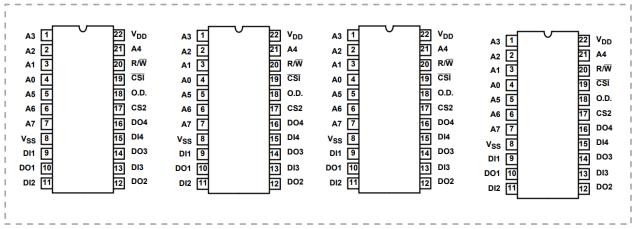
Chip-uri cu câte 4 porți AND → 3 chip-uri

7408

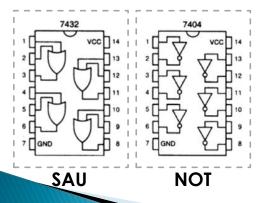


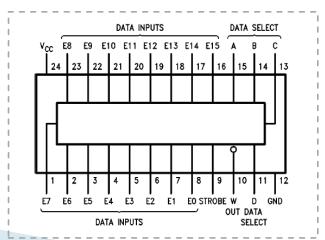
- ▶ 1,2 pini de intrare pentru prima poartă
- 3 pin de ieşire pentru prima poartă

Circuitele din structura de comandă

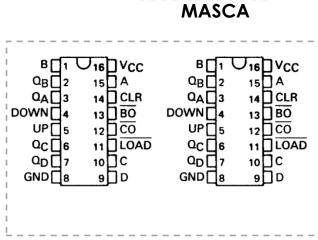


MEMORIA





MUX



Proiectare Logică N

NUMĂRĂTOR

Conexiunile dintre pini: Memoria și multiplexorul

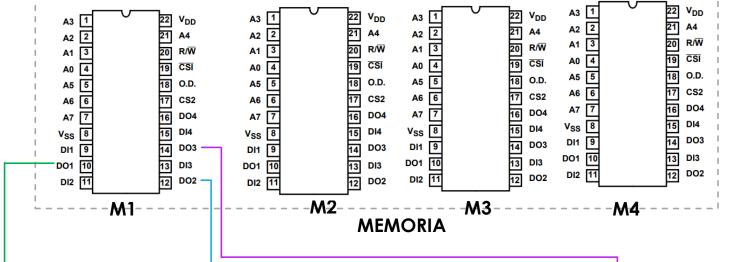
- M1 Tip + INPCOD / y₁₋₃
- M2 ADRO₈₋₅ /

 y_{4-7}

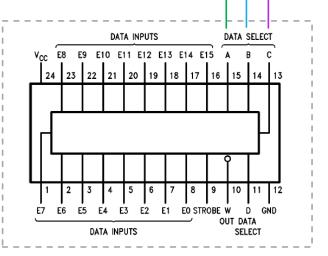
M3 - ADRO₄₋₁ /

 y_{8-11}

 $M4 - y_{12} + XXX$



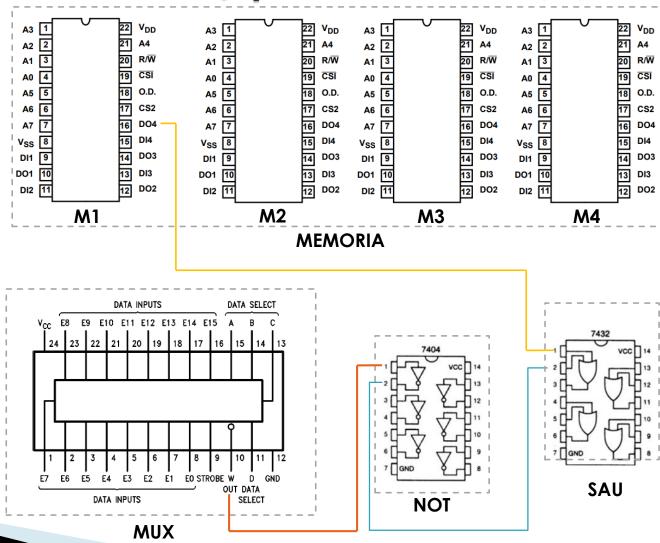
- DO_3 (M1) C (MUX)
- DO₂ (M1) B (MUX)
- DO₁ (M1) A (MUX)
- $ightharpoonup E_1 E_7$ (MUX): conectați la intrările x_1, x_7
- D, E₀, E₈ E₁₅, STROBE, GND (MUX), se conectează la masă



MUX

Conexiunile dintre pini: Memorie, MUX, poarta NOT, poarta SAU (1)

- DO₄ (M1) conectat cu pinul 1 din chip-ul SAU
- W din MUX conectat cu pinul 1 din chip–ul NOT
- Pinul 2 din chip-ul NOT conectat cu pinul 2 din chip-ul SAU

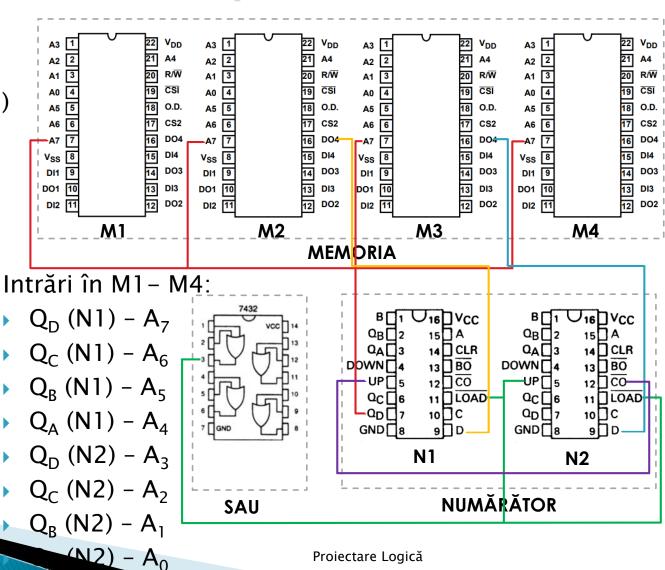


Proiectare Logică

Conexiunile dintre pini: Memorie, MUX, poarta NOT, poarta SAU (2)

Intrări în numărător

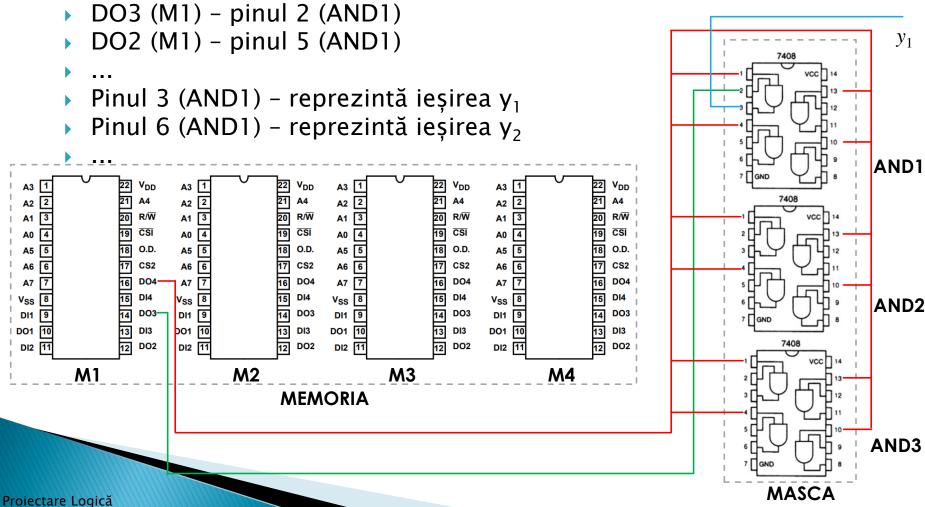
- Pinul 3 din chip-ul SAU - conectat cu pinul LOAD (N1-N2) și cu pinul UP (N2)
- CO(N2) UP(N1)
- $DO_4(M2) D(N1)$
- $DO_3(M2) C(N1)$
- $DO_2(M2) B(N1)$
- $DO_1(M2) A(N1)$
- $DO_4(M3) D(N2)$
- $DO_3(M3) C(N2)$
- $DO_2(M3) B(N2)$
- $DO_1(M3) A(N2)$



Proiectare Logică

Conexiunile dintre pini: Memoria și masca

 DO4 (M1) se duce în toate porțile AND (pinii 1, 4, 10, 13 de pe fiecare chip)



ÎNTREBĂRI?