

SERII DE CIRCUITE INTEGRATE TTL

1. SCOPUL LUCRĂRII

Lucrarea prezintă face analiza comparativă a diferitelor serii de circuite integrate TTL, prin prezentarea porții fundamentale realizate în tehnologia respectivă. Sunt prezentate caracteristicile constructiv-funcționale și principalii parametri statici și dinamici ai fiecărei serii.

2. CONSIDERAȚII TEORETICE

2.1 SERIA TTL RAPIDĂ

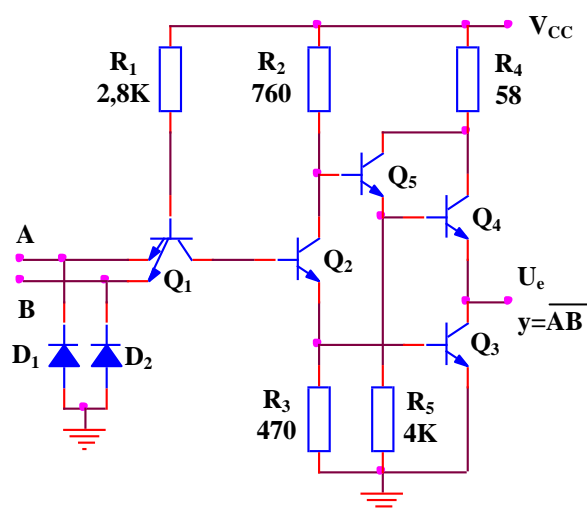


Fig.3.1

22mW.

Ca structură, poarta fundamentală TTL din seria rapidă (figura 3.1) este foarte apropiată de cea din seria normală, evidențiindu-se cateva modificări. Toate rezistențele din schema porții TTL rapidă au valori mai mici, pentru ca încărcarea și descărcarea capacităților interne să se facă mai rapid, pentru a se micșora timpii de propagare. Aceste acțiuni se desfășoară însă prin generarea unor curenți mai mari, ceea ce duce la creșterea puterii consumate. Poarta rapidă nu conține dioda de deplasare de nivel de la ieșire, în schimb în partea superioară a invertorului complex de la ieșire se folosește un tranzistor compus (montaj Darlington, format din

Seria TTL rapidă (high speed TTL) constituie o variantă a seriei normale, la care s-au efectuat modificări pentru obținerea unor timpii de propagare mai mici, lucru realizat în detrimentul puterii consumate. Astfel timpii de propagare tipici pentru seria rapidă sunt: $t_{pLH} = 5,9\text{ns}$, $t_{pHL} = 6,2\text{ns}$, iar timpul mediu de propagare $t_p = 6\text{ns}$, deci prevede o îmbunătățire cu peste 40% față de seria normală. În schimb puterea consumată este dublă față de cea corespunzătoare seriei normale, și anume $P_C =$

tranzistorul de comandă Q_5 și tranzistorul Q_4) care nu permite intrarea în saturație a lui Q_4 , reducând astfel timpul de deblocare al acestui tranzistor.

2.2 SERIA TTL DE PUTERE REDUSĂ

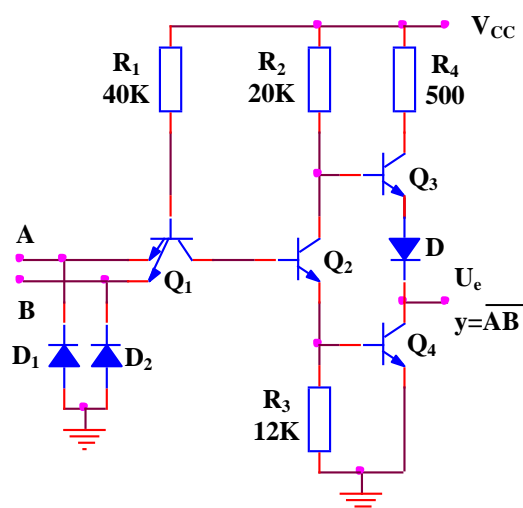


Fig.3.3

Seria TTL de putere redusă (low power TTL) este destinată aplicațiilor care impun o putere consumată mică. Puterea medie disipată a acestei serii scade la $P_C = 1\text{mW}$. Scăderea puterii disipate s-a făcut prin mărirea valorilor rezistențelor din schemă, ce a dus la micșorarea valorilor curenților de încărcare-descărcare. În schimb s-au micșorat performanțele dinamice, valorile timpilor de propagare crescând. Astfel seria prezintă următoarele valori tipice pentru timpii de propagare: $t_{pLH} = 35\text{ns}$, $t_{pHL} = 31\text{ns}$, $t_p = 33\text{ns}$.

Constructiv, schema porții fundamentale TTL seria de putere redusă (figura 3.2) este identică cu a porții TTL standard. Valorile rezistențelor sunt mărite însă în medie cu un ordin de mărime.

3. MERSUL LUCRĂRII

3.1. Folosind montajele de la lucrarea referitoare la poarta TTL standard, prin înlocuirea circuitelor TTL standard cu porți aferente fiecărei serii studiate, să se repete pașii prezentați la lucrarea respectivă. Să se raporteze rezultatele simulate la considerentele teoretice din lucrare.

4. CONȚINUTUL REFERATULUI

- 4.1. Prezentarea sumară a caracteristicilor seriilor de circuite TTL studiate.
- 4.2. Schemele circuitelor, tabelele cu valorile calculate și graficele reprezentând caracteristicile ridicate.
- 4.3. Graficele obținute în analiza comportării dinamice a seriilor de circuite TTL.
- 4.4. Observații asupra naturii diferențelor dintre valorile teoretice calculate și rezultatele simulate.

