

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA
FACULTAD DE INGENIERÍA
ÁREA DE CIENCIAS DE LA COMPUTACIÓN
ESCUELA DE CIENCIAS Y SISTEMAS
VACIONES 2024



NOMBRES:	CARNET:	% PARTICIPACIÓN
Andrés Alejandro Agosto Mendez	202113580	25%
Engel Emilio Coc Raxjal	202200314	25%
Carmen María Marroquín Llamas	202001132	25%
Lizz Andrea Morelia Castellanos Salazar	20170897	25%

Introducción

En el mundo de la electrónica digital, los circuitos combinacionales juegan un papel muy importantes en el diseño de sistemas. Estos circuitos que están formados por una red de compuertas lógicas, las cuales son las encargadas de procesar señales de entrada y producir una salida, Las compuertas lógicas que se utilizaron para lograr la creación como AND, OR, NOT, NAND, NOR, XOR y XNOR, constituyen los bloques básicos de construcción de estos circuitos. Cada tipo de compuerta realiza una operación lógica específica y, al interconectarse adecuadamente, permiten implementar funciones lógicas complejas y variadas. Esta capacidad de transformar entradas en salidas de manera directa y precisa es lo que hace que los circuitos combinacionales sean fundamentales para una amplia gama de aplicaciones en sistemas digitales.

Objetivos

General

- Aplicar los conocimientos teóricos aprendidos en clase magistral y laboratorio para la construcción de circuitos combinacionales y secuenciales.

Específicos

- Construcción de un sistema que una la lógica combinacional junto a la lógica secuencial.
- Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
- Aprender el funcionamiento de diferentes elementos electromecánicos.
- Construir un diseño óptimo, logrando utilizar la menor cantidad de dispositivos.
- Aprender diferentes usos para la lógica secuencial.

Funciones Booleanas / Mapas de Karnaugh

- Circuito

Tablas de verdad → Función Booleana

• **Mintérminos:** Suma de productos (1)
 → se niegan los (0)

• **Maxtérminos:** Producto de sumas (0)
 → se niegan los (1)

$f_m = A\bar{B} + AB = A(\bar{B} + B) = A(1) = A$

$f_M =$ $A+B$ $A+B$

Diagrama utilizado para la simplificación de funciones algebraicas en forma canónica. A partir de la tabla se puede obtener una forma canónica mínima (con el mínimo número de términos)

- Contador Ascendente

A	B	C	D	a	b	c	d	e	f	g	Numeros formados
0	0	0	0	1	1	1	1	1	0	1	A
0	0	0	1	0	0	1	0	1	0	1	N
0	0	1	0	0	1	1	1	1	0	1	D
0	0	1	1	0	0	0	0	1	0	1	R
0	1	0	0	1	0	0	1	1	1	1	E
0	1	0	1	1	0	1	1	1	1	0	G
0	1	1	0	1	0	0	1	1	1	1	E
0	1	1	1	0	0	1	0	1	0	1	N
1	0	0	0	1	0	0	1	1	1	0	C
1	0	0	1	1	1	1	1	1	0	1	A
1	0	1	0	0	0	0	0	1	0	1	R
1	0	1	1	1	1	0	1	0	1	0	M
1	1	0	0	0	0	0	1	1	1	0	L
1	1	0	1	0	0	0	0	1	1	0	I
1	1	1	0	0	0	1	0	0	1	0	Z
1	1	1	1	0	0	1	0	0	1	0	Z
				engel	engel	lizz	lizz	Placa Andres	carmen	carmen	

A

$\begin{matrix} WZ \\ XY \end{matrix}$	00	01	11	10
00	1	1	0	1
01	0	1	0	1
11	0	0	0	1
10	0	1	0	0

$$F = \underline{Y}W\sim Z + \sim Y\sim WZ + \sim X\sim WZ + \sim X\sim Y\sim Z$$

B

$\begin{matrix} WZ \\ XY \end{matrix}$	00	01	11	10
00	1	0	0	0
01	0	0	0	1
11	0	0	0	1
10	1	0	0	0

$$F = YW\sim Z + \sim Y\sim W\sim Z$$

C

$\begin{matrix} WZ \\ XY \end{matrix}$	00	01	11	10
00	1	0	0	0
01	1	1	0	1
F11	0	1	1	0
10	1	0	1	0

$$F = XWZ + Y\sim WZ + \sim XY\sim Z + \sim Y\sim W\sim Z$$

D

$\begin{array}{c} wZ \\ \swarrow \searrow \\ XY \end{array}$	00	01	11	10
00	1	1	1	1
01	0	1	0	1
11	0	0	0	1
10	1	1	0	0

$$F = \sim y \sim w + \sim x \sim y + yw \sim z + \sim z \sim w z$$

E

$\begin{array}{c} wZ \\ \swarrow \searrow \\ XY \end{array}$	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11	1	1	0	0
10	1	1	0	1

$$F = \sim w + \sim x + \sim y \sim z$$

F

$\begin{array}{c} wZ \\ \swarrow \searrow \\ XY \end{array}$	00	01	11	10
00	0	1	1	1
01	0	1	1	0
11	0	0	1	1
10	0	1	1	0

$$F = \sim y z + \sim x z + xyw + \sim x \sim y w$$

g

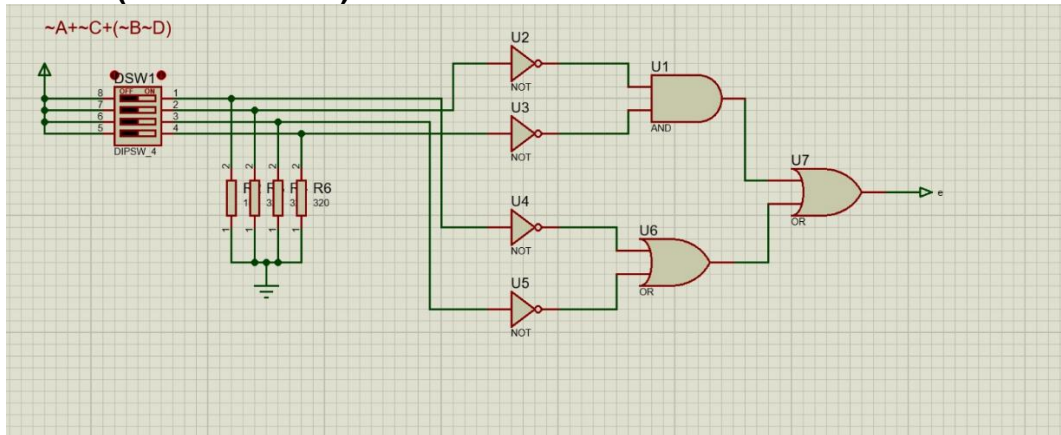
$\begin{array}{c} WZ \\ \swarrow \searrow \\ XY \end{array}$	00	01	11	10
00	1	1	0	0
01	1	0	0	1
11	1	1	0	0
10	1	1	0	1

$$F = X\sim W + \sim Y\sim W + X\sim Y\sim Z + \sim X Y\sim Z$$

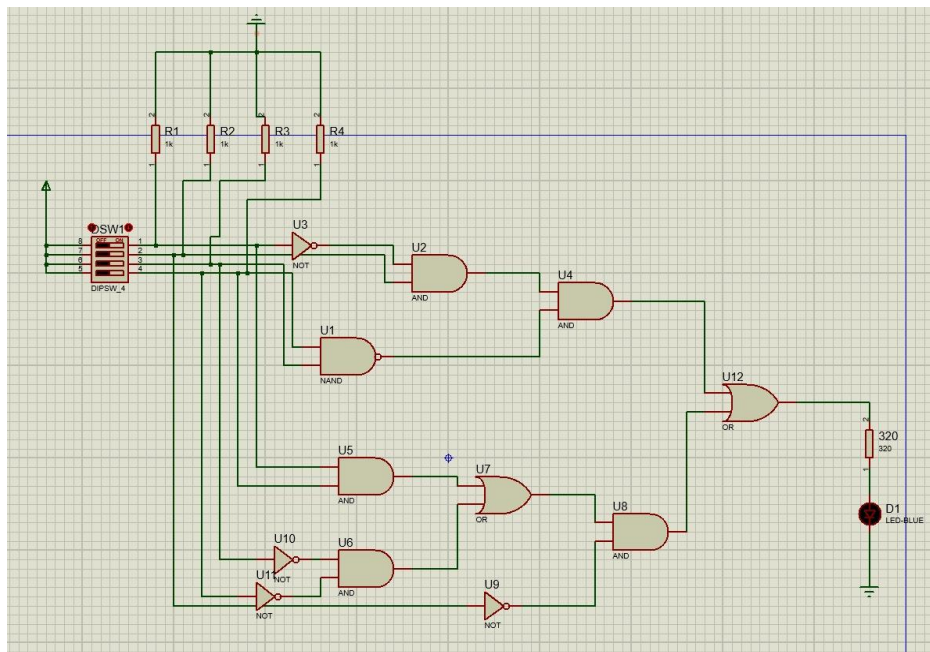
0

Diagramas del diseño del circuito

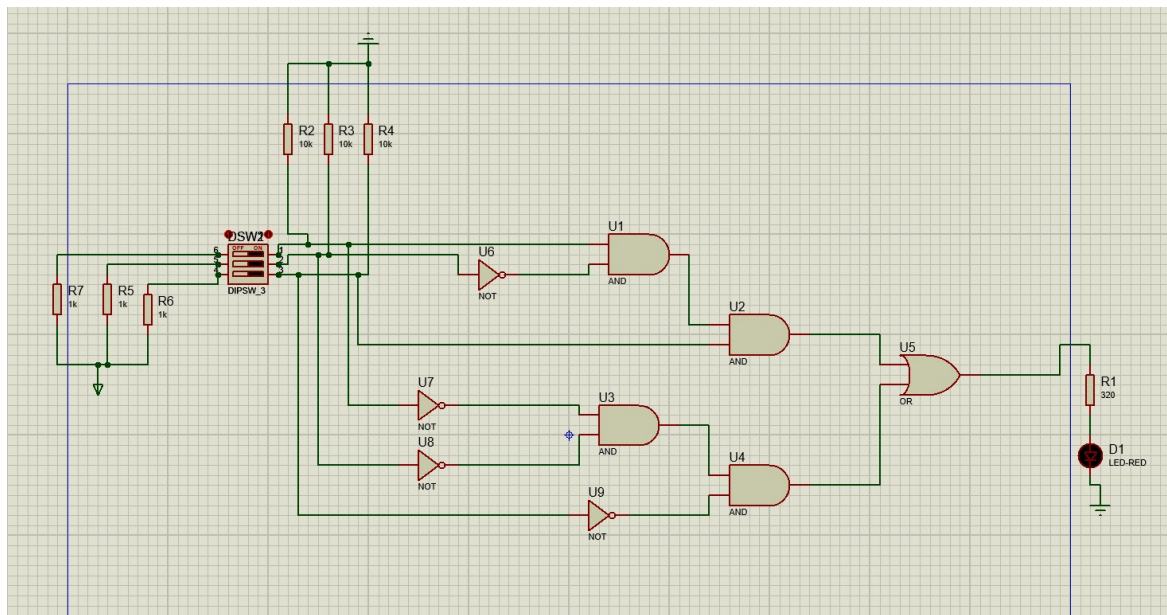
- PLACA(SEGMENTO E)



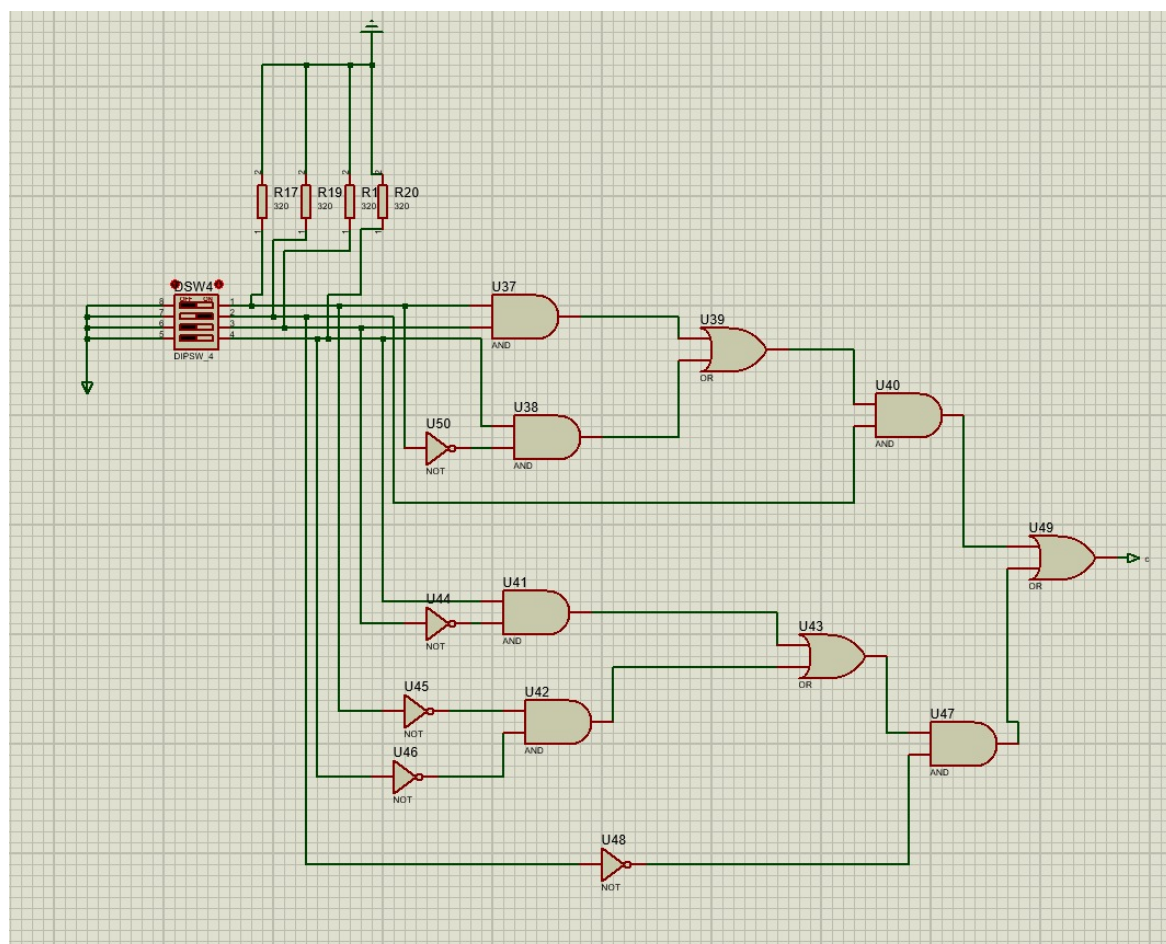
- SEGMENTO A



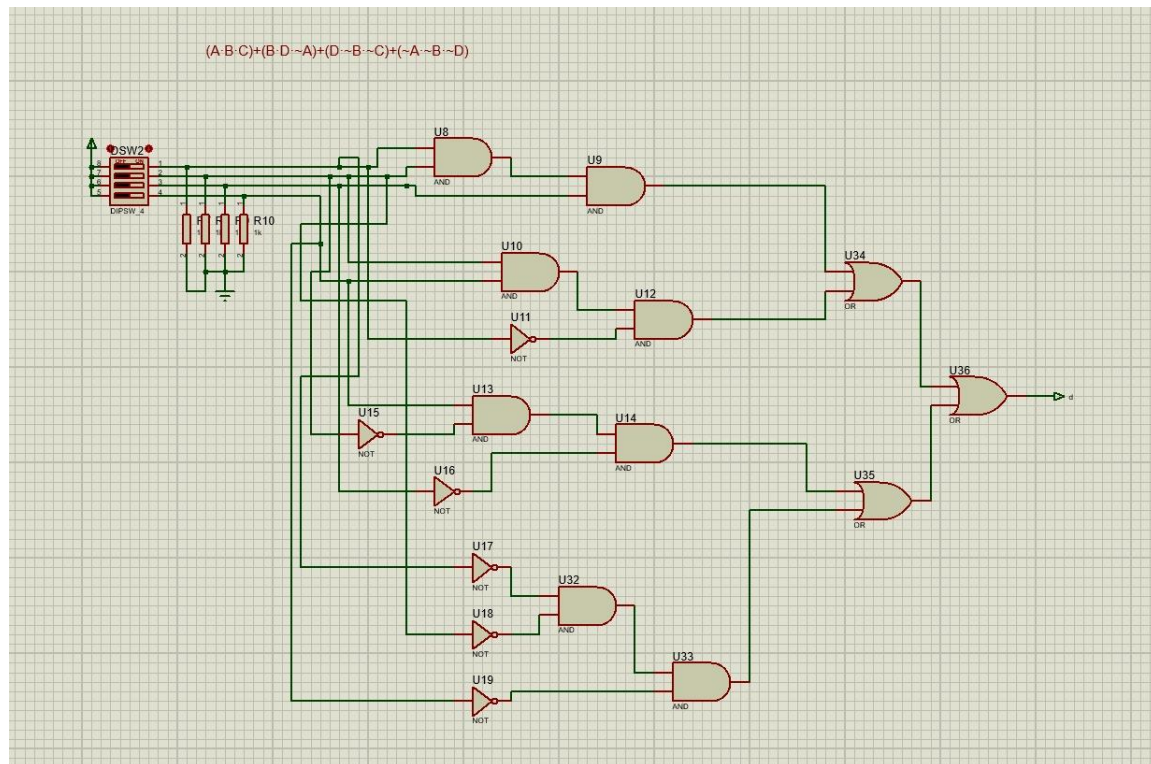
● SEGMENTO B



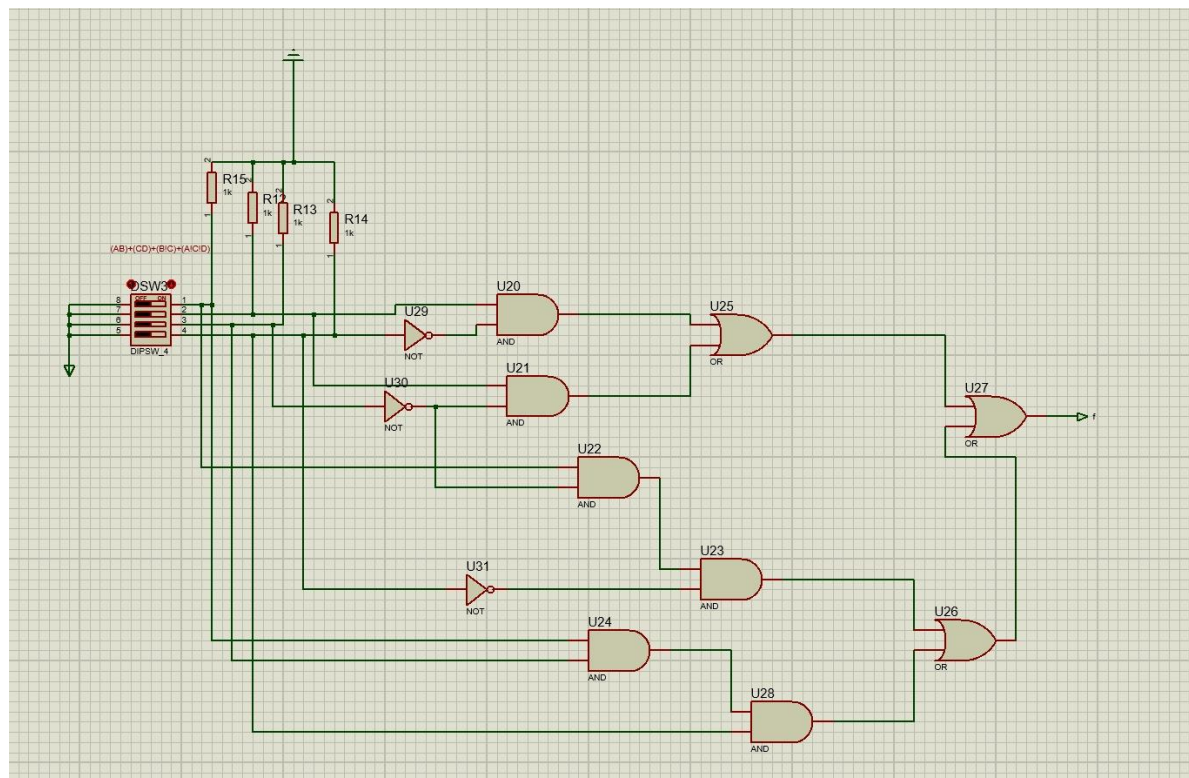
● SEGMENTO C



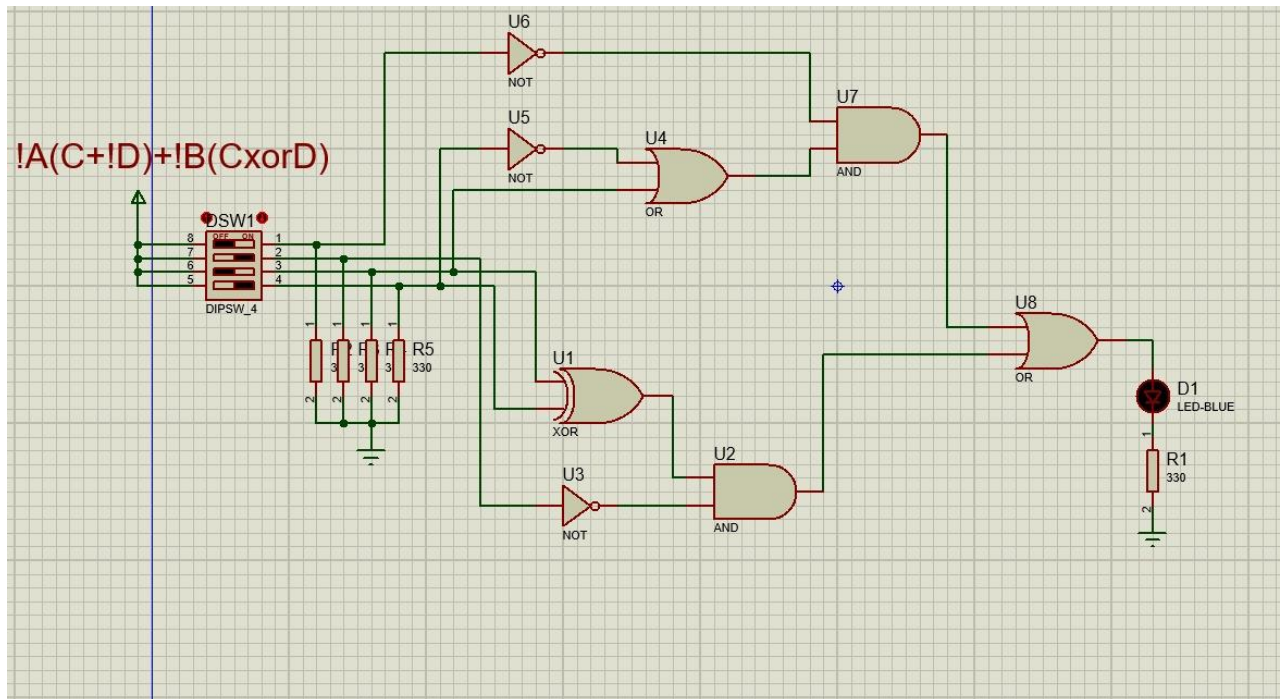
• SEGMENTO D



• SEGMENTO F



• SEGMENTO G



Marco Teórico

Lógica Negativa y Positiva La señal binaria a la entrada o salida de cualquier circuito puede tener uno de dos valores, excepto durante la transición. Un valor debe ser mayor que el otro ya que tienen que ser diferentes para poder distinguirlos. Designese el nivel alto como H (High) y el nivel bajo como L (Low). Hay dos alternativas para la asignación de la lógica.

Familias Lógica Las familias lógicas son conjuntos de circuitos integrados (chips) que implementan funciones lógicas, como AND, OR, NOT, etc. Estos chips se utilizan en la electrónica digital para procesar y manipular señales binarias (1s y 0s), que son la base de la computación y los sistemas digitales.

Cada familia lógica tiene sus propias características de rendimiento, consumo de energía, velocidad, costo y niveles de voltaje de operación. **Familia Lógica TTL** La familia lógica TTL es una de las familias lógicas más comunes y ampliamente utilizadas en la electrónica digital. "TTL" significa "Transistor-Transistor Logic", lo que indica que estos chips están contruidos con transistores bipolares. **Características TTL**

- **Velocidad de conmutación rápida:** Los chips TTL pueden cambiar de estado (de 0 a 1 o viceversa) muy rápidamente, lo que los hace adecuados para aplicaciones que requieren una alta velocidad de procesamiento.

- **Consumo de energía moderado:** Aunque no es la familia lógica más eficiente en términos de consumo de energía, tiene un consumo de energía aceptable para muchas aplicaciones.
- **Compatibilidad universal:** Los niveles de voltaje lógico de entrada y salida son compatibles con una amplia gama de dispositivos y sistemas, lo que facilita su integración en diseños más grandes.

Voltaje Umbral en TTL Una característica crítica de los chips TTL es el "voltaje umbral" o "nivel de disparo" (threshold voltage en inglés).

Los transistores bipolares en un chip TTL requieren una cierta cantidad de voltaje para cambiar su estado. A este valor específico se le llama "voltaje umbral". Por lo general, para la familia TTL, el voltaje umbral es de aproximadamente 0.8 V para un nivel lógico bajo (0) y 2.0 V para un nivel lógico alto (1).






5 Importancia de una Fuente de Poder Estable Dado que los chips TTL tienen un voltaje umbral definido para reconocer niveles lógicos, es crucial proporcionar una fuente de alimentación con un voltaje estable y bien regulado a +5 voltios (5V).

Si el voltaje de la fuente no es lo suficientemente alto para superar el voltaje umbral requerido, los transistores no cambiarán de estado adecuadamente, lo que podría llevar a errores o comportamientos inesperados en el circuito.







Una fuente de alimentación con un voltaje estable de +5V garantiza que los niveles lógicos se interpreten de manera confiable y precisa, lo que es esencial para un funcionamiento correcto del circuito TTL y para evitar daños en los componentes electrónicos. En resumen, la familia lógica TTL es ampliamente utilizada en electrónica digital debido a su velocidad de conmutación rápida y su compatibilidad universal. Sin embargo, es crucial suministrar una fuente de alimentación estable y bien regulada a

+5V para garantizar un funcionamiento confiable, tomando en cuenta el voltaje umbral necesario para el cambio de estado de los transistores en los chips TTL. Esto es especialmente importante al realizar simulaciones o prácticas con protoboard o fibra de vidrio, donde la precisión y estabilidad del voltaje son fundamentales para un correcto funcionamiento de los circuitos.

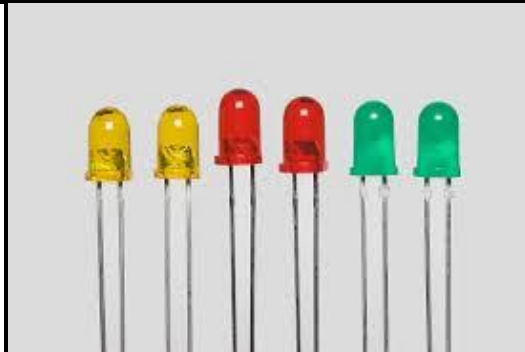
Equipo utilizado

Equipo	Imagen
Pinzas y Corta alambres	
Fuente de Alimentación	
Cautín	
Dremel	
Cables	

Componentes
and, not, nand, or

NOMBRE	TABLA DE VERDAD	CIRCUITO	OPERACIÓN															
AND	<table><tr><td>A</td><td>B</td><td>F</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	0	1	0	0	1	1	1		$F=AB$
A	B	F																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
NAND	<table><tr><td>A</td><td>B</td><td>F</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	1	1	0	1	1	1	0		$F=AB$ $=A+B$
A	B	F																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
OR	<table><tr><td>A</td><td>B</td><td>F</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	1		$F=A+B$
A	B	F																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
NOR	<table><tr><td>A</td><td>B</td><td>F</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	0	1	0	0	1	1	0		$F=A+B$ $=A+B$
A	B	F																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
XOR	<table><tr><td>A</td><td>B</td><td>F</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	0		$F=A+B$ $=AB+AB$
A	B	F																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
NOT	<table><tr><td>A</td><td>F</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	F	0	1	1	0		$F=\overline{A}$									
A	F																	
0	1																	
1	0																	

Leds



PROTOBOARDS



Presupuesto

Andrés			
Componentes	Precio	Cantidad	Subtotal
PLACA	15	1	15
ACIDO FERRICO	11	2	22
RESISTENCIA	0.50	4	2
LEDS	1.25	6	7.5
Resistencias 5k	0.50	1	0.50
FUENTE 5V	30	1	30
MASQUIN	5	1	5
TOTAL			82
Engel			
Componentes	Precio	Cantidad	Subtotal
74LS08	5.20	3	15.6
74LS00	5.20	1	5.20
74LS32	5.20	3	15.6
74LS04	5.20	3	15.6
PROTOBOAR	36	1	36
CABLE	3	6MT	18
TOTAL			106
Carmen			
Componentes	Precio	Cantidad	Subtotal
74LS08	10	4	40
74LS04	8.50	2	17
74LS32	12	1	12

74LS086	8	1	8
PROTOBOAR	40.50	2	81
CABLE	1.50	5MTS	7.50
Resistencia de 1k	1.25	12	15
TOTAL			180.5
Lizz			
Componentes	Precio	Cantidad	Subtotal
74LS08	5.20	4	20.8
74LS04	5.20	2	10.4
74LS32	5.20	2	10.4
Resistencia de 1k	0.75	5	3.75
Protoboard	36	1	36
CABLE	3	6MTS	18
TOTAL			99.35
Arduino(todos) / 4			250.00

Aporte individual

Nombre	Cantidad (Q)
Andrés Alejandro Agosto Mendez	82.00
Engel Emilio Coc Raxjal	106.00
Carmen María Marroquín Llamas	180.50
Lizz Andrea Morelia Castellanos Salazar	99.35.00
Todos(Arduino)	250.00

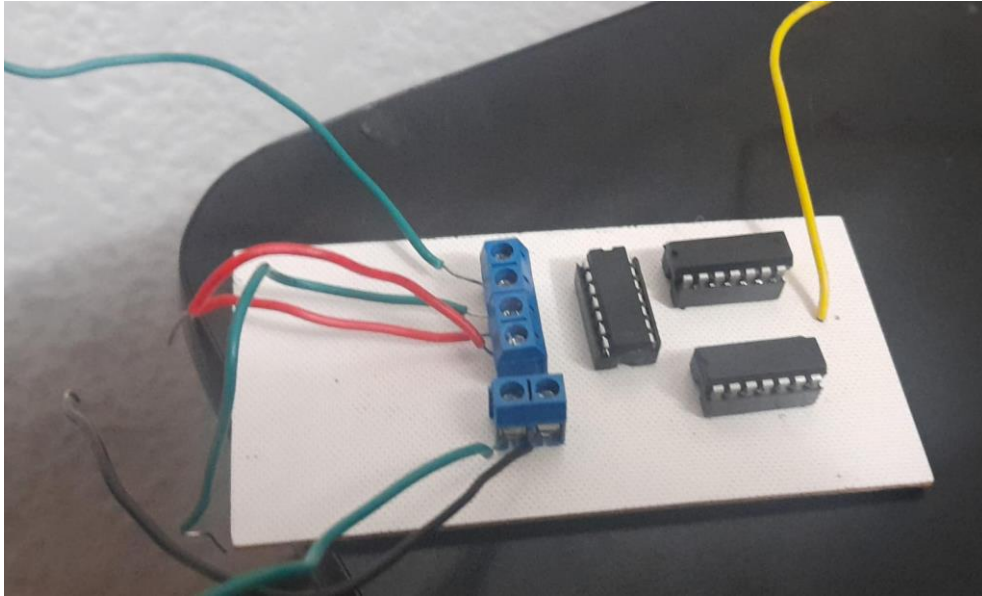
Conclusiones

En esta práctica pudimos observar varios elementos que son muy importantes en la electrónica digital, algunas de las conclusiones que llegamos en esta fase son las siguientes:

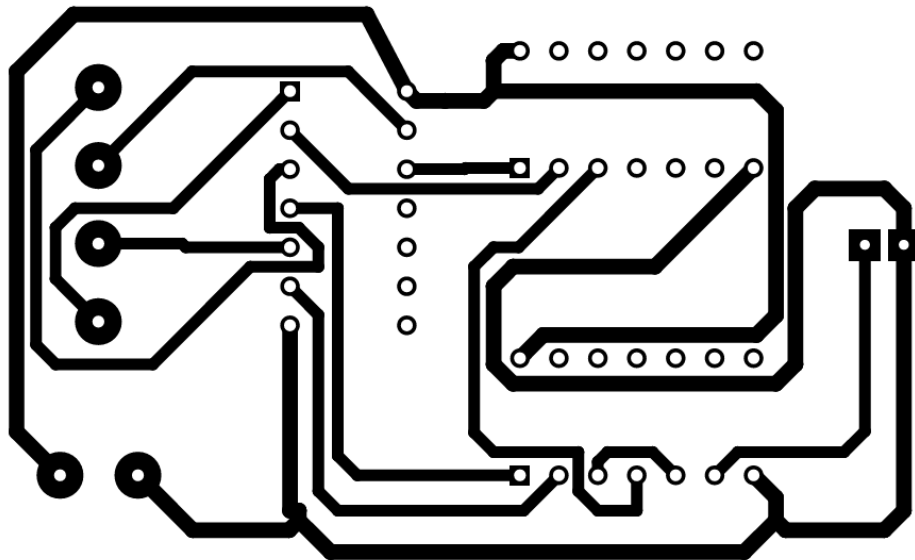
1. **Funcionalidad Efectiva:** La simulación del visualizador de 7 segmentos demostró una funcionalidad efectiva al representar con precisión. Cada segmento se activó correctamente según el número deseado, evidenciando un diseño bien implementado..
2. **Fundamentales en contadores y registros:** Son componentes fundamentales en la construcción de contadores y registros, ampliamente utilizados en la electrónica para diversas aplicaciones.
3. **Consumo de energía:** El consumo de energía es una consideración importante, especialmente en dispositivos alimentados por cargador o en aplicaciones de eficiencia energética.
4. **Diseño asistido por computadora:** Las herramientas de diseño asistido por computadora son cruciales para implementar y verificar circuitos lo que ayuda a reducir errores y acelerar el diseño.

Anexos

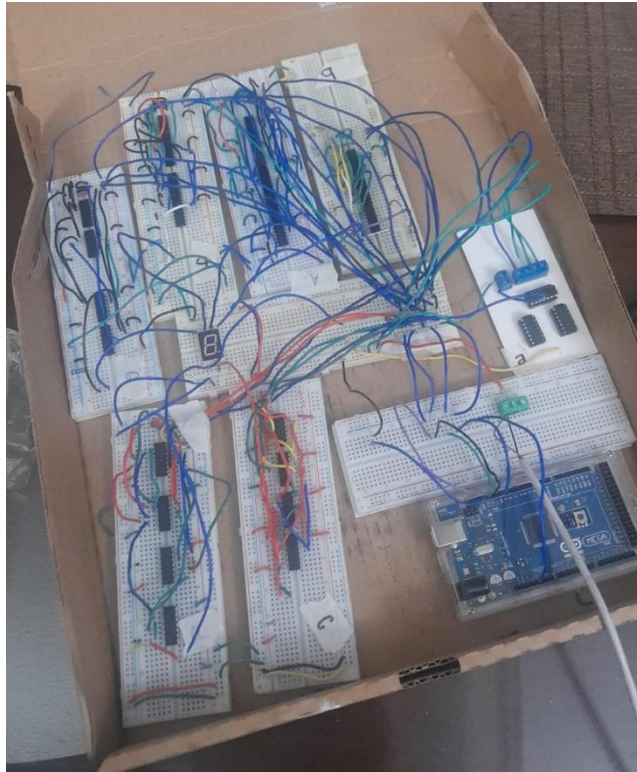
- Circuito segmento



- placa (segmento)



- **Circuito armado**



- **Enlace del video**

https://drive.google.com/file/d/1EL8zDGLHEHkzgUJi_ngc_JwiNoMa8Fiq/view