

Sistema de Adquisición de Datos Basado en el Sensor DHT11

Proyecto Final

Andrés S. Serna M.
ansernam@unal.edu.co
Facultad de Ingeniería
Universidad Nacional de Colombia
Bogotá, Colombia
Electrónica Digital I

Resumen—Este proyecto se enfoca en la integración efectiva del sensor de humedad y temperatura DHT11 con una FPGA de Intel para la adquisición precisa de datos ambientales en tiempo real.

Abstract— This project focuses on the effective integration of the DHT11 humidity and temperature sensor with an Intel FPGA for accurate acquisition of real-time environmental data.

Palabras clave— FPGA, Intel, Sensor DHT11, Adquisición de Datos, Electrónica Digital, Monitoreo Ambiental.

Keywords— FPGA, Intel, DHT11 Sensor, Data Acquisition, Digital Electronics, Environmental Monitoring.

I. INTRODUCCIÓN

En el ámbito de los sistemas embebidos, la monitorización y control de variables ambientales, como la temperatura y la humedad, juegan un papel crucial en numerosas aplicaciones. Este proyecto se centra en la implementación de un sistema de adquisición de datos utilizando un sensor de humedad y temperatura DHT11, diseñado para su integración con una FPGA de Intel. El DHT11, conocido por su simplicidad y precisión, proporciona mediciones confiables de estas variables ambientales en entornos diversos.

El objetivo principal es explorar cómo incorporar el sensor DHT11 en el contexto de una FPGA de Intel para recopilar datos precisos y en tiempo real sobre las condiciones ambientales circundantes. La FPGA, conocida por su capacidad de procesamiento paralelo y configurabilidad, se presenta como una plataforma robusta para la integración de sensores en aplicaciones embebidas.

A lo largo de este documento, se abordará la conexión y configuración del sensor DHT11 con la FPGA de Intel, así como la implementación de un sistema que permita la captura eficiente de datos de temperatura y humedad. Se explorarán los desafíos asociados con la interfaz entre el sensor y la FPGA, así como las estrategias para optimizar la adquisición de datos. Además, se analizarán las potenciales aplicaciones de este sistema en el ámbito de sistemas embebidos, destacando sus ventajas y posibles expansiones.

II. OBJETIVOS

A. Objetivo general

Desarrollar e implementar un sistema de adquisición de datos basado en la integración del sensor de humedad y temperatura DHT11 con una FPGA de Intel, con el propósito de permitir la captura precisa y en tiempo real de las variables ambientales.

B. Objetivos específicos

- Establecer el entorno de desarrollo para la FPGA de Intel, asegurando la compatibilidad con las herramientas necesarias y la correcta comunicación con el hardware.
- Diseñar y realizar las conexiones físicas entre el sensor DHT11 y la FPGA de Intel, considerando la asignación de pines y asegurando una conexión robusta y eficiente.
- Crear el código necesario en Verilog para establecer una interfaz efectiva entre la FPGA y el sensor DHT11, permitiendo la lectura precisa de las mediciones ambientales.

III. FORMULACIÓN DEL PROYECTO

1) *Alcance*: El proyecto tiene como objetivo desarrollar e implementar un sistema de adquisición de datos basado en la integración del sensor de humedad y temperatura DHT11 con una FPGA de Intel con capacidad para monitorear las condiciones ambientales y del sustrato en tiempo real. El alcance del proyecto incluye las siguientes actividades clave:

A) Planificación del Proyecto:

- Definir los objetivos y requisitos del proyecto.
- Identificar los recursos necesarios, incluyendo hardware y software.
- Crear un cronograma detallado con hitos.

B) Diseño de Hardware y Software:

- Diseñar el circuito electrónico para el sensor DHT11.
- Seleccionar y adquirir los componentes necesarios.
- Desarrollar el software para la adquisición y procesamiento de datos de los sensores.

- Integrar el hardware y el software para un funcionamiento conjunto.

C) Pruebas y Ajustes:

- Realizar pruebas de funcionamiento de los sensores y la maceta en condiciones de laboratorio.
- Ajustar el software para garantizar mediciones precisas.
- Realizar pruebas de campo para verificar la operación en entornos reales.

IV. METODOLOGÍA Y RESULTADOS

La metodología adoptada para la realización de este proyecto sigue una estructura lógica y secuencial. En primera instancia, se lleva a cabo una revisión exhaustiva de la literatura y recursos disponibles, con el objetivo de comprender a fondo tanto las características del sensor DHT11 como las capacidades y limitaciones de las FPGAs de Intel.

Posteriormente, se establece el entorno de desarrollo, incluyendo la configuración de las herramientas necesarias y la preparación de la FPGA para la programación. Se procede a diseñar y realizar las conexiones físicas entre el sensor DHT11 y la FPGA, garantizando una integración eficiente.

La etapa de desarrollo de software implica la creación de código en lenguaje Verilog para establecer la interfaz entre la FPGA y el sensor. Se aplican estrategias de optimización para asegurar un uso eficiente de los recursos de la FPGA y se realiza una validación exhaustiva mediante pruebas en condiciones variables.

La documentación detallada de los procedimientos y resultados se realiza de manera continua durante todas las fases del proyecto. La difusión de los resultados se lleva a cabo a través de un repositorio en GitHub.

V. RESULTADOS

La implementación exitosa de la integración entre el sensor de humedad y temperatura DHT11 y la FPGA de Intel ha arrojado resultados prometedores en términos de adquisición de datos precisos y en tiempo real. Se logró una interfaz efectiva entre ambos componentes, permitiendo la captura y procesamiento eficiente de mediciones ambientales.

Las pruebas realizadas demostraron la fiabilidad de las mediciones obtenidas por el sensor DHT11, validando así la correcta implementación de la interfaz con la FPGA. Se observó una respuesta consistente en diversas condiciones ambientales, respaldando la robustez del sistema.

El código Verilog presentado corresponde a la implementación de un sistema de adquisición y visualización de datos provenientes de un sensor DHT11, que mide temperatura y humedad relativa. A continuación, se proporciona un análisis detallado de las secciones clave

del código y sus funciones.

A. module DHT11 Display

Este módulo actúa como el bloque principal del sistema, coordinando la comunicación con el sensor DHT11 y controlando la visualización de datos en un display de 7 segmentos.

1) Secciones Relevantes::

- DHT11 (Módulo DHT11): Este módulo se encarga de la comunicación con el sensor DHT11. Utiliza una máquina de estados finitos (FSM) para gestionar la recepción de datos, la cual se activa cada 20 ms (f20ms) y opera en estados como Start, HiZ (Alta Impedancia), Zero (Cero), y Data (Datos). El resultado de la comunicación se almacena en las variables $temp_o$ y hum_o .
- BIN2BCD (Módulo DECOD Temp y DECOD Hum): Ambos módulos convierten la representación binaria de la temperatura ($temp_o$) y la humedad (hum_o) a códigos de 7 segmentos ($temp_{7s}$ y hum_{7s}). Esto facilita la visualización en el display.
- disp7 (Módulo DISP U0): Controla la visualización en un display de 7 segmentos de los datos convertidos. Se selecciona qué dato mostrar (temperatura o humedad) mediante un multiplexor basado en el temporizador div.

Este módulo orquesta la comunicación con el sensor, la conversión de datos y la presentación visual, permitiendo la interacción eficiente con el usuario.

B. module DHT11

Se encarga de la comunicación y recepción de datos desde el sensor DHT11. Utiliza una FSM para coordinar la secuencia de operaciones y gestiona el tiempo de espera.

1) Secciones Relevantes::

- FSM: La máquina de estados controla la comunicación, dividiéndola en estados como Start, HiZ, Zero, y Data. Se utiliza un temporizador (cnt_{42ms}) para gestionar el tiempo y detectar posibles errores.
- Tri-Buffer: Se implementa un tri-buffer ($w1$, $w1_o$, $enw1$) para manejar la comunicación de manera eficiente, permitiendo que el FPGA solicite datos ($w1_o$) y el sistema responda.

Este módulo garantiza una comunicación confiable con el sensor DHT11, manejando posibles errores y permitiendo la adquisición precisa de datos de temperatura y humedad.

VI. ANÁLISIS DE RESULTADOS

El código Verilog presentado implementa un sistema completo para la adquisición y visualización de datos provenientes del sensor DHT11, enfocándose en la medición de temperatura y humedad relativa. A continuación, se realiza un análisis exhaustivo de los resultados, centrándose en las funcionalidades clave y su relevancia en el proyecto.

A. Módulo DHT11 Display

El módulo DHT11 gestiona la comunicación con el sensor DHT11, asegurando una interacción confiable y precisa. Utiliza una máquina de estados finitos (FSM) para coordinar las fases de la comunicación. La FSM facilita una secuencia de operaciones estructurada, desde la inicialización hasta la recepción y procesamiento de datos. La implementación del tri-buffer ('w1', 'w1_o', 'enw1') mejora la eficiencia en la comunicación, asegurando una respuesta ordenada a las solicitudes del FPGA.

La conversión de datos fue realizada a través del BIN2BCD, que los datos binarios de temperatura ('temp_o') y humedad ('hum_o') a códigos de 7 segmentos ('temp_7s' y 'hum_7s'), facilitando su visualización en el display. La conversión a códigos de 7 segmentos es esencial para presentar de manera clara y comprensible los resultados al usuario. La implementación es robusta y permite una fácil extensión para futuras mejoras.

La visualización en Display viene dada por disp7, que controla la visualización en un display de 7 segmentos, mostrando alternativamente la temperatura y la humedad. Utiliza un temporizador ('div') para cambiar entre ambos datos. La visualización en el display es efectiva y se realiza de manera organizada. La selección entre temperatura y humedad se realiza de manera clara, proporcionando una interfaz amigable al usuario.

B. Módulo DHT11

La Máquina de Estados Finitos (FSM) coordina la secuencia de operaciones durante la comunicación con el sensor DHT11. Define estados como Start, HiZ, Zero, y Data para gestionar la transmisión de datos y la detección de errores. La FSM opera de manera eficiente y controla el flujo de la comunicación. La gestión del tiempo mediante el temporizador 'cnt_42ms' permite la detección de posibles problemas, como tiempos de espera excesivos.

La implementación del tri-buffer ('w1', 'w1_o', 'enw1') facilita la comunicación entre el FPGA y el sensor, permitiendo que el FPGA solicite datos ('w1_o') y el sistema responda. El tri-buffer se utiliza de manera efectiva para garantizar una comunicación bidireccional organizada y evitar posibles conflictos. La habilitación ('enw1') se maneja correctamente, permitiendo la respuesta controlada del sistema.

Se utiliza un shift register ('dataRec') y contadores ('cnt_42ms' y 'cnt_41') para gestionar la recepción y procesamiento de bits de datos, así como para determinar cuando se han completado todos los ciclos de datos. El uso del shift register y los contadores se realiza de manera precisa, asegurando la correcta recepción y procesamiento de los bits de datos provenientes del sensor. Los contadores son cruciales para determinar cuándo se ha completado la transmisión de datos.

El código Verilog presenta resultados sólidos en términos de comunicación con el sensor, conversión de datos y visualización en el display. La implementación modular facilita la comprensión y el mantenimiento del código, y los mecanismos de control, como la FSM y los contadores, operan de manera confiable.

VII. CONCLUSIONES

- **Comunicación Efectiva:** El módulo DHT11 logra una comunicación efectiva con el sensor DHT11 mediante el uso de un tri-buffer, asegurando una interacción bidireccional ordenada y libre de conflictos.
- **Gestión de Estados:** La máquina de estados finitos (FSM) implementada controla de manera eficiente la secuencia de operaciones durante la comunicación, permitiendo una transición coherente entre estados y una respuesta adecuada a situaciones de temporización y detección de datos.
- **Conversión y Visualización:** La conversión de datos binarios a códigos de 7 segmentos y la visualización alternativa de temperatura y humedad en el display son ejecutadas de manera robusta, proporcionando una interfaz clara y amigable al usuario.
- **Control Temporal Preciso:** El uso de temporizadores y contadores es fundamental para el control temporal en la recepción de datos, garantizando la sincronización y evitando problemas potenciales, como tiempos de espera excesivos.

REFERENCIAS

- [1] "GitHub - L4rralde/PLD 2020". GitHub. Accedido el 22 de noviembre de 2023. [En línea]. Disponible: https://github.com/L4rralde/PLD_2020/tree/main
- [2] <https://www.overleaf.com/read/dddkgccrxpjp#5af5f9>