



## Projeto 2- Contador

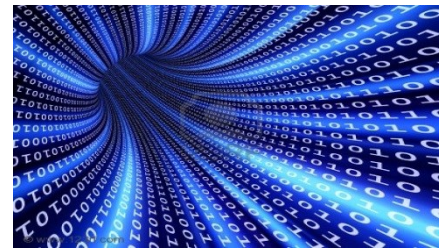
Prof. Lauro Paulo

Prof. Tiago de Oliveira

Unifesp/ICT

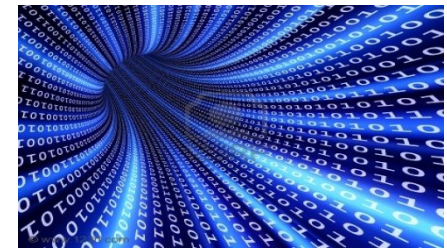
São José dos Campos, 29 de Agosto de 2018

# Circuito lógico projetado no Quartus

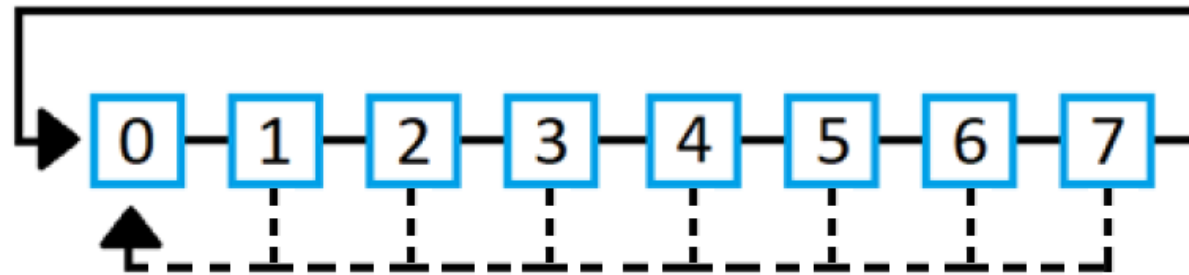


Projetar um circuito lógico digital contador (pode ser empregado um contador do tipo assíncrono ou síncrono) de zero até sete no software Quartus. Este circuito contador deverá representar a contagem através do display de 7 segmentos. A contagem/clock será acionada manualmente através de uma chave do tipo Push Button (utilizar a chave KEY 3 do kit FPGA). O circuito também deverá possuir uma chave para reiniciar a contagem de uma forma assíncrona, ou seja, ser capaz de retornar a contagem a qualquer momento. Essa reinicialização irá acontecer somente quando as chaves de reset e de clock estiverem em nível alto.

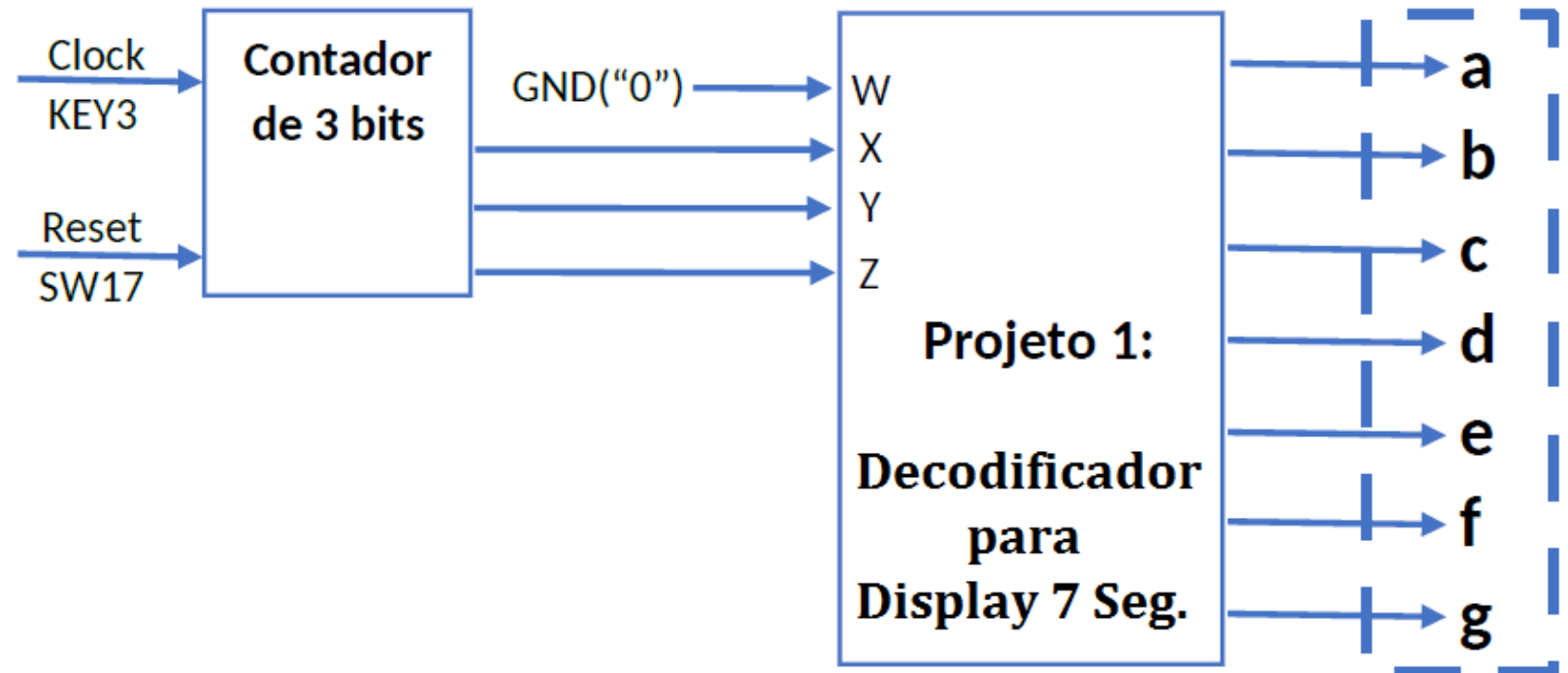
# Diagrama de blocos do sistema de contagem e do circuito lógico digital



Sistema de contagem →



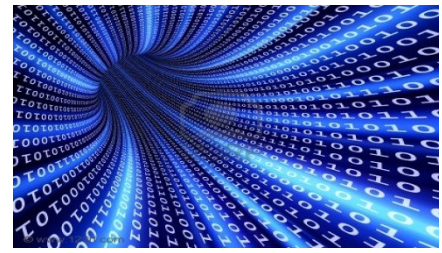
Projeto 2: Diagrama de blocos →



# Considerações do projeto



- O projeto desenvolvido no Quartus deverá ser mapeado, descarregado no kit FPGA e apresentado ao professor na bancada.
- Obter as formas de ondas de saída (a/b/c/d/e/f/g) para todas as possibilidades de entrada.
- Enviar no Moodle as formas de onda e o arquivo de projeto salvo com a extensão *.qar*.



Obrigado pela atenção!