Описание уст-ва

На входы 3,7,11,15 микросхемы DD1 – DD6 ( приобразователи уровня построенные на микросхемах K500ПУ125 ) приходит 3 восьми-разрядных числа.

С выходов 4, 5, 12 , 13 микросхемы DD1 – DD4 сигналы восьми-разрядных чисел А и Б поступают на входы 10, 12, 13, 15(для числа А) и 9 , 11, 14, 1(для числа Б) DD5 и DD6 микросхем K555СП1 которые служат для сравнения кодов двух четырех-разрядных двоичных чисел.

С выхода 5 микросхемы DD6 сигнал уровня логического 0(если число А < Б) или логической 1 (если число А > Б), поступает на управляющий вход 1 микросхемы DD7, DD8 которые в свою очередь являются мультиплексорами К555КП11 которые являются ключами переключения между приходящими сигналами на входы: 2, 5, 11, 14 (для числа Б) и 3, 6, 10, 13 (для числа А).

С выходов 4, 7, 9, 12 микросхем DD7, DD8 сигналы большего числа поступают на входы 10, 12, 13, 15 микросхем DD9, DD10 где так же на входы 9, 11, 14, 1 поступают сигналы числа С.

С выхода 5 микросхемы DD10 сигнал уровня логического 0 (если большее число (А или Б) < С ) или логической 1 (если большее число (А или Б) > С) поступает на управляющий вход 1 микросхем DD13, DD14 которые так же являются мультиплексорами на микросхемах К555КП11 и служат для переключения между приходящими сигналами на входы 3, 6, 10, 13 если число С и на входы 2, 5, 11, 14 если (большее из чисел А или Б).

Так же с выхода 5 микросхем DD5 и DD6 сигнал логической 1 или 0 поступает на управляющий вход 1 микросхем DD11, DD12 которые служат для переключения между сигналами поступившими на входы 2, 5, 11, 14 (число А) и на входы 3, 6, 10, 13 (число Б).

В данных мультиплексорах (DD11 – DD14) с помощью управляющего входов мы убираем большее из 3 чисел и с выходов 4, 7, 9, 12 сигналы меньших двух чисел поступают на входы 1, 3, 5, 9, 11, 13 преобразователей уровня от ТТЛ к КМДП DD15 – DD17 собранных на микросхемах 564ПУ8.

С выходов 2, 4, 6, 8, 10, 12 DD15-DD17 преобразованные сигналы поступают на входы (начиная с младшего разряда числа) на входы 7, 5, 3, 1 (для меньшего числа из А или Б) на входы 6, 4, 2, 15 (для меньшего числа из (А или Б) или С) микросхем DD18, DD19 (К561ИМ1) которые являются сумматорами содержащими 4 узла поразрядного суммирования (полные сумматоры).

В микросхеме DD18-DD19 так же при по разрядном суммирование двух чисел имеется вход 9 и выход 14 которые в первом случае является вход сдвига и во втором случае выход переноса с одной микросхемы на сдвиг другой или на дальнейшую обработку.

С выходов 10, 11, 12, 13, 14 микросхем DD18-DD19 суммированные сигналы поступают на дальнейшую обработку.