NTHU EE

Laboratory for Reliable Computing

EE2230 Logic Design Lab

邏輯設計實驗

Hsi-Pin Ma 馬席彬

http://lms.nthu.edu.tw/21094

Department of Electrical Engineering

National Tsing Hua University

Syllabus (1/2)

- Credit: 2
- Instructor: Hsi-Pin Ma (馬席彬)
  - Delta Bldg. 965, 5162206
  - E-Mail: hp@ee.nthu.edu.tw
  - Office hour: Thursday 1-3pm
- TA: See lms system.
- TA hour: 7-9pm on Thursday @ Lab after class

Syllabus (2/2)

- Textbook

  ***NTHU library has the ebook.**

  - *Pong P. Chu, *FPGA Prototyping by Verilog Examples*, 2008, John Wiley & Sons.
  - M. Morris Mano and Charles Kime, *Logic and Computer Design Fundamentals*, 4th ed. 2007, Pearson International Edition.
- Reference
  - *Michael Keating, *Reuse Methodology Manual for System-on-a-Chip Designs*, 2002, Kluwer Academic Publishers.
- Grading
  - Experiments: 70%
  - Final project: 20%
  - Final exam: 10%

Lab Schedule

week	Date	Contents
1	2/26	1. Introduction to Verilog RTL
2	3/5	1. Introduction to Verilog RTL
3	3/12	2. FPGA Emulation
4	3/19	3. Counters
5	3/26	4. Shift Registers (AWSSS)
6	4/2	5. Stop Watches
7	4/9	6. Simple Calculator
8	4/16	7. Electronic Clock I (Time Display)
9	4/23	8. Electronic Clock II (Multi-Function)
10	4/30	9. Speaker Control
11	5/7	10. Electronic Organ
12	5/14	11. LCD Display
13	5/21	12. LCD Display
14	5/28	Final project
15	6/4	Final exam
16	6/11	Final project
17	6/18	Final project
18	6/25	Final project (demo)

Four Stage Lab Work

- Pre-lab assignment
  - Upload simulation results and get signed by TAs
- Lab instruction
  - ~40min with instructor
- Lab work
  - Rest of the lab hours with instructor & TAs
  - Demo before lab hour end
- Lab report
  - Due next week (before 3:20pm)

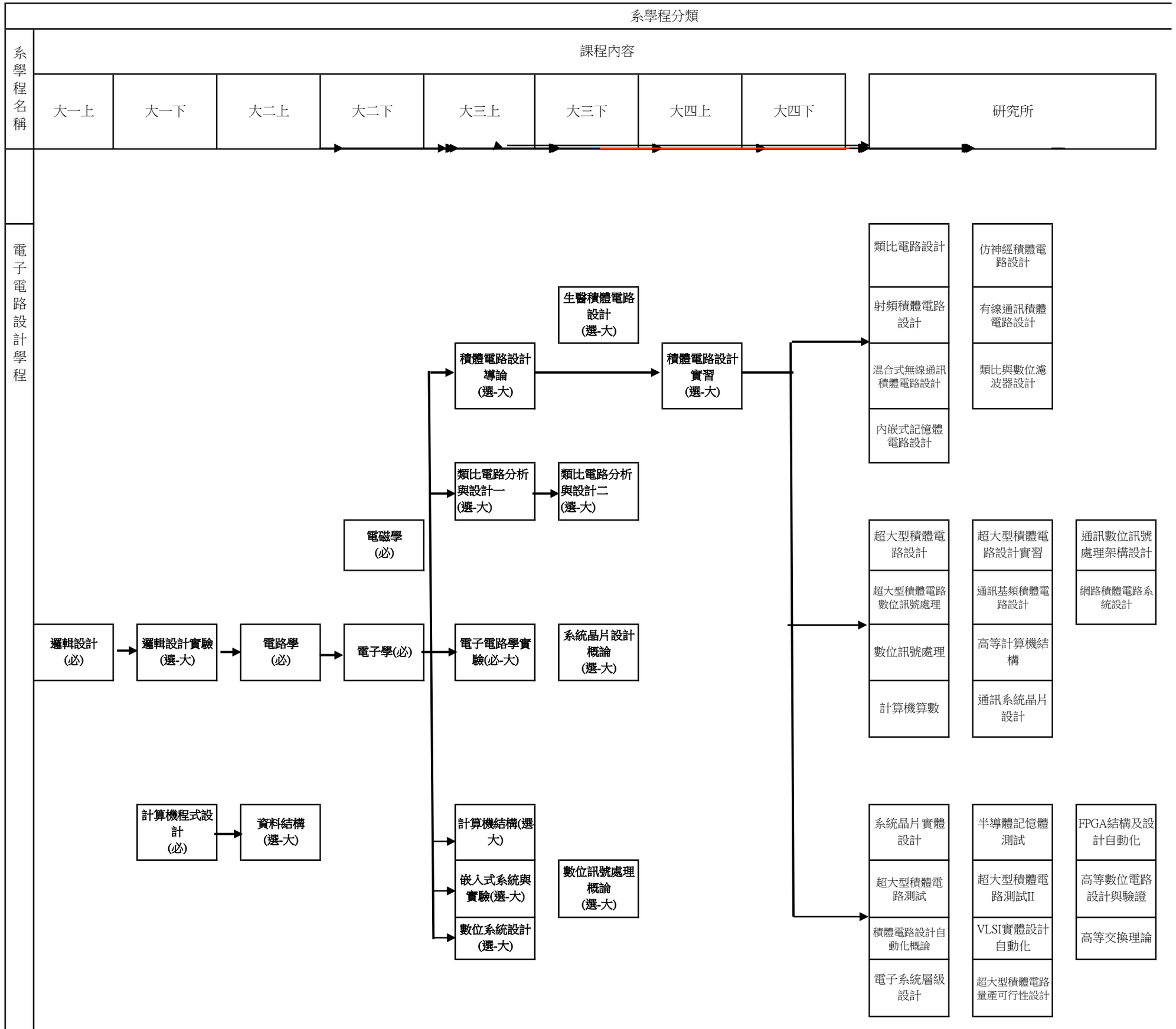
Lab Evaluation

- Pre-lab
  - On time: 20 (-5/week)
  - TA's score: +5
- Experiment
  - On time: 35 (-5/week)
  - Bonus: +5
- Lab report
  - On time: 25 (-5/week)
  - TA's score: +10

Softwares

- Xilinx ISE webpack
  - Can be downloaded at
    - See lms system
  - ISE
    - FPGA design and implementation tool
    - Verilog simulator

電子電路設計學程


系學程分類
系學程名稱
課程內容
大一上
大一下
大二上
大二下
大三上
大三下
大四上
大四下
研究所
電子電路設計學程
生醫積體電路設計 (選-大)
積體電路設計導論 (選-大)
積體電路設計實習 (選-大)
類比電路分析與設計一 (選-大)
類比電路分析與設計二 (選-大)
電磁學 (必)
邏輯設計 (必)
邏輯設計實驗 (選-大)
電路學 (必)
電子學(必)
電子電路學實驗(必-大)
系統晶片設計概論 (選-大)
計算機程式設計 (必)
資料結構 (選-大)
計算機結構(選大)
嵌入式系統與實驗(選-大)
數位訊號處理概論 (選-大)
數位系統設計 (選-大)
類比電路設計
射頻積體電路設計
混合式無線通訊積體電路設計
內嵌式記憶體電路設計
仿神經積體電路設計
有線通訊積體電路設計
類比與數位濾波器設計
超大型積體電路設計
超大型積體電路數位訊號處理
數位訊號處理
計算機算數
超大型積體電路設計實習
通訊基頻積體電路設計
高等計算機結構
通訊系統晶片設計
通訊數位訊號處理架構設計
網路積體電路系統設計
系統晶片實體設計
超大型積體電路測試
積體電路設計自動化概論
電子系統層級設計
半導體記憶體測試
超大型積體電路測試II
VLSI實體設計自動化
超大型積體電路量產可行性設計
FPGA結構及設計自動化
高等數位電路設計與驗證
高等交換理論