

Operāciju posmu paralēla izpilde

Komandas izpildīšana notiek laikā, un nepieciešams izšķirt vairākus stingri definētus laika intervālus:

- -katrs takts impulsu periods veido mazāko datora laika bāzi, kam atbilst datora stāvoklis un kurā tiek izstrādāti viens vai vairāki vadības signāli;
- -jebkura griešanās pie atmiņas vai ārējās iekārtas notiek pa datora maģistrāli un prasa maģistrāles ciklu, kas parasti ilgst vairākus takts periodus;
- -katras komandas izpildīšana prasa no atmiņas nolasīt vismaz operācijas kodu, bet bieži vien arī operandus, tāpēc komandas cikls sastāv no viena vai vairākiem maģistrāles cikliem.

Informācijas fiksēšana notiek ar takts impulsa fronti, tāpēc datora ātrdarbības palielināšanai lieto daudzfāzu taktēšanu. Tā mikroprocesoram i8080 pievada divfāzu takts impulsus, bet -LSI 11 (Elektronika 60) -pat četrfāzu takts impulsus. Modernajos procesoros takts impulsu daudzkārtošana notiek tā iekšienē, un lietotājam tā nav pamanāma. Bet šie procesori izgatavoti ar MOP tehnoloģiju, tāpēc tranzistoru slēdža kapacitāšu pārlādēšana prasa daudz enerģijas, kas nav pieļaujams pārnēsājamajos datoros. Šo problēmu risina ar automātisku procesora takts frekvences vadīšanu, to samazinot laikā, kamēr procesoram ir maza noslodze (i80486, Pentium, uc.).

Lai izpildītu komandu, datoram vispirms tā jānolasa, bet tikmēr ALM nav ko darīt. Savukārt kamēr ALM tiek izpildīta prasītā darbība, atmiņa stāv dīkā. Tāpēc vadības blokā lietderīgi ievest papildus reģistru, kurā tiek nolasīts nākamās komandas kods, kamēr notiek iepriekšējās komandas izpildīšana ALM.

Komandas izpildīšanas stāvokļu diagramma tika apskatīta 3.2. zīm

Kā nākošais (sākot ar 8086 mikroprocesoru) tiek ievests komandu konveijers, kurā, vadoties no komandu skaitītāja, tiek nolasīti nākamo komandu kodi (6-16 baiti), kamēr ALM izpilda iepriekšējās komandas. Procesorā tas prasa divas neatkarīgi darbojošās daļas: ALM un maģistrāles interfeisu. Ja ir vadības nodošanas komanda, komandu konveijera saturs nav lietojams, un to vienkārši ignorē. Nākošo komandu lasa pilns maģistrāles cikls.

Datora maģistrālēs parasti lieto jaudas pastiprinātājus, kuru nostrādāšana prasa zināmu laiku. Tas atļauj adresu maģistrālē lietot konveijerizāciju: procesors izstāda nākamo adresi jau tad, kad no iepriekšējās vēl nav saņemti dati (PC AT uz 80286 procesora). Bet tas var radīt problēmas ļoti ātru atmiņu gadījumā, jo var tikt nolasīti dati no jau izstādītās adreses, nevis no iepriekšējās, no kuras tos vajadzēja nolasīt.

Kešs ir nākošais buferis komandas ceļā no atmiņas uz ALM. Tajā tiek ievietots noteikts adresējams programmas vai datu gabals, pie kura pašlaik notiek griešanās. Tajā adresi meklē pēc asociatīvās atmiņas principa, t.i., vispirms sameklē atmiņas šūnu, kurā ir meklētā adrese, un pēc tam no šīs vietas nolasa vajadzīgos datus. Tas nozīmē, ka atmiņas šūnai kešā jābūt pietiekami garai, lai tajā varētu ievietot gan adresi, gan šajā adresē esošos datus.

Ja programmas cikls beidzās, vienmēr iespējami divi zari: programma var turpināties ar nākamo komandu, vai tā var atgriezties uz cikla sākumu. Lai ātri atrastu cikla sākuma komandu, ja cikls atkārtojās, lieto vadības nodošanas prognozēšanu, jo kešā iespējams uzglabāt visu ciklu, vai vismaz gara cikla sākumu (DEC, Pentium).

Adreses vienmēr ir vesels skaitlis, tāpēc adrešu izskaitļošanai ievieš savu ALM (bāzes un indeksu adreses), kurš izskaitļo nākamo adresi laikā, kamēr galvenais procesors izpilda iepriekšējo komandu. Kā redzams no laika diagrammas un komandas cikla, katra komanda prasa savu vadības signālu daudzumu un tātad savu izpildes laiku. Tā kā visas aritmētiskās darbības datorā izpildās kā daudzkārtēja saskaitīšana, nodalās īsās (bīdīšana, saskaitīšana, loģika) un garās (darbības ar peldošo komatu, saknes un pakāpes, trigonometrija) komandas. Aparatūras specificēšanai ievieš aritmētisko

palīgprocesoru un organizē abu procesoru paralēlu darbu (PC sērijā jau ar PC XT). Lai samazinātu datu apmaiņu maģistrālē, lielākās integrācijas pakāpes mikroprocesoros aritmētiskais palīgprocesors jau atrodas mikroshēmā (I80486).

Beigās panāk, ka procesors vienā taktī izpilda vairāk kā vienu komandu -iegūta superskalārā arhitektūra (Pentium).

Literatūra

1. A. Čipa. Elektroniskie skaitļotāji. Rīga, 1983.
2. A. Čipa. Otrās paaudzes mikroprocesoru komplekts...1992.
3. Pentium Processors and Related Products. Intel, 1995.