DISPOSITIVOS LÓGICOS PROGRAMABLES

Un *Dispositivo Lógico Programable* (**PLD**) es cualquier dispositivo lógico cuya función está especificada por el usuario, después de fabricado el dispositivo. Se usan para reemplazar lógica SSI y MSI, ahorrando así en costo y tiempo en el diseño. Entre ellos, encontramos:

Arrays Lógicos Programables

Un *Array Lógico Programable* (**PLA**), es un circuito PLD que puede programarse para ejecutar una función compleja. Normalmente se utilizan para implementar lógica combinacional, pero algunos PLA pueden usarse para implementar diseños lógicos secuenciales. El PLA es una solución con un solo circuito integrado a muchos problemas lógicos, que pueden tener muchas entradas y muchas salidas.

Se trata de una solución **AND-OR** de dos niveles combinacional que puede programarse para realizar cualquier expansión lógica de suma de productos, sujeta a las limitaciones del producto. Estas limitaciones son el número de entradas (\mathbf{n}), el número de salidas (\mathbf{m}) y el número de términos productos (\mathbf{p}). Se puede describir como un "PLA $n \times m$ con p términos productos". Por tanto su utilidad está limitada a funciones que puedan expresarse en forma de suma de productos usando p o menos términos productos

Un caso especial de PLA es el de uno de los PLD's más populares, el **PAL**[®] (*Lógica de Array Proglamable*). En este dispositivo solo es programable la parte correspondiente a la AND, mientras que la OR es fija.

Otros dispositivos lógicos programables de interés son:

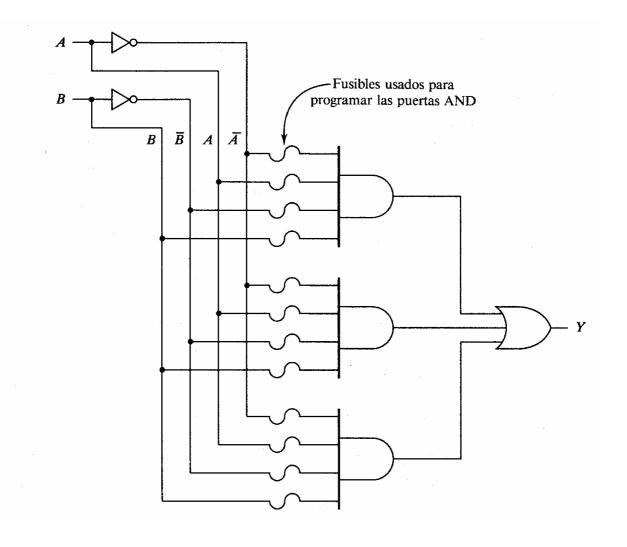
- **ROM**, memoria de solo lectura
- **PROM**, memoria de solo lectura programable
- **EPROM**, memoria de solo lectura programable y borrable
- **EEPROM**, memoria de solo lectura programable y borrable electrónicamente
- RAM, memoria de acceso aleatorio
- SRAM, memoria de acceso aleatorio estática
- DRAM, memoria de acceso aleatorio dinámica

Nuestro breve estudio se centrará en las PLA y en las PAL[®].

PLA y PAL®

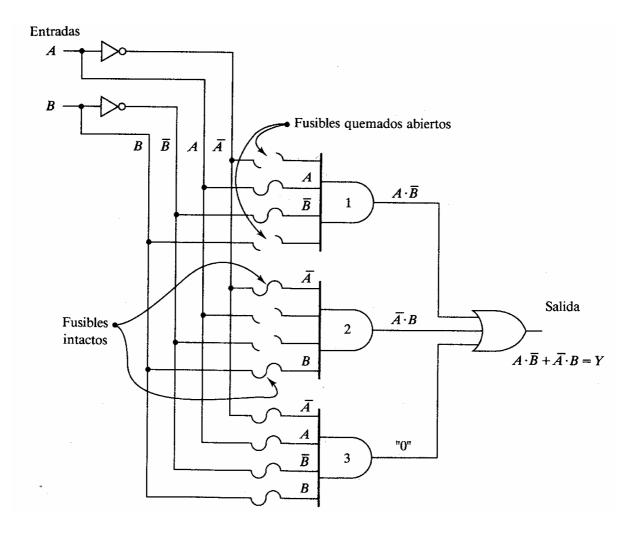
El siguiente diagrama presenta la estructura de un PLA (no real) de 2 entradas y 1 salidas que nos servirá para describir su funcionamiento. Un producto comercial típico puede tener hasta 20 entradas y 10 salidas. Se observa la solución AND-OR que puede implementar cualquier expresión booleana en mintérminos. Solo la Parte AND puede ser programada en este caso. Para programarla, hay que quemar los fusibles que deben quedar abiertos.

En la figura está tal y como lo proporciona el fabricante

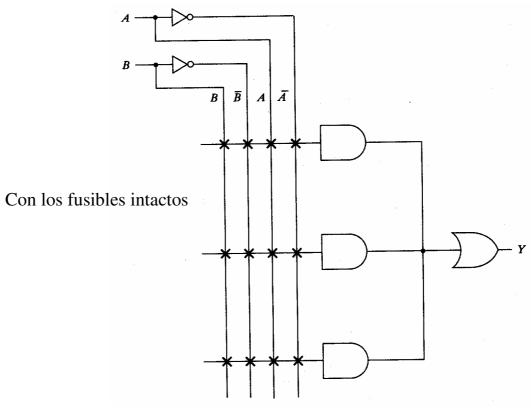


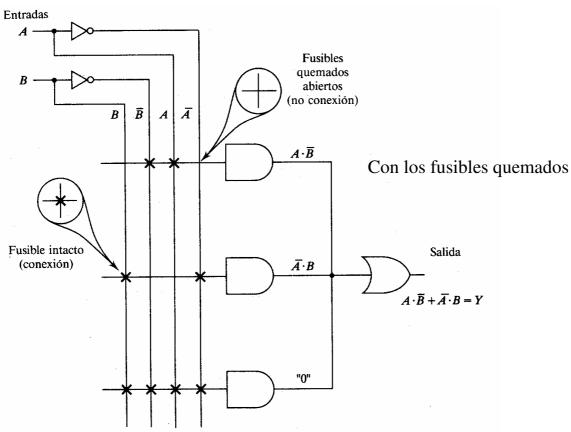
Aquí se muestra el PLA anterior programado para realizar una función booleana en mintérminos:

$$Y = A\overline{B} + B\overline{A}$$

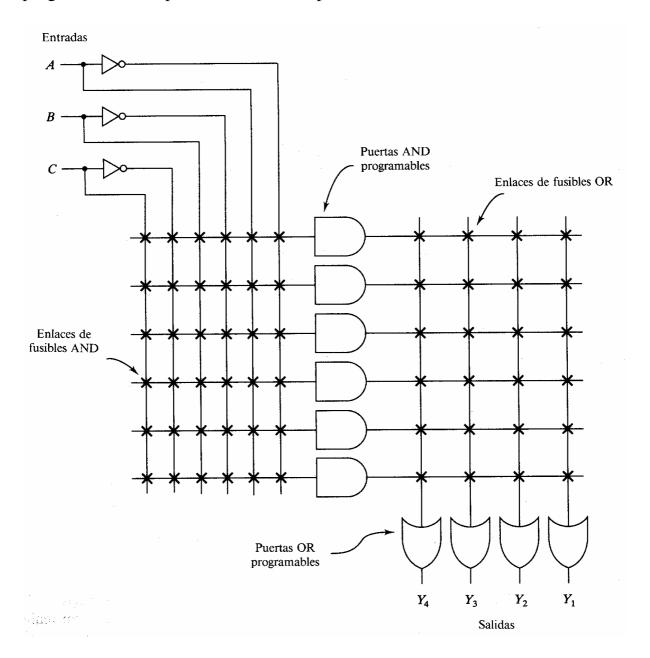


Para que los esquemas no queden demasiado grande se usa un sitema de notación abreviado, denominado diagrama de fusibles. Aquí cada puerta parece tener una sola entrada aunque en realidad las **nand** tienen 4 y las **or** 3.





En esta figura se muestra un circuito más complejo de PLA. Aquí se pueden programar tanto la parte AND como la parte OR:



Este es el diagrama de fusibles de un dispositivo comercial: **PAL10H8ANC**, para programarlo es preciso indicar cuáles son las "coordenadas" de los fusibles que hay que quemar.

