



Nome 1 : Angemydelson Saint-Bert
Matricula 1 : 2121101002
Nome2 : João Leonardo Comiran Figueiró
Matricula 2 : 2121101051
Prof : Caimi Luciano
Disciplina : Circuito Digitais

1) Realize a montagem na protoboard usando os CIs da família 74.... (CMOS)

1.1) Utilizar somente CIs com portas lógicas de duas entradas

1.2) Na entrega da atividade:

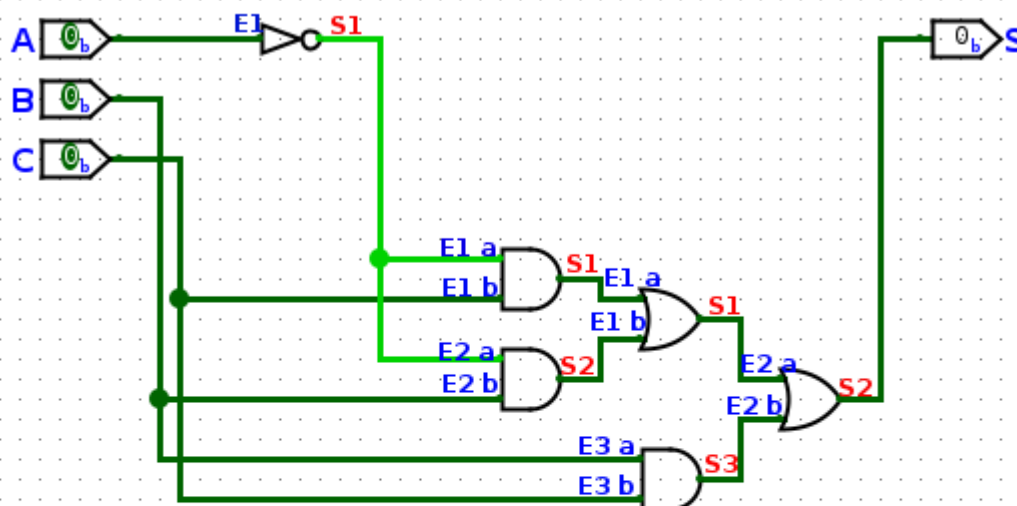
- Listar os CIs utilizados e a respectiva função lógica;

7404 - not

7408- and

7432 - or

- Apresentar o desenho do circuito lógico efetivamente montado
identificando o CI e as entradas e saídas utilizadas de cada CI;



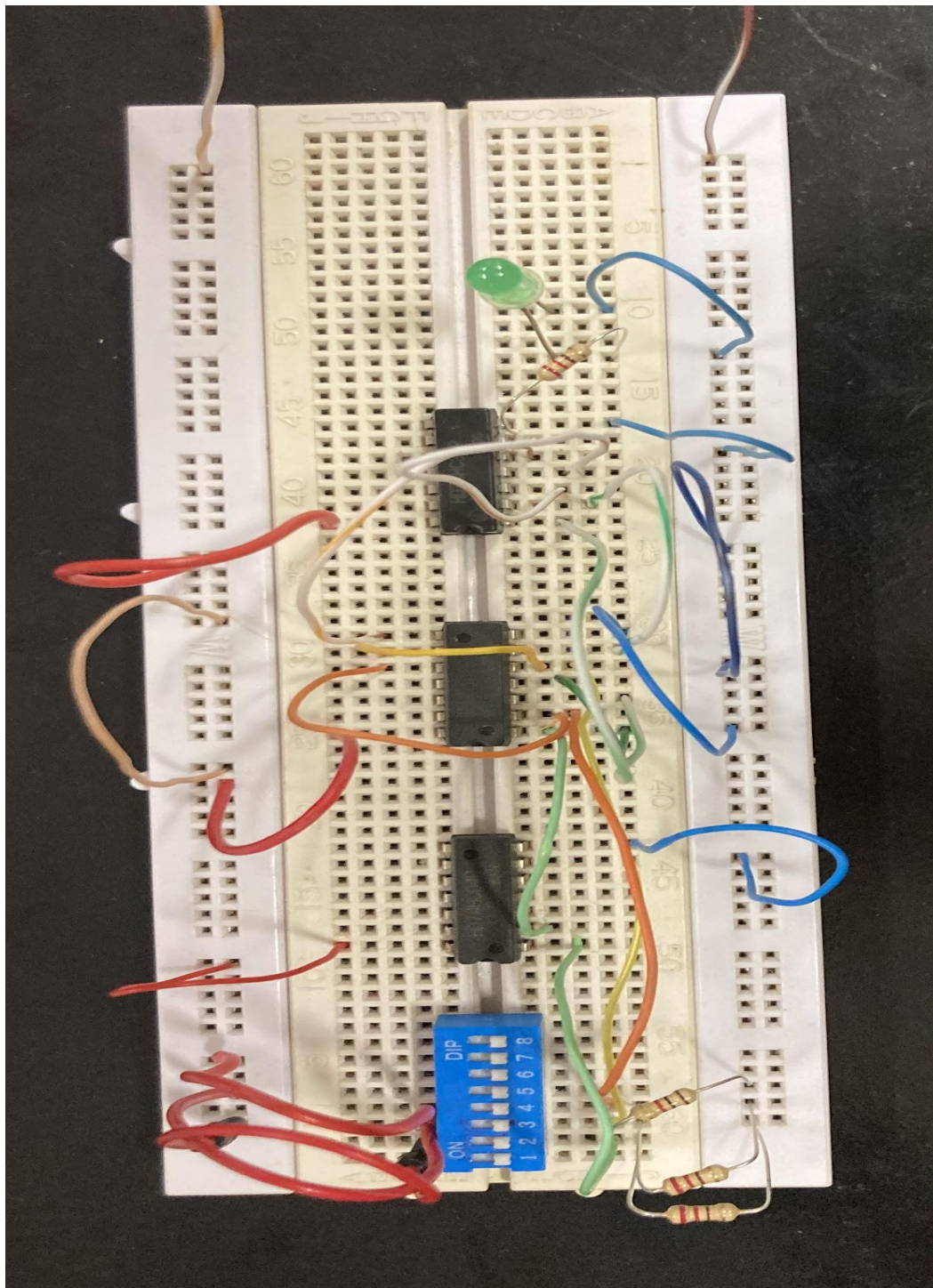
Legenda

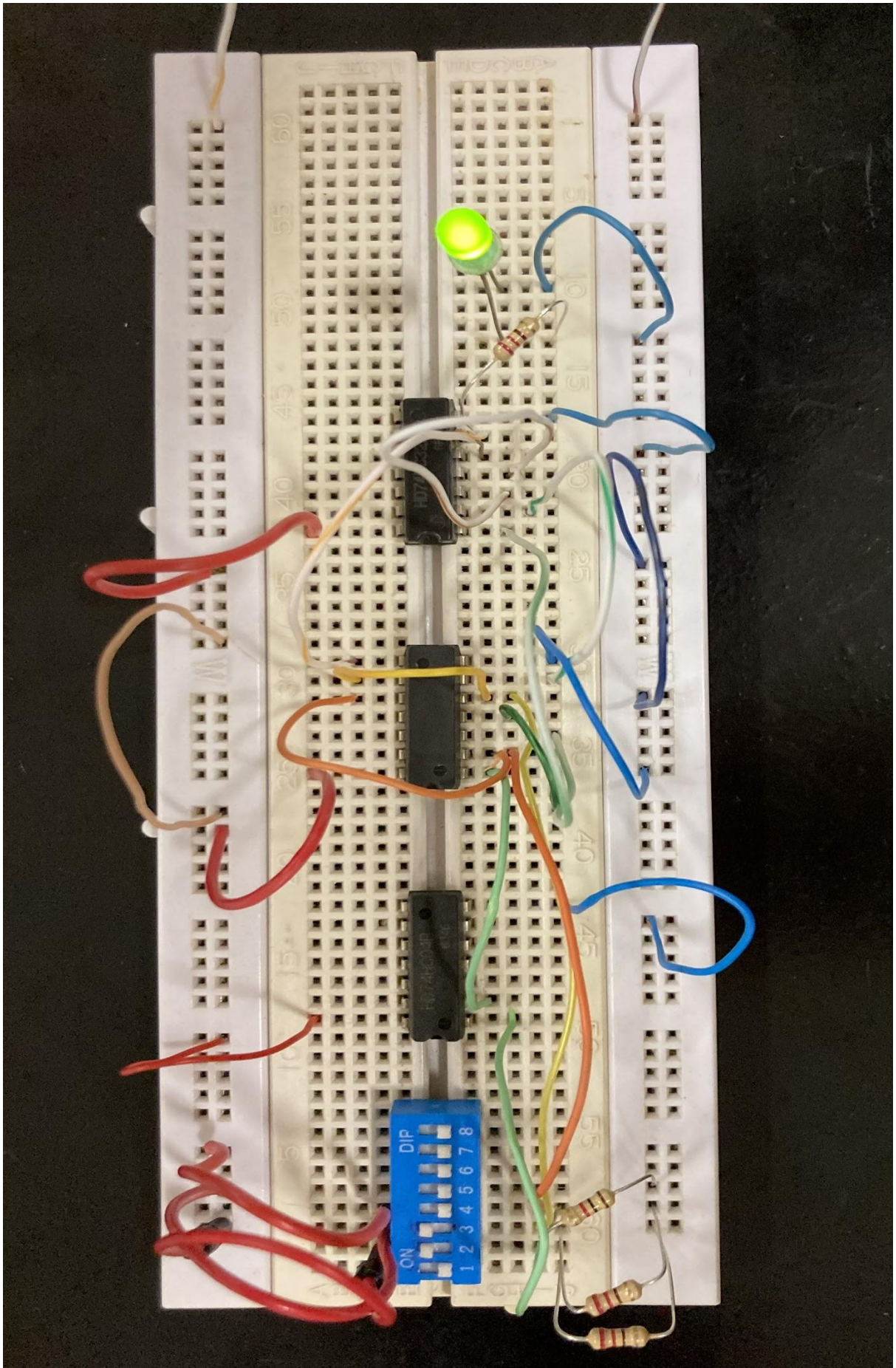
Entrada = E

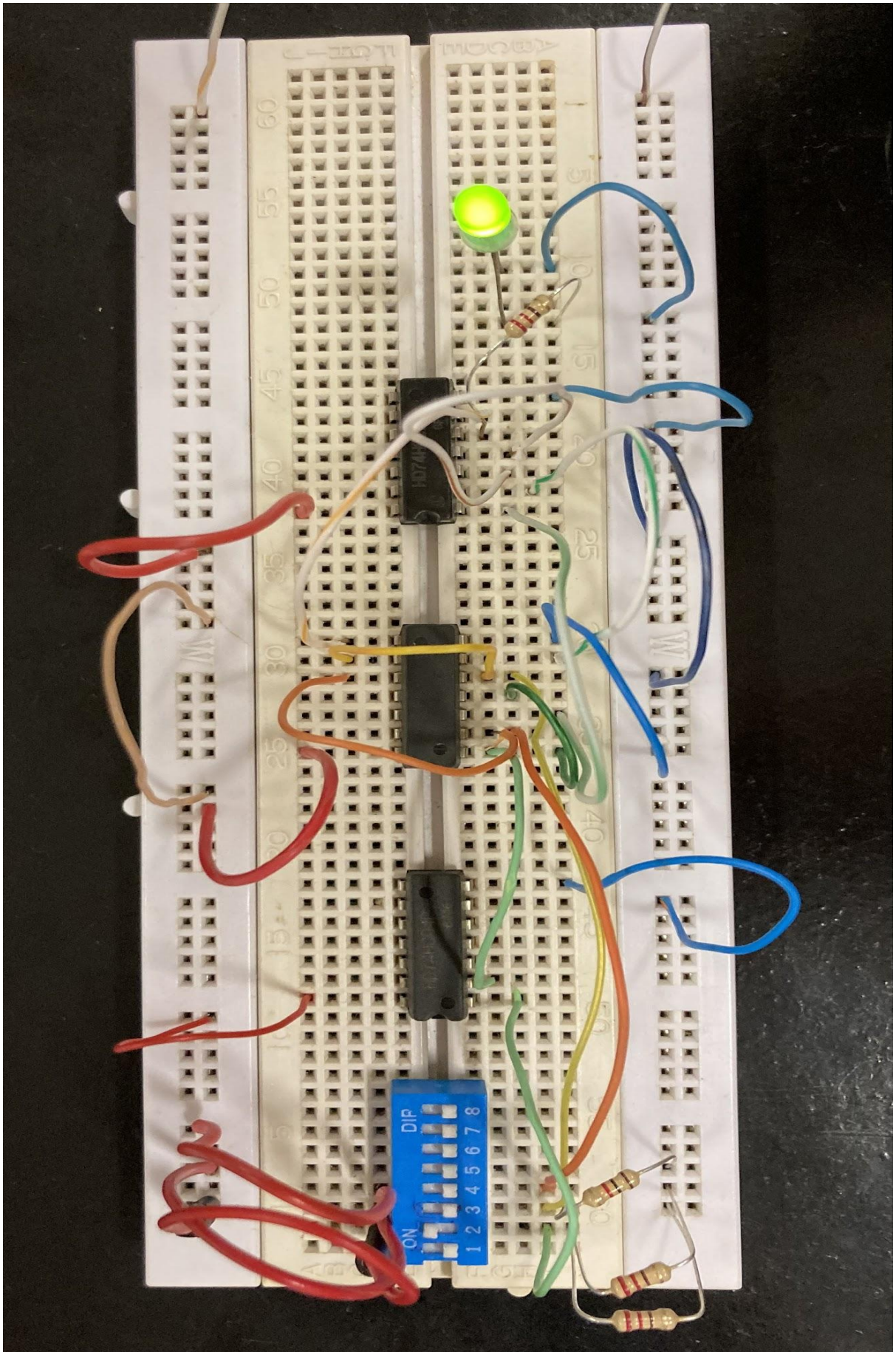
Saída = S

- Apresentadas fotos identificando entradas e saídas (led);

As fotos devem retratar 2 condições de entrada em que o led está ligado e 1 condição em que o led está desligado.







1.4) A tabela-verdade do circuito

A B C | S

~~~~~

0 0 0 | 0

0 0 1 | 1

0 1 0 | 1

0 1 1 | 1

1 0 0 | 0

1 0 1 | 0

1 1 0 | 0

1 1 1 | 1

1.5) Apresenta o tempo de atraso máximo de cada porta lógica; Ex: porta AND = 22 nseg

- Apresente o trecho do datasheet com a informação acima;

- 74HC04

| Switching Characteristics |                                                    |                                   |                 |                        |     |     |                |                 |      |
|---------------------------|----------------------------------------------------|-----------------------------------|-----------------|------------------------|-----|-----|----------------|-----------------|------|
| Symbol                    | Parameter                                          | Test Conditions                   | V <sub>CC</sub> | T <sub>A</sub> = +25°C |     |     | -40°C to +85°C | -40°C to +125°C | Unit |
|                           |                                                    |                                   |                 | Min                    | Typ | Max | Max            | Max             |      |
| t <sub>PD</sub>           | Propagation Delay A <sub>N</sub> to Y <sub>N</sub> | Figure 1<br>C <sub>L</sub> =50 pF | 2.0V            | —                      | 25  | 90  | 115            | 135             | ns   |
|                           |                                                    |                                   | 4.5V            | —                      | 9   | 18  | 23             | 27              |      |
|                           |                                                    |                                   | 6.0V            | —                      | 7   | 15  | 20             | 23              |      |
| t <sub>i</sub>            | Transition time                                    | Figure 1<br>C <sub>L</sub> =50 pF | 2.0V            | —                      | 19  | 75  | 95             | 110             | ns   |
|                           |                                                    |                                   | 4.5V            | —                      | 7   | 15  | 19             | 22              |      |
|                           |                                                    |                                   | 6.0V            | —                      | 6   | 13  | 16             | 19              |      |

Notes: A. Includes test lead and test apparatus capacitance.  
 B. All pulses are supplied at pulse repetition rate ≤ 1 MHz.  
 C. Inputs are measured separately one transition per measurement.  
 D. t<sub>PLH</sub> and t<sub>PHL</sub> are the same as t<sub>PD</sub>.

- 74LS08

Switching Characteristics

at  $V_{CC} = 5V$  and  $T_A = 25^{\circ}C$

| Symbol    | Parameter                                          | $R_L = 2\text{ k}\Omega$ |     |                      |     | Units |
|-----------|----------------------------------------------------|--------------------------|-----|----------------------|-----|-------|
|           |                                                    | $C_L = 15\text{ pF}$     |     | $C_L = 50\text{ pF}$ |     |       |
|           |                                                    | Min                      | Max | Min                  | Max |       |
| $t_{PLH}$ | Propagation Delay Time<br>LOW-to-HIGH Level Output | 3                        | 10  | 4                    | 15  | ns    |
| $t_{PHL}$ | Propagation Delay Time<br>HIGH-to-LOW Level Output | 3                        | 10  | 4                    | 15  | ns    |

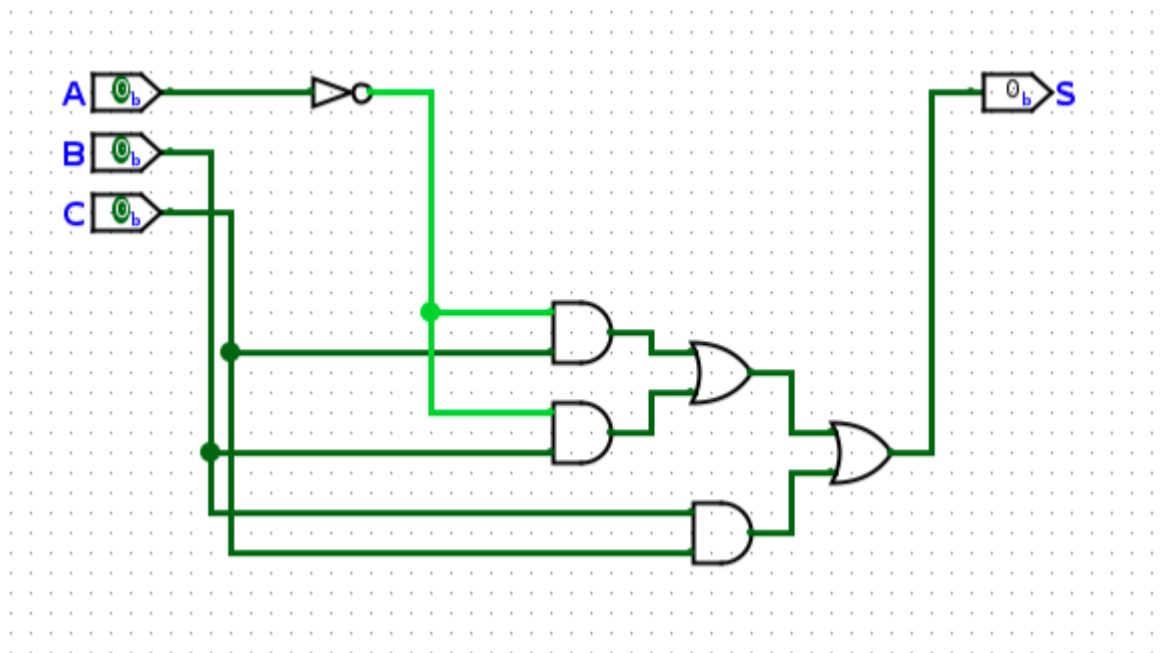
- 74HC32

### Switching Characteristics

| Symbol   | Parameter                           | Test Conditions                  | $V_{CC}$ | $T_A = +25^\circ C$ |     |     | $-40^\circ C$ to $+85^\circ C$ | $-40^\circ C$ to $+125^\circ C$ | Unit |
|----------|-------------------------------------|----------------------------------|----------|---------------------|-----|-----|--------------------------------|---------------------------------|------|
|          |                                     |                                  |          | Min                 | Typ | Max | Max                            | Max                             |      |
| $t_{PD}$ | Propagation Delay<br>$A_N$ to $Y_N$ | Figure 1<br>$C_L = 50\text{ pF}$ | 2.0V     | —                   | 25  | 90  | 115                            | 135                             | ns   |
|          |                                     |                                  | 4.5V     | —                   | 9   | 18  | 23                             | 27                              |      |
|          |                                     |                                  | 6.0V     | —                   | 7   | 15  | 20                             | 23                              |      |
| $t_t$    | Transition Time                     | Figure 1<br>$C_L = 50\text{ pF}$ | 2.0V     | —                   | 19  | 75  | 95                             | 110                             | ns   |
|          |                                     |                                  | 4.5V     | —                   | 7   | 15  | 19                             | 22                              |      |
|          |                                     |                                  | 6.0V     | —                   | 6   | 13  | 16                             | 19                              |      |

- Informe qual é o caminho crítico do sistema;  
(caminho de maior atraso entre uma entrada e a saída)

O caminho crítico é o caminho A, pois possui uma porta NOT, uma porta AND e duas portas OR.



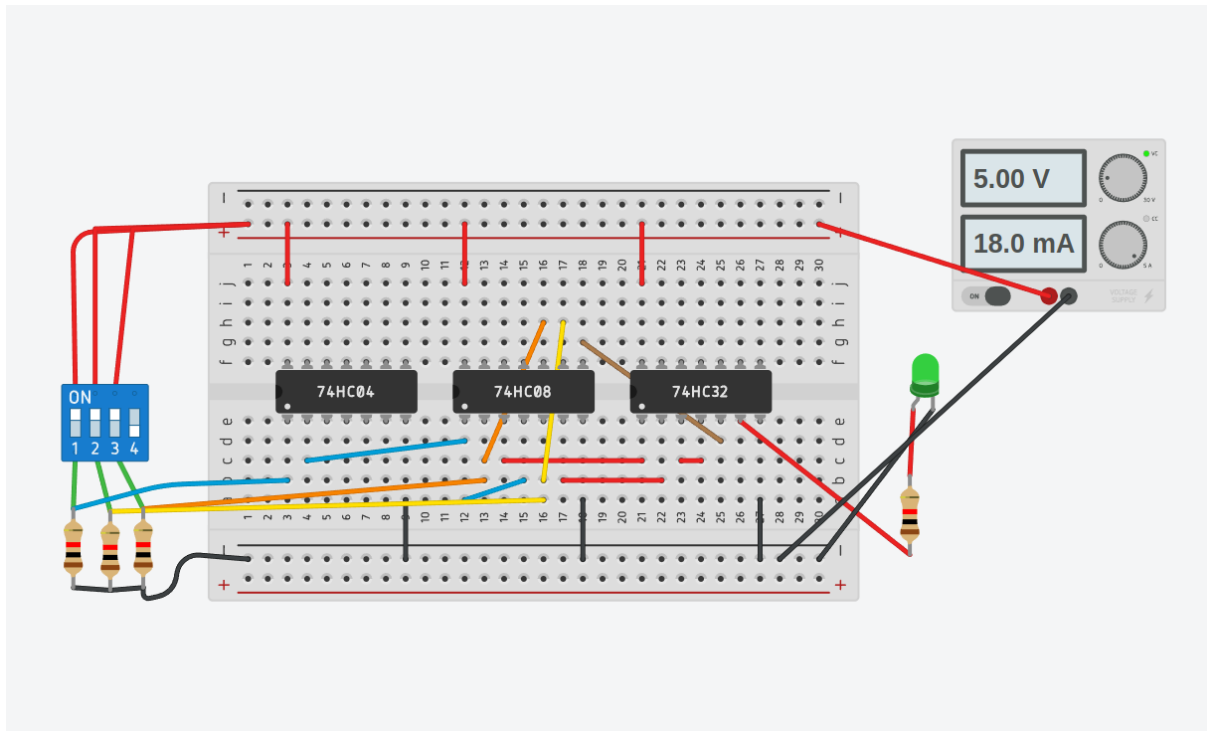
- Apresenta o tempo de atraso total do caminho crítico;

O tempo de atraso total do caminho crítico é de 60 ns numa temperatura de +25 graus celsius.

## 2) Implemente o circuito no TinkerCad como montado na protoboard

### 2.1) Na entrega da atividade:

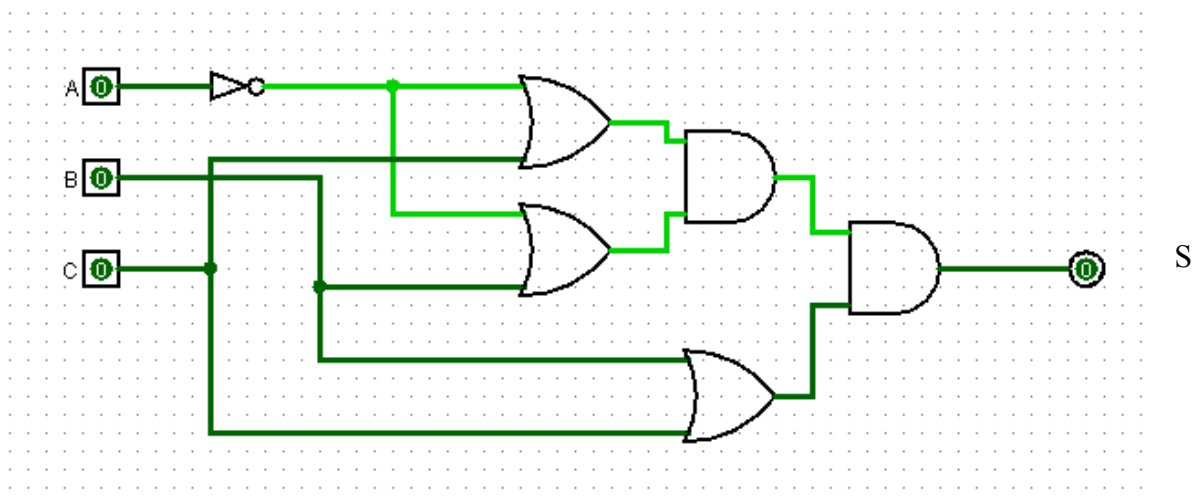
- apresente o circuito do TinkerCad:



- informe o link para acesso ao projeto do Tinkercad:

<https://www.tinkercad.com/things/bxoQR8SNZ2g>

## 3) Faça o circuito CMOS que implementa o circuito lógico (redes Pull-Up e Pull-Down)



### 3.1) Na entrega da atividade:

- Apresente o circuito CMOS completo identificando cada um das portas lógicas em cada uma das redes (Pull-Up) e (Pull-Down)

