

**Đề 4**(Sinh viên **không** được sử dụng tài liệu, máy tính cầm tay.

Làm bài trực tiếp trên đề)

**TRẮC NGHIỆM (7 Điểm, 0.5đ/câu)****Đề 1**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7
B	D	B	A	C	C	B
Câu 8	Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14
B	B	B/A**	D	B*	A	C

**Đề 2**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7
D	B	A	C	B	C	B
Câu 8	Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14
B/A**	B	C	D	B*	B	A

**Đề 3**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7
D	B*	C	B	B	B	B/A**
Câu 8	Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14
B	D	A	C	B	A	C

**Đề 4**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7
C	B	B	A	C	B	B/A**
Câu 8	Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14
B	D	B	A	C	D	B*

\*: Đề thiếu đánh số câu trả lời (A,B,C,D), quý thầy cô lưu ý xem cách đánh số của SV tại câu hỏi.

\*\*: Nếu SV chọn câu A vẫn đúng vì nếu mã hóa trạng thái để tối ưu mạch thì số FF là 2

\*\*\*: Câu 16 phần tự luận, mỗi câu nhỏ (a,b,c,d) là 0.5đ, thầy cô cân nhắc cho điểm các phần nhỏ hơn

A. Mạch tổ hợp là mạch có ngõ ra thay đổi ngay lập tức khi ngõ vào thay đổi

B. Mạch tuần tự có thể chứa các thành phần là mạch tổ hợp

C. Mạch tuần tự là mạch có ngõ ra thay đổi ngay lập tức khi ngõ vào thay đổi

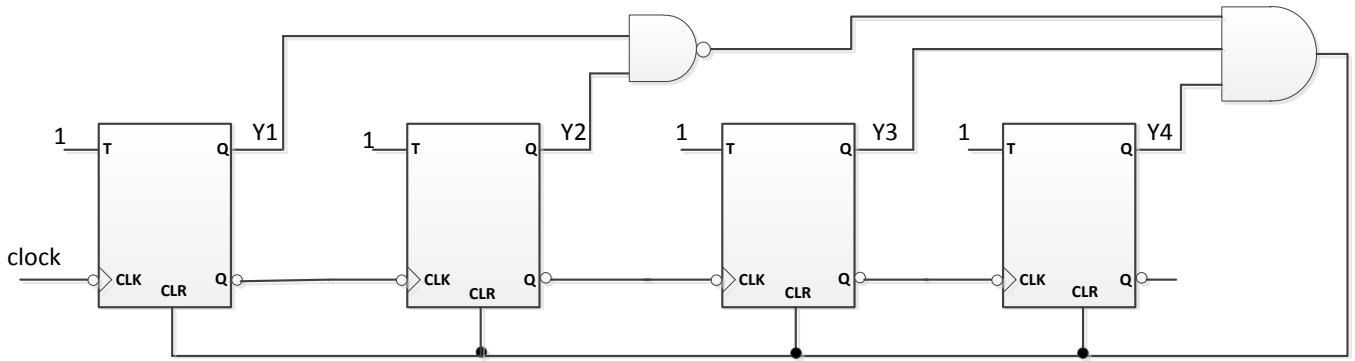
D. Chốt là một phần tử có tính chất nhớ

- 

- 
- The diagram shows a 2-bit counter implemented with two D flip-flops. The first flip-flop's D input is connected to the XOR of inputs A and B, and its Q output is connected to B. The second flip-flop's D input is connected to the XOR of A, B, and B (which is simply A), and its Q output is connected to C. Both flip-flops are clocked by a common 'clk' signal.

- Trang 2 / 11

Câu 5. Xác định tần số của ngõ ra Y4 của mạch, khi tần số ngõ vào clock=12KHz:



A. 3KHz

B. 1KHz

C. 6KHz

D. 2.4KHz

Câu 6. Cho hàm  $F(x,y,z)=xy + xz + yz$ , nếu thực hiện hàm F chỉ sử dụng Mux2->1 (không sử dụng cổng logic khác, kể cả cổng NOT) thì số lượng MUX2->1 tối thiểu phải dùng là:

A. 2

B. 3

C. 4

D. 5

Câu 7. Số SR flipflop tối thiểu cần để thiết kế bộ đếm đồng bộ có chu trình đếm 1, 3, 5, 7, 1, 3 ... là:

A. 2

B. 3

C. 4

D. 5

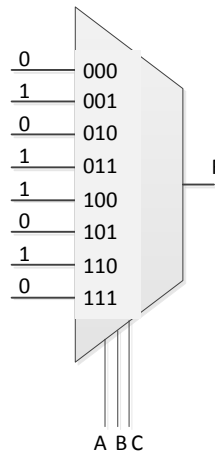
Câu 8. Xác định biểu thức đại số của mạch sau:

A.  $F(A,B,C)=m1+m2+m4+m5$

B.  $F(A,B,C)=M0.M2.M5.M7$

C.  $F(A,B,C)=m0+m2+m5+m7$

D.  $F(A,B,C)=M1+M3+M4+M6$



Câu 9. Một máy tính A truyền chuỗi ký tự “NMMS” sang máy tính B qua cổng COM, sử dụng phương thức kiểm tra Parity lẻ. Biết rằng sau mỗi ký tự truyền đi sẽ được chèn 1 bit Parity. Chuỗi bit của chuỗi ký tự “NMMS” nhận được ở máy tính B là (Với mã ASCII của ký tự ‘N’=1001110, ‘M’=1001101, ‘S’=1010011):

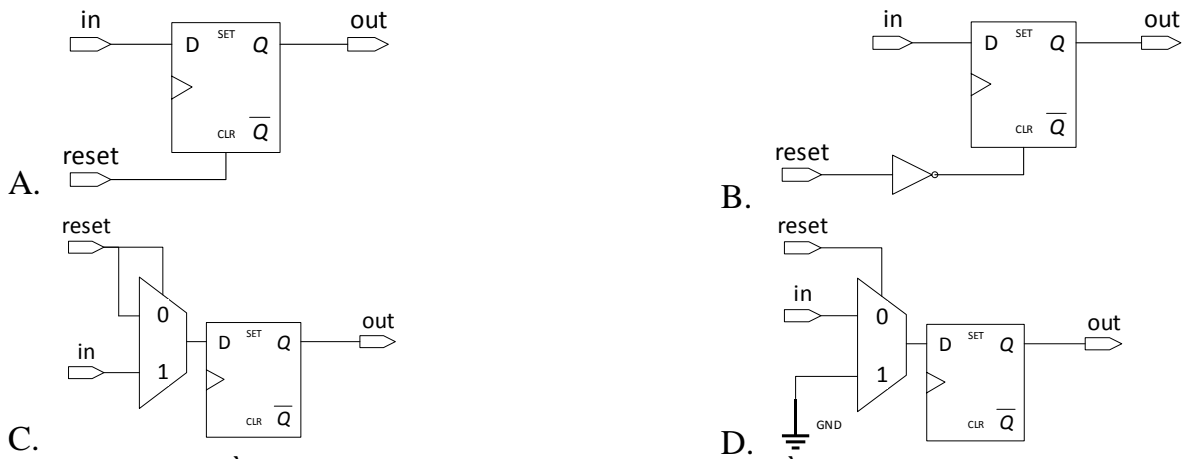
A. 1001110100110110011011010011

B. 1001110100111010011011010011

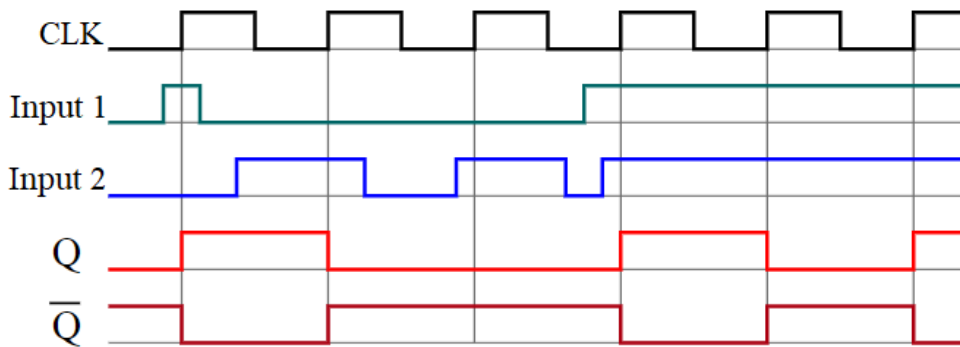
C. 10011100100110101001101010100110

D. 10011101100110111001101110100111

Câu 10. Đây là D flipflop với ngõ vào reset bất đồng bộ tích cực mức thấp:

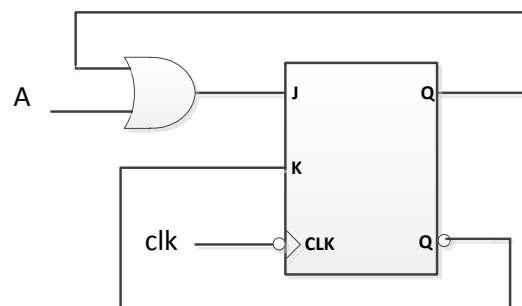


Câu 11. Cho giản đồ xung như hình bên dưới, đây là giản đồ xung của Flip Flop nào

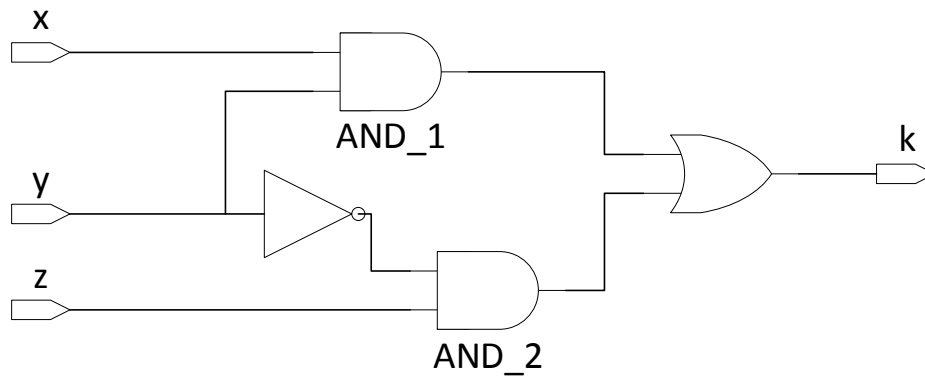


Câu 12. Hàm kích thích ngõ vào của mạch sau là:

- A.  $J=A, K=Q$
- B.  $J=A+Q, K=Q.CLK$
- C.  $J=A+Q, K=Q'$
- D.  $J=A, K=Q'.CLK$



Câu 13. Cổng AND<sub>2</sub> trong mạch bên dưới bị hỏng khiến cho ngõ ra của nó luôn luôn bằng 1. Tổ hợp ngõ vào theo thứ tự x, y, z nào có thể phát hiện được lỗi này?



A. 1,1,0

B. 0,0,1

C. 1,0,1

D. 1,0,0

Câu 14. Ngõ ra của bộ so sánh 2 số nhị phân không dấu 4 bit: A = 1100 và B = 1001 là gì?

$(A > B) = 1, (A < B) = 0, (A = B) = 1$

$(A > B) = 1, (A < B) = 0, (A = B) = 0$

$(A > B) = 0, (A < B) = 1, (A = B) = 0$

$(A > B) = 0, (A < B) = 1, (A = B) = 1$

## TỰ LUẬN (3Đ)

Câu 15. (1đ)

- a) Cho bảng sự thật của bộ giải mã 3->8, thiết kế bộ giải mã (viết biểu thức logic và vẽ mạch) chỉ sử dụng cổng NAND\_2 ngõ vào và cổng NOT. (0.5đ)

A	B	C	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

Biểu thức: (0.25đ)

$$Y_0 = A'B'C'$$

$$Y_1 = A'B'C$$

$$Y_2 = A'BC'$$

$$Y_3 = A'BC$$

$$Y_4 = AB'C'$$

$$Y_5 = AB'C$$

$$Y_6 = ABC'$$

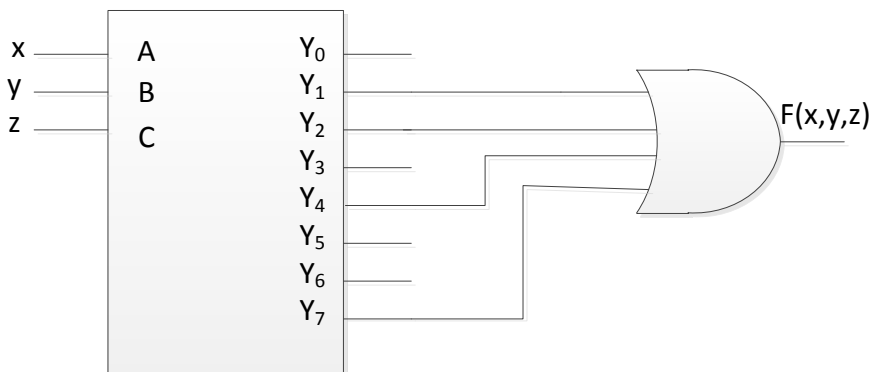
$$Y_7 = ABC$$

Vẽ mạch: (0.25đ)

b) Giả sử bộ giả mã thiết kế ở câu trên được đóng gói thành module, sử dụng module đó và công logic thích hợp thực thi hàm  $F(x,y,z) = M_0.M_3.M_5.M_6$

(0.5đ)

$$F(x,y,z) = M_0.M_3.M_5.M_6 = m_1 + m_2 + m_4 + m_7$$



Câu 16. (2đ) \*\*\*

\* Sinh viên nên đọc phần in nghiêng sau, tuy nhiên, không đọc, sinh viên vẫn có thể làm được bài. Ha ha ha.

*“Lúc mới 9 tuổi, nó đã phải đi ở nhờ nhà một người bác họ, họ thúc bá. Bác nó nuôi nó thay đầy tớ và được cả họ khen là nuôi chấy bồ côi. Nhưng một hôm nó bị đánh một trận và bị đuổi đi. Bác gái nó tắm, nó đã khoét một chỗ phen nửa để nhìn! Từ đấy, thằng Xuân lấy đầu hè xó cửa làm nhà, lấy sấu ở các phố, cá hồ Hoàn Kiếm làm cơm. Nó đã bán phá xa, bán nhật trình, làm chạy hiệu rạp hát, bán cao đan hoàn tán trên xe lửa, và vài ba nghề tiểu xảo khác nữa. Ánh nắng mặt trời làm cho tóc nó đỏ như tóc Tây.”*

*Số đỏ - Vũ Trọng Phụng*

Trên đây là trích đoạn trong tác phẩm Số đỏ của nhà văn Vũ Trọng Phụng, và màu đỏ là một trong những màu hiển thị trên đèn giao thông. Hãy thiết kế một mạch số đơn giản, thực hiện tính năng chuyển màu đèn và hiển thị số đếm ngược cho đèn giao thông.

Mạch bao gồm 3 phần chính:

- Mạch đếm lên 4-bit: Mạch thực hiện việc đếm từ 0-16, mạch được cấp xung CLK có tần số là 1Hz và có 4 ngõ ra tương ứng với Q3, Q2, Q1, Q0.
- Mạch hiển thị màu đèn giao thông: mạch sẽ hiển thị màu cho đèn, mạch có đầu vào lần lượt là Q3, Q2, Q1, Q0 và ngõ ra lần lượt là Đỏ, Vàng, Xanh. Mạch sẽ hiển thị đèn đỏ trong 6s, đèn vàng trong 3s và đèn xanh trong 7s.
- Mạch hiển thị thời gian cần phải chờ: mạch sẽ cho ta biết thời gian cần phải chờ cho mỗi màu sắc đèn khác nhau. Mạch có đầu vào lần lượt là Q3, Q2, Q1, Q0.

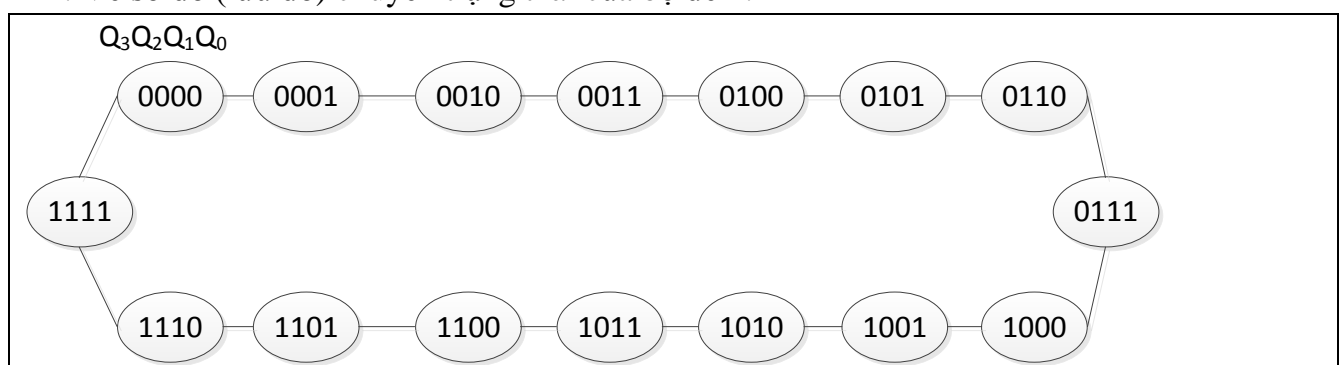
Mạch đếm lên 4 bit				Đèn giao thông			Số giây chờ		
Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Đỏ	Vàng	Xanh	W <sub>2</sub>	W <sub>1</sub>	W <sub>0</sub>
0	0	0	0	1	0	0	1	0	1
0	0	0	1	1	0	0	1	0	0
0	0	1	0	1	0	0	0	1	1
0	0	1	1	1	0	0	0	1	0
0	1	0	0	1	0	0	0	0	1
0	1	0	1	1	0	0	0	0	0
0	1	1	0	0	1	0	0	1	0
0	1	1	1	0	1	0	0	0	1
1	0	0	0	0	1	0	0	0	0
1	0	0	1	0	0	1	1	1	0
1	0	1	0	0	0	1	1	0	1
1	0	1	1	0	0	1	1	0	0
1	1	0	0	0	0	1	0	1	1
1	1	0	1	0	0	1	0	1	0
1	1	1	0	0	0	1	0	0	1
1	1	1	1	0	0	1	0	0	0

a) Hãy thiết kế mạch đếm lên 4-bit đồng bộ sử dụng Flip Flop D có xung CLK kích cạnh xuống. (0.5đ)

B1: Xác định số Flip Flop

4 D-FFs

B2: Vẽ sơ đồ (lưu đồ) chuyển trạng thái của bộ đếm.



B3: Lập bảng chuyển trạng thái và bảng kích thích của mạch đếm

CLK	TTHT				TTKT				Ngõ vào các FF			
	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>3</sub> <sup>+</sup>	Q <sub>2</sub> <sup>+</sup>	Q <sub>1</sub> <sup>+</sup>	Q <sub>0</sub> <sup>+</sup>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
1	0	0	0	0	0	0	0	1	0	0	0	1
2	0	0	0	1	0	0	1	0	0	0	1	0
3	0	0	1	0	0	0	1	1	0	0	1	1
4	0	0	1	1	0	1	0	0	0	1	0	0
5	0	1	0	0	0	1	0	1	0	1	0	1
6	0	1	0	1	0	1	1	0	0	1	1	0
7	0	1	1	0	0	1	1	1	0	1	1	1
8	0	1	1	1	1	0	0	0	1	0	0	0
9	1	0	0	0	1	0	0	1	1	0	0	1
10	1	0	0	1	1	0	1	0	1	0	1	0
11	1	0	1	0	1	0	1	1	1	0	1	1
12	1	0	1	1	1	1	0	0	1	1	0	0
13	1	1	0	0	1	1	0	1	1	1	0	1
14	1	1	0	1	1	1	1	0	1	1	1	0
15	1	1	1	0	1	1	1	1	1	1	1	1
16	1	1	1	1	0	0	0	0	0	0	0	0

B4: Sử dụng bìa Karnaugh để tìm phương trình ngõ vào của các FF

$$D_3 = Q_3 Q_2' + Q_3 Q_1' + Q_3 Q_0' + Q_3' Q_2 Q_1 Q_0$$

$$D_2 = Q_2 Q_1' + Q_2 Q_0' + Q_2' Q_1 Q_0$$

$$D_1 = Q_1' Q_0 + Q_1 Q_0' = Q_1 \oplus Q_0$$

$$D_0 = Q_0'$$

D<sub>3</sub>

Q <sub>1</sub> Q <sub>0</sub>	Q <sub>3</sub> Q <sub>2</sub>			
	00	01	11	10
00			1	1
01			1	1
11		1		1
10			1	1

D<sub>2</sub>

Q <sub>1</sub> Q <sub>0</sub>	Q <sub>3</sub> Q <sub>2</sub>			
	00	01	11	10
00		1	1	
01		1	1	
11	1			1
10		1	1	

D<sub>1</sub>

Q <sub>1</sub> Q <sub>0</sub>	Q <sub>3</sub> Q <sub>2</sub>			
	00	01	11	10
00				
01	1	1	1	1
11				
10	1	1	1	1

D<sub>0</sub>

Q <sub>1</sub> Q <sub>0</sub>	Q <sub>3</sub> Q <sub>2</sub>			
	00	01	11	10
00	1	1	1	1
01				
11				
10	1	1	1	1

B5: Vẽ mạch



b) Hãy thiết kế mạch hiển thị màu đèn theo bảng chân trị trên. (0.5đ)

B1: Kiểm tra bảng chân trị

B2: Viết biểu thức Logic (sinh viên có thể bỏ qua bước này)

Đỏ =

Vàng =

Xanh =

B3: Rút gọn biểu thức nhờ vào bìa Karnaugh

$\text{Đ} = Q'_3Q'_2 + Q'_2Q'_1$

$\text{V} = Q'_3Q_2Q_1 + Q_3Q'_2Q'_1Q'_0$

$\text{X} = Q_3Q_2 + Q_3Q_1 + Q_3Q_0$

Đ

		Q3Q2			
		00	01	11	10
Q1Q0	00	1	1		
	01	1	1		
	11	1			
	10	1			

V

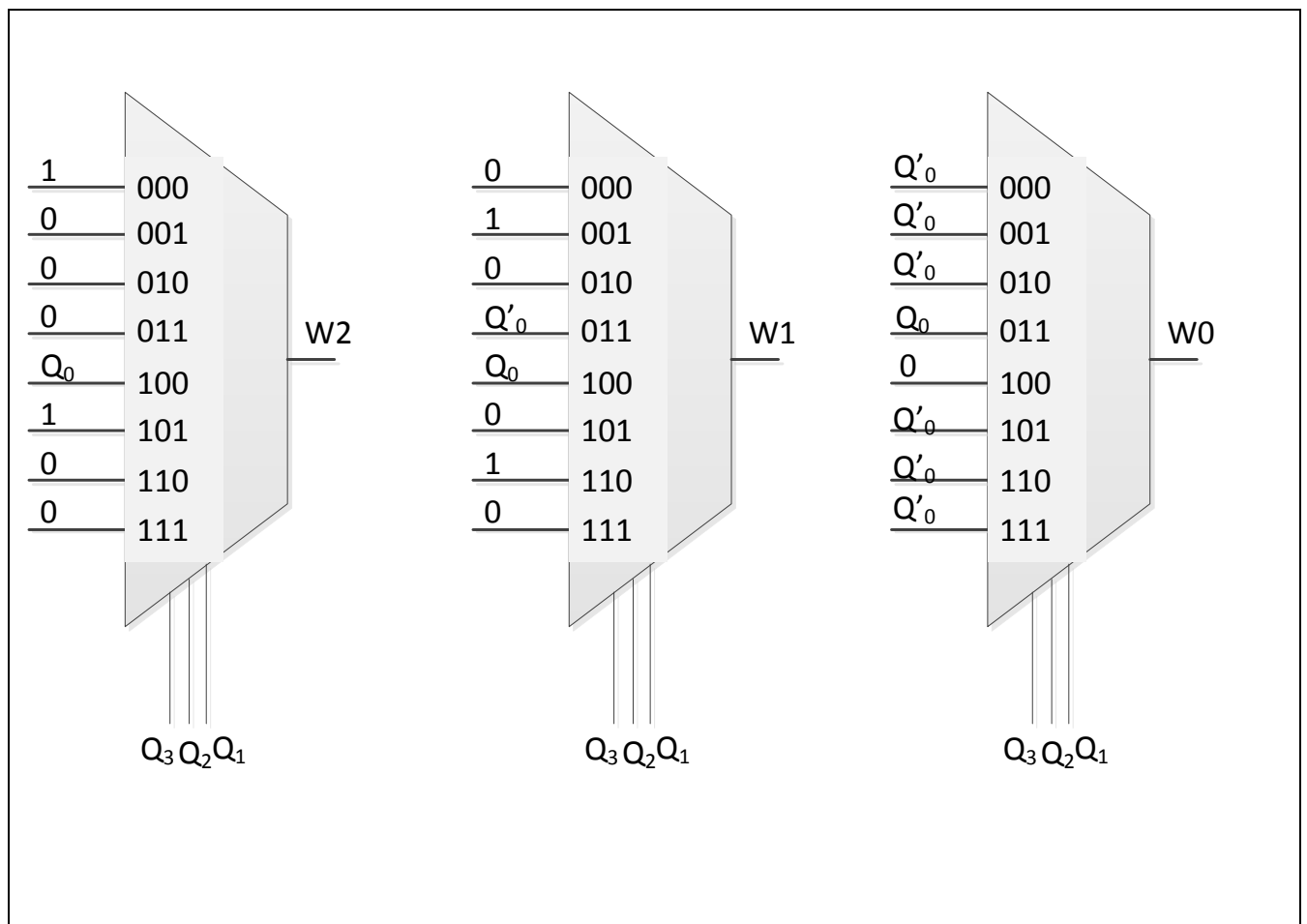
		Q3Q2			
		00	01	11	10
Q1Q0	00				1
	01				
	11		1		
	10		1		

X

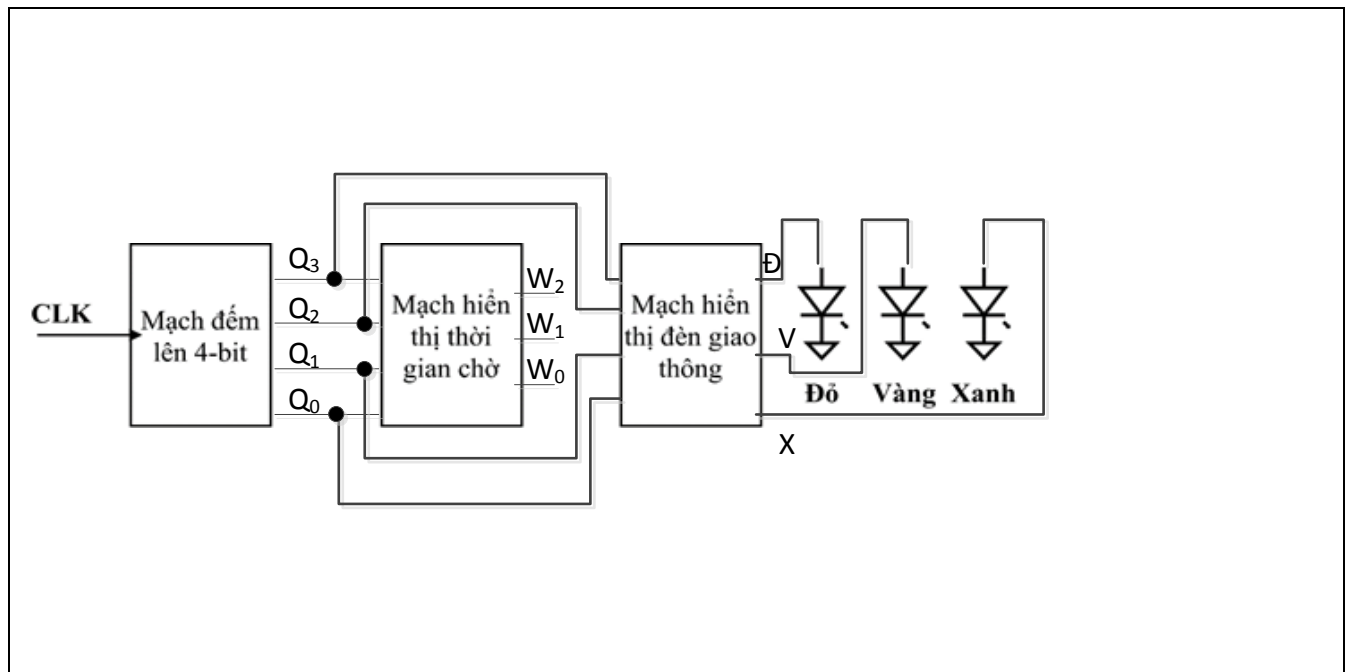
		Q3Q2			
		00	01	11	10
Q1Q0	00			1	
	01			1	1
	11			1	1
	10			1	1

B4: Vẽ mạch

- c) Hãy thiết kế mạch hiển thị thời gian cần phải chờ cho mỗi màu sắc sử dụng MUX 8-1 với ngõ điều khiển lần lượt là Q3, Q2, Q1. (0.5đ)
- B1: Kiểm tra bảng chân trị
- B2: Thiết kế mạch dựa trên cổng MUX 8-1 với ngõ điều khiển lần lượt là Q3, Q2, Q1



- d) Liên kết các module lại với nhau để thực hiện mạch số đơn giản, thực hiện tính năng chuyển màu đèn và hiển thị số đếm ngược cho đèn giao thông. (0.5đ)



Đây là phần đánh giá chuẩn đầu ra của đề thi theo đề cương chi tiết môn học (CĐRMH) (thí sinh không cần quan tâm mục này trong quá trình làm bài)

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7	Câu 8
G1	G4	G3	G4	G3	G4	G3	G3

Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14	Câu 15	Câu 16
G4	G3	G3	G3	G4	G3	G3	G4

CĐRMH	Mô tả
G3	<b>Thiết kế</b> được các mạch số cơ bản đến phức tạp
G4	<b>Cải tiến</b> được chức năng, hiệu suất các mạch số

Giảng viên ra đề

Duyệt đề của Khoa/ Bộ môn

Phạm Thanh Hùng

Trịnh Lê Huy