

Thời gian: 90 phút

**Đề 1**(Sinh viên **không** được sử dụng tài liệu, máy tính cầm tay.

Làm bài trực tiếp trên đề)

<u>STT</u>		<u>ĐIỂM</u>
	Họ và tên: .....	
	MSSV: .....	

**TRẮC NGHIỆM (6 Điểm, 0.5đ/câu)****Đề 1**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6
C	D	A	B	D	C

Câu 7	Câu 8	Câu 9	Câu 10	Câu 11	Câu 12
B	A	C	D	B	B

**Đề 2**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6
C	D	B	B	C	D

Câu 7	Câu 8	Câu 9	Câu 10	Câu 11	Câu 12
A	B	D	C	B	A

**Đề 3**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6
D	C	B	A	C	D

Câu 7	Câu 8	Câu 9	Câu 10	Câu 11	Câu 12
B	B	C	D	A	B

**Đề 4**

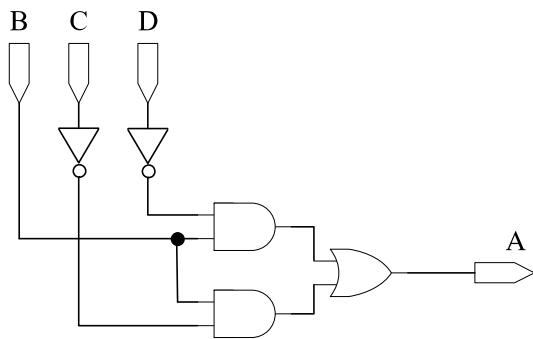
Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6
B	A	C	D	B	B

Câu 7	Câu 8	Câu 9	Câu 10	Câu 11	Câu 12
C	D	A	B	D	C

- Câu 1. Số +13 biểu diễn dưới dạng số có dấu 8 bit, dạng bù 2 là gì?  
 A. 0001\_0011 B. 1100\_1000  
 C. 0000\_1101 D. 1011\_0000
- Câu 2.  $Y = 0$  làm cho thiết bị X tích cực, vậy Y là loại ngõ vào nào?  
 A. Tích cực cạnh lên B. Tích cực mức cao  
 C. Tích cực cạnh xuống D. Tích cực mức thấp
- Câu 3. JK flipflop hoạt động giống như T flipflop trong điều kiện nào?  
 A.  $J = K = T$  B.  $J = 1, K = T$   
 C.  $J = 0, K = T$  D.  $J = T, K = 1$
- Câu 4. Thiết bị nào có trung tâm xử lý không phải mạch số?  
 A. Máy tính xách tay B. Đồng hồ kim  
 C. Đồng hồ số D. Điện thoại thông minh
- Câu 5. Đầu không phải là phương pháp biểu diễn chức năng của mạch tổ hợp?  
 A. Bảng chân trị B. Hàm Boolean  
 C. Mạch các cổng luận lý D. Sơ đồ chuyển trạng thái
- Câu 6. Cổng logic có ngõ ra bằng 1 khi và chỉ khi tất cả các ngõ vào bằng 1 là cổng nào?  
 A. OR B. XOR  
 C. AND D. NOT
- Câu 7. Chọn phát biểu sai?  
 A. Bộ giải mã là mạch tổ hợp B. MUX là phần tử có tính chất nhớ  
 C. SR latch là phần tử có tính chất nhớ D. Bộ đếm là mạch tuần tự
- Câu 8. Chọn phát biểu đúng?  
 A. MUX có chức năng phân phối một trong những ngõ dữ liệu vào tới ngõ ra B. Một bộ giải mã nhị phân có n ngõ vào thì sẽ có tối đa  $2^n - 1$  ngõ ra  
 C. JK flipflop là thiết bị tích cực theo mức D. D latch là thiết bị tích cực theo cạnh
- Câu 9. Chọn phát biểu đúng?  
 A.  $x' \cdot y' \cdot z' = (x \cdot y \cdot z)'$  B. Mạch tổ hợp có phần tử nhớ  
 C. Mạch đếm đồng bộ có thể được thiết kế để tạo ra bất kỳ chuỗi đếm nào D. Chức năng của mạch tổ hợp được mô tả bằng bảng trạng thái
- Câu 10. Phát biểu đúng nhất về bộ đếm MOD-3 là gì?  
 A. Bộ đếm theo các giá trị: 0, 1, 2, 0, ... B. Bộ đếm theo các giá trị 0, 1, 2, 3, 0, ...  
 C. Bộ đếm có tối thiểu 8 flipflop D. Bộ đếm có 3 trạng thái
- Câu 11. Đầu là biểu thức ngõ ra S của bộ cộng bán phần?  
 A.  $A \oplus B \oplus C_{in}$  B.  $A \oplus B$   
 C.  $A + B + C_{in}$  D. AB
- Câu 12. Ngõ ra Eq (so sánh bằng) của bộ so sánh có biểu thức là gì?  
 A.  $A \oplus B$  B.  $\overline{A \oplus B}$   
 C.  $A + B$  D.  $\overline{A + B}$

## TỰ LUẬN (4 Điểm)

- Câu 13. Tìm biểu thức dạng chính tắc 1 của hàm Boolean có cấu trúc như Hình 1. (1đ)



**Biểu thức Boolean: (0.5 đ)**

$$A = B\bar{C} + B\bar{D}$$

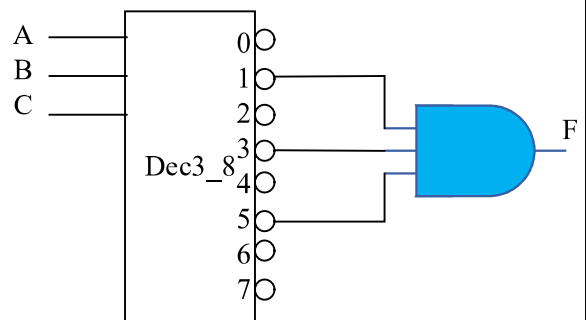
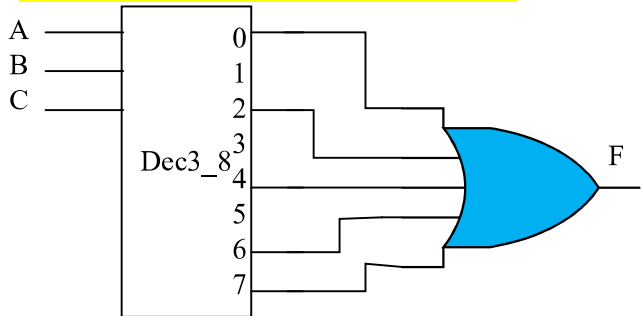
**Biểu thức dạng chính tắc 1: (0.5 đ)**

$$A = B\bar{C}D + B\bar{C}\bar{D} + BC\bar{D}$$

Hình 1

Câu 14. Sử dụng bộ giải mã 3->8 và các cổng logic khác để hiện thực hàm luận lý  $F(A, B, C) = M_1.M_3.M_5$ . (1đ)

Sinh viên có thể làm 1 trong 2 cách bên dưới

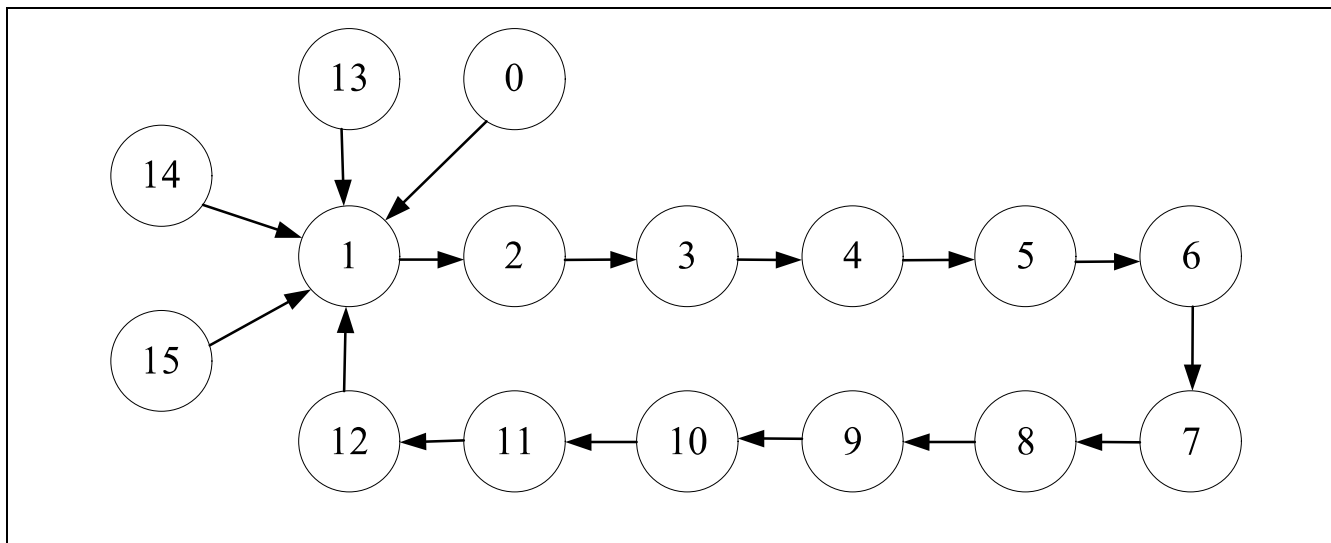


Câu 15. Sử dụng D flipflop tích cực cạnh lên để thiết kế một bộ đếm đồng bộ có chức năng đếm các tháng trong một năm Dương Lịch (từ tháng 1 tới tháng 12). Biết rằng nếu bộ đếm ở một tháng không hợp lệ thì sẽ chuyển về tháng 1. (2đ)

B1: Xác định số Flip Flop (0.25 đ)

4

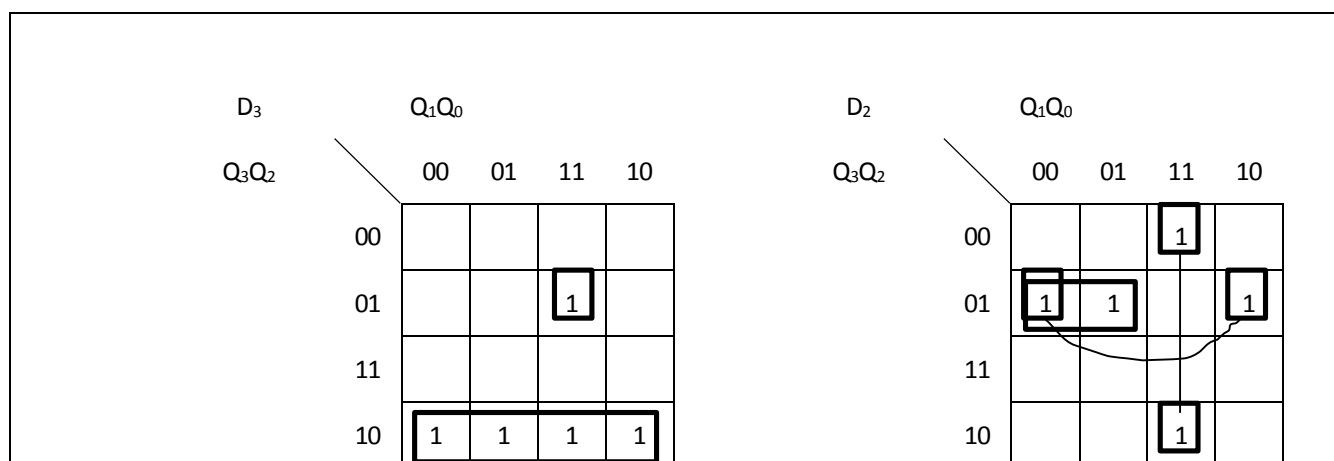
B2: Sơ đồ chuyển trạng thái của bộ đếm (0.25 đ, nếu sinh viên thiếu 13, 14, 15, 0 vẫn cho 0.25)



B3: Lập bảng trạng thái (0.5 đ, nếu TTHT từ 13 tới 15 mà TTKT không phải 1 thì trừ 0.25)

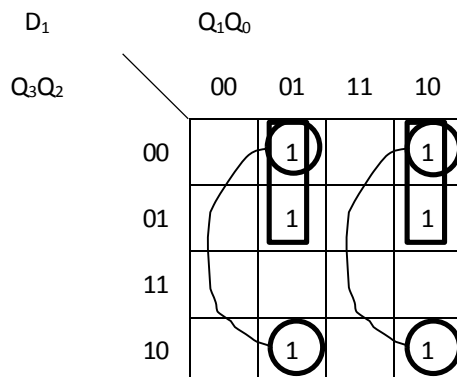
TTHT				TTKT				Ngõ vào D flipflop			
$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3^+$	$Q_2^+$	$Q_1^+$	$Q_0^+$	$D_3$	$D_2$	$D_1$	$D_0$
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	0
0	0	1	0	0	0	1	1	0	0	1	1
0	0	1	1	0	1	0	0	0	1	0	0
0	1	0	0	0	1	0	1	0	1	0	1
0	1	0	1	0	1	1	0	0	1	1	0
0	1	1	0	0	1	1	1	0	1	1	1
0	1	1	1	1	0	0	0	1	0	0	0
1	0	0	0	1	0	0	1	1	0	0	1
1	0	0	1	1	0	1	0	1	0	1	0
1	0	1	0	1	0	1	1	1	0	1	1
1	0	1	1	1	1	0	0	1	1	0	0
1	1	0	0	0	0	0	1	0	0	0	1
1	1	0	1	0	0	0	1	0	0	0	1
1	1	1	0	0	0	0	1	0	0	0	1
1	1	1	1	0	0	0	1	0	0	0	1

B4: Tối ưu luận lý ngõ vào flipflop (0.75 đ, vẫn được trọn điểm nếu chỉ ghi biểu thức luận lý đúng, sai mỗi biểu thức luận lý trừ 0.25đ, nếu biểu thức luận lý chưa tối giản chỉ trừ 0.25đ cho cả phần này, nếu sai cả 4 biểu thức thì 0 điểm phần này)

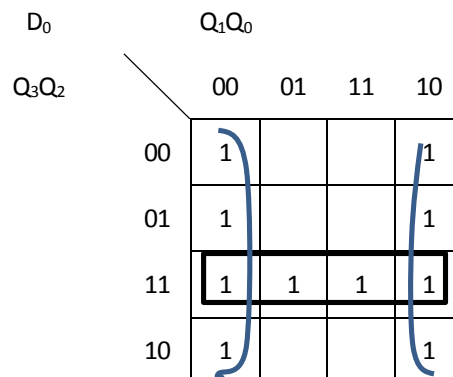


$$\rightarrow D_3 = Q_3 \overline{Q_2} + \overline{Q_3} Q_2 Q_1 Q_0$$

$$\rightarrow D_2 = \overline{Q_3} Q_2 \overline{Q_1} + \overline{Q_3} Q_2 \overline{Q_0} + \overline{Q_2} Q_1 Q_0$$



$$\rightarrow D_1 = \overline{Q_3} \overline{Q_1} Q_0 + \overline{Q_3} Q_1 \overline{Q_0} + \overline{Q_2} \overline{Q_1} Q_0 + \overline{Q_2} Q_1 \overline{Q_0}$$



$$\rightarrow D_0 = Q_3 Q_2 + \overline{Q_0}$$

B5: Vẽ mạch (0.25 đ, nếu mạch vẽ từ biểu thức luận lý chưa tối giản vẫn được trọn điểm)

Đây là phần đánh giá chuẩn đầu ra của đề thi theo đề cương chi tiết môn học (CĐRMH) (thí sinh không cần quan tâm mục này trong quá trình làm bài)

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7	Câu 8
G1	G1	G3	G1	G2	G2	G3	G3

Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14	Câu 15
G3	G3	G3	G3	G2	G4	G3

CĐRMH	Mô tả
G1	Trình bày được các khái niệm cơ bản về tính toán logic
G2	Trình bày được quy trình, phương pháp thiết kế mạch logic
G3	Thiết kế được các mạch số cơ bản đến phức tạp
G4	Cải tiến được chức năng, hiệu suất các mạch số

Giảng viên ra đề

Duyệt đề của Khoa/ Bộ môn

Phạm Thanh Hùng

Trịnh Lê Huy