

Министерство науки и высшего образования Российской Федерации Федеральное государственное бюджетное образовательное учреждение высшего образования

«Московский государственный технический университет имени Н.Э. Баумана (национальный исследовательский университет)» (МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

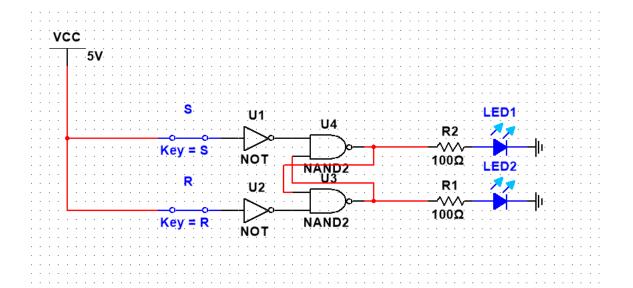
НАПРАВЛЕНИЕ ПОДГОТОВКИ Программное обеспечение ЭВМ и информационные технологии

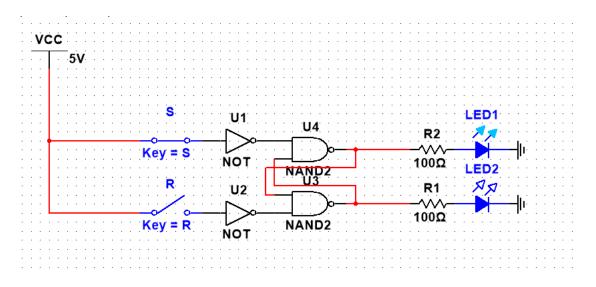
ОТЧЕТ

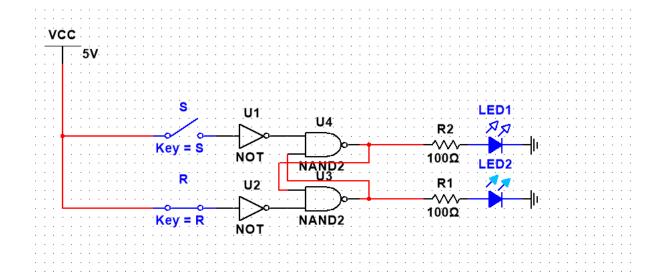
	0 I			
	по лабораторно	ой работе № _1		
Название:	Синхронные одноступенчатые триггеры со статическим и динамическим управлением записью			
Дисциплина: А]	РХИТЕКТУРА ЭВМ			
Студент	<u>ИУ7-И46Б</u> (Группа)	(Подпись, дата)	— <u>Нгуен Ань Тхы</u> (И.О. Фамилия)	
Преподаватель			Крыгина.Т.Д	
		(Полпись, дата)	(И.О. Фамилия)	

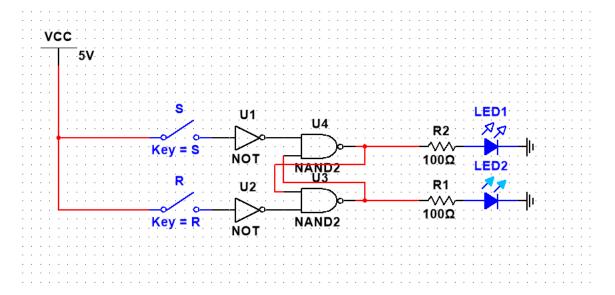
1. Исследовать работу асинхронного RS-триггера с инверсными входами в статическом режиме:

Время t _n		Время t_{n+1}	
S _n	R _n	Q_{n+1}	
0	0	X	
0	1	1	
1	0	0	
1	1	Qn	

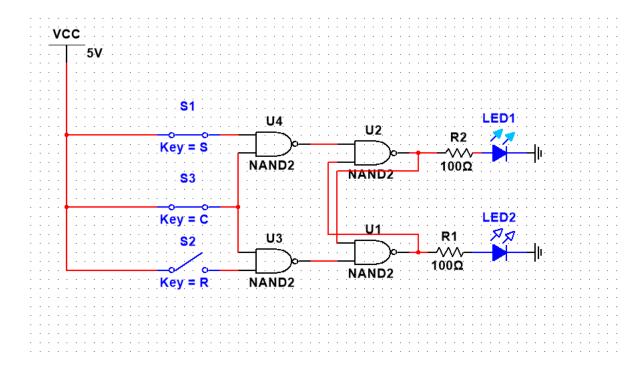






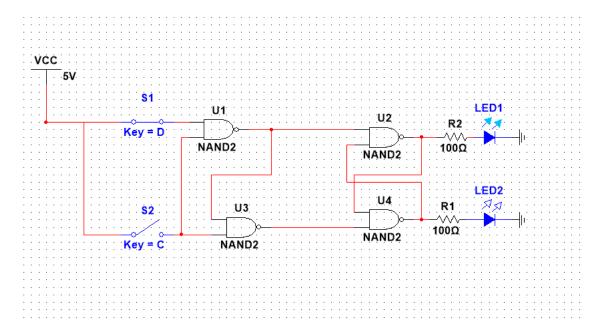


2. Исследовать работу синхронного RS-триггера в статическом режиме:



C	S	R	Qn	Q_{n+1}	
0	0	0	0	0	Хранение
0	0	0	1	1	
0	0	1	0	0	
0	0	1	1	1	
0	1	0	0	0	
0	1	0	1	1	
0	1	1	0	0	
0	1	1	1	1	
1	0	0	0	0	
1	0	0	1	1	
1	0	1	0	0	Уст.0
1	0	1	1	0	
1	1	0	0	1	Уст.1
1	1	0	1	1	
1	1	1	0	X	Запрещ
1	1	1	1	X	

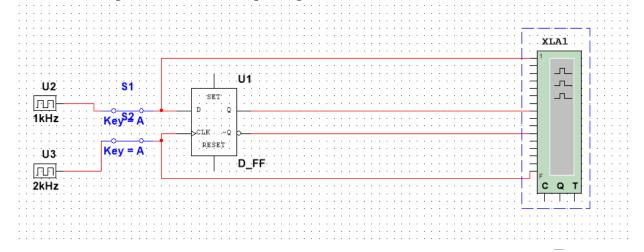
3. Исследовать работу синхронного D-триггера в статическом режиме:

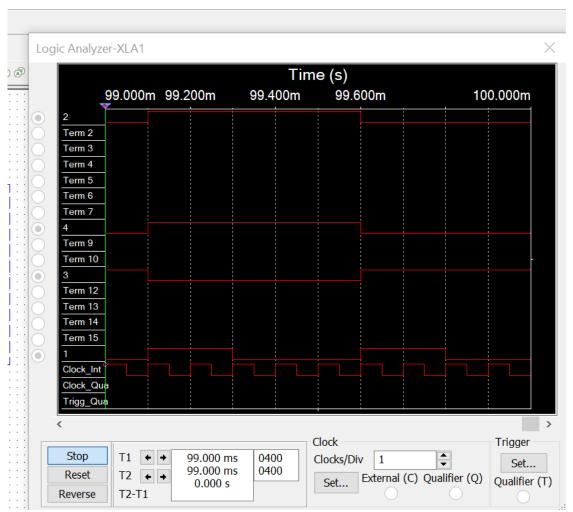


C	D	Qn	Q_{n+1}	
0	0	0	0	Хранение
0	0	1	1	
0	1	0	0	
0	1	1	1	
1	0	0	0	Уст.0
1	0	1	0	

1	1	0	1	Уст.1
1	1	1	1	

4. Исследовать схему синхронного D-триггера с динамическим управлением записью в статическом режиме. В приложениях Electronics Workbench и Multisim имеются макросхемы такого триггера.





5. Исследовать схему синхронного DV-триггера с динамическим управлением записью в динамическом режиме:



