单周期MIPS处理器设计报告

姓名： 学号：

1. 数据通路设计

参考讲义图片，完善以下数据通路以支持7条指令。

要求：必须自己绘制该数据通路，可以用铅笔在白纸上手绘拍照贴图，也可以画图工具直接绘制。数据通路中所标注的信号名称必须与代码保持一致（建议Verilog代码中所有信号使用小写字母，不要像下图中大小写混用，因为Verilog语言是区分大小写的，全部使用小写不容易出错）。

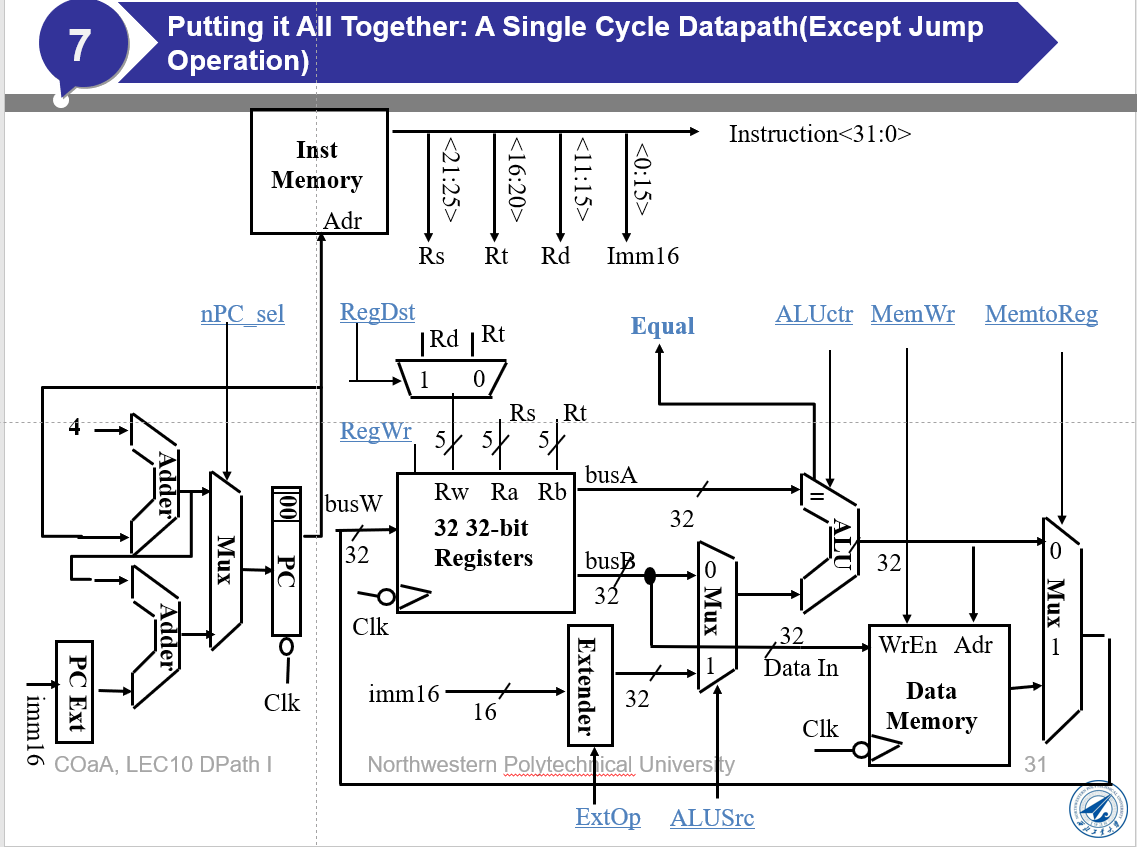


图 1 MIPS处理器的数据通路

1. 控制通路设计

按照数据通路中的控制点，补全下表说明每条指令的控制信号值。

表 1 MIPS处理器的控制信号

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
|  | ADDU | SUBU | ORI | LW | SW | J | BEQ |
| Npc\_sel |  |  |  |  |  |  |  |
| regwr |  |  |  |  |  |  |  |
| regdst |  |  |  |  |  |  |  |
| ALUctr |  |  |  |  |  |  |  |
| …… |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |

1. 仿真结果
2. MARS编写的MIPS汇编程序

MARS工具使用教程：

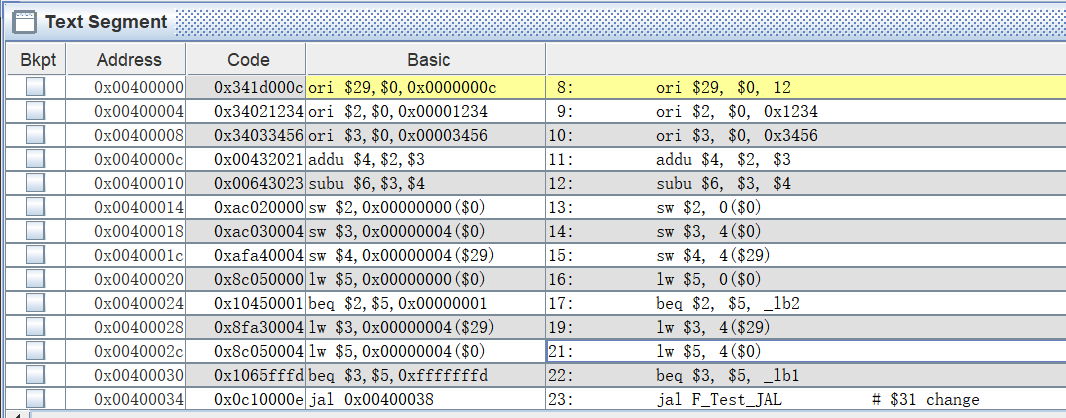
<https://v.youku.com/v_show/id_XMTY3NjcyOTMzMg==.html?f=27854852>

MARS下载地址：

<http://courses.missouristate.edu/KenVollmar/MARS/>

在MARS中汇编通过之后截屏如下：

必须自己按照7条指令自己编写汇编程序，不能完全照搬下面的示范！



1. 仿真波形
2. 实现结果（可选）

Quartus软件熟悉的同学可以粘贴布局布线结果，包括资源占用率、最高主频等实现结果。

1. 评分标准

从设计思路、仿真结果、实现结果等方面进行综合评价，全部满分共计24分。

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 1、设计思路 | 10 | 8 | 6 | 4 | 0 |
| 查看设计文档思路是否清晰，描述是否完整 | 优秀，数据通路描述准确、控制通路表格正确 | 很好，文档较为清楚 | 及格，文档较完整 | 待改进，文档不清或错误较多 | 无文档 |
| 2、仿真结果 | 10 | 8 | 6 | 4 | 0 |
| 主要通过测试激励进行评估，可以用提交者的测试激励，也可以用自己的测试，验证功能是否正确。 | 优秀，7条指令100%验证通过（尽量用自己的测试程序，与提交的测试程序进行交叉验证） | 很好，1~2条错误 | 及格，3条指令错误 | 待改进，50%以上功能点错误 | 基本不对，编译不通过等 |
| 3、实现结果 | 10 | 8 | 6 | 4 | 0 |
| 是否有Quartus布线结果 | - | - | - | 有最高主频、面积占用率等信息 | 无 |