1. **Системное ядро ПК включает в себя:**

        центральный процессор;

        2-3-канальных таймера;

        2 контроллера прерываний с 8 уровнями каждый;

        2-4-канальных контроллера ПДП;

        порты ввода/вывода;

        CMOS-память;

        часы реального времени;

        контроллер клавиатуры;

        минимум 64 Кб нижней памяти.

**К модулям расширения относятся:**

        контроллеры накопителей;

        накопители;

        видеоадаптеры;

        сетевые карты.

1. **При инициализации ПК информация о проверке каких устройств выводится на экран дисплея?**

Проверка BIOS

Идентификация процессора

Инициализируются и тестируются базовые компоненты системной платы: блок прямого доступа к памяти, таймер, блок аппаратных прерываний.

Тестирование ОЗУ

Проверка CMOS-памяти и батарейки

Инициализация устройств материнской платы

Включение видеосистемы.

1. **С какого процессора семейства х86 количественные изменения в архитектуре кристалла перешли в качественные?**
2. **Какими регистрами дополнилась программная модель ЦП 80286?**

GDTR - 40-разрядный регистр определяет размер и положение глобальной дескрипторной таблицы;

LDTR - 16-разрядный регистр определяет базовый адрес локальной дескрипторной таблицы;

IDTR - 40-разрядный регистр определяет начало и размер таблицы векторов прерываний;

MSW - слово состояния программы (, если флаг PE = 1 в MSW, то процессор переключается в защищенный режим).;

TR - 16-разрядный регистр содержит селектор сегмента состояния задачи, используется для многозадачности, и шесть программно-недоступных регистров, связанных с CS, DS, ES, SS, GDTR, IDTR.

1. **Что такое селектор? С чем связано его появление? Какова структура селектора?**

Значения, помещаемые в сегментные регистры, называются селекторами.

Структура селектора

По указанному в селекторе номеру записи в соответствующей (бит TI селектора) дескрипторной таблице определяется дескриптор сегмента.

1. **Как формируется линейный адрес в режиме реальных адресов и в режиме системного управления?**

В режиме реального адреса используется упрощенная схема формирования линейного адреса.

В этом случае базовый адрес сегмента берется из сегментного регистра. Значение в сегментном регистре представляет собой биты 4-19 базового адреса сегмента. Из этого следует, что сегменты в этих режимах выровнены по 16-байтной границе и все сегменты начинаются в пределах нижнего мегабайта линейного адресного пространства. Действительный физический адрес получается умножением на 16 базового адреса сегмента (рис. 2.2). Предел для всех сегментов одинаков. В режиме реального адреса предел сегмента - 64 Кбайт

1. **Что такое дескриптор? Какова структура дескриптора?**

Дескриптор - это 8-байтная единица описательной информации, распознаваемая устройством управления памятью в защищенном режиме, хранящаяся в дескрипторной таблице.

Дескриптор сегмента содержит базовый адрес описываемого сегмента, предел (размер) сегмента и права доступа к сегменту. В защищенном режиме сегменты могут начинаться с любого линейного адреса.

Для определения физического адреса базовый адрес сегмента суммируется со смещением.

Существуют две обязательных дескрипторных таблицы - глобальная (GDT) и дескрипторная таблица прерывания (IDT), - а также множество (до 8192) локальных дескрипторных таблиц (LDT), из которых в один единый момент времени процессору доступна только одна. Расположение дескрипторных таблиц определяется регистрами процессора GDTR, IDTR, LDTR.

Регистры GDTR и IDTR - содержат базовый адрес и предел дескрипторной таблицы.

Программно-доступная часть регистра LDTR - 16 бит, которые являются селектором LDT. Дескрипторы LDT находятся в GDT. Однако, чтобы не обращаться каждый раз к GDT, в процессоре имеется теневая (программно-недоступная) часть регистра LDTR, в которую процессор помещает дескриптор LDT при каждой перегрузке селектора в регистре LDTR.

1. **Как формируется линейный адрес в защищенном режиме?**

Дескриптор сегмента содержит базовый адрес описываемого сегмента, предел (размер) сегмента и права доступа к сегменту. В защищенном режиме сегменты могут начинаться с любого линейного адреса.  
Для определения физического адреса базовый адрес сегмента суммируется со смещением.

1. **Что находится в регистрах GDTR, IDTR и LDTR?**Расположение дескрипторных таблиц определяется регистрами процессора GDTR, IDTR, LDTR.  
   Регистры GDTR и IDTR - содержат базовый адрес и предел дескрипторной таблицы.  
   Программно-доступная часть регистра LDTR - 16 бит, которые являются селектором LDT. Дескрипторы LDT находятся в GDT. Однако, чтобы не обращаться каждый раз к GDT, в процессоре имеется теневая (программно-недоступная) часть регистра LDTR, в которую процессор помещает дескриптор LDT при каждой перегрузке селектора в регистре LDTR.
2. **Каково содержимое регистра TR? Для чего он нужен?**TR - 16-разрядный регистр содержит селектор сегмента состояния задачи, используется для многозадачности,