

2023 Digital IC Design Homework 1

NAME	尤蓊琇						
Student ID	F74092308						
Functional Simulation Result							
Stage 1	Pass	Stage 2	Pass	Stage 3	Pass	Stage 4	Pass
Stage 1							
<pre> -----Stage 1 : Maximum selection with 4-input MMS----- -----Stage 1 : Pass! ----- </pre>							
Stage 2							
<pre> -----Stage 2 : Minimum selection with 4-input MMS----- -----Stage 2 : Pass! ----- </pre>							
Stage 3							
<pre> -----Stage 3 : Maximum selection with 8-input MMS----- -----Stage 3 : Pass! ----- </pre>							
Stage 4							
<pre> -----Stage 4 : Minimum selection with 8-input MMS----- -----Stage 4 : Pass! ----- </pre>							
Description of your design							
<p>我的 4bit 加法器是用三個比較器做，並參考助教的提示，利用 behavior 寫法以 {select, cmp} 作為判定標準，而 cmp 的取值利用 data flow 的寫法，判定大小並用 assign 賦值；第一個比較器做 number0.number1，第二個比較器做 number2.number3，用兩個暫存器(tmp1.tmp2)儲存比較後要取的值，最後一個比較器就取兩個值的最大/小值。</p> <p>8bit 加法器則是引用兩次 4bit 加法器的計算後，會得到兩個值，分別是 number0~3 的最大/小值及 number4~7 的最大/小值，用一個比較器去比出就可以得到答案。</p>							