

WizFi630S

Hardware Design Guide

(Version 1.0.0)

 <https://wiznet.io>
<https://wizwiki.net>



© 2019 WIZnet Co., Ltd. All Rights Reserved.

For more information, please visit our website at <http://www.wiznet.io/>

Document Revision History

Date	Revision	Changes
2019-11-14	1.0	Release

1. Introduction	5
2. Overview	5
3. Pin Description	6
3.1 Pin map.....	6
3.3 Pin layout.....	8
4. WizFi630S 모듈 회로 디자인	오류! 책갈피가 정의되어 있지 않습니다.
5. Recommended Circuit Diagram.....	8
4.1 USB Host 회로 디자인.....	8
4.2 LED 회로 디자인	10
4.3 Ethernet 회로 디자인.....	11
4.4 Switch 회로 디자인	11
4.5 UART0 Micro USB 회로 디자인	12
4.6 Pin layout.....	오류! 책갈피가 정의되어 있지 않습니다.



Important Notice

WIZnet reserves the right to make corrections, modifications, enhancements, improvements and other changes to its products and services at any time, and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders, and should verify that such information is current and complete. All products are sold subject to WIZnet's terms and conditions of sale, supplied at the time of order acknowledgment. Information relating to device applications, and the like, is intended as suggestion only and may be superseded by updates. It is the customer's responsibility to ensure that their application meets their own specifications. WIZnet makes no representation and gives no warranty relating to advice, support or customer product design.

WIZnet assumes no responsibilities or liabilities for the use of any of its products, conveys no license or title under any patent, copyright or mask work rights to these products, and makes no representations or warranties that these products are free from patent, copyright or mask work infringement, unless otherwise specified.

WIZnet products are not intended for use in life support systems/appliances or any systems where product malfunction can reasonably be expected to result in personal injury, death, severe property damage or environmental damage. WIZnet customers using or selling WIZnet products for use in such applications do so at their own risk and agree to fully indemnify WIZnet for any damages resulting from such use.

All trademarks are the property of their respective owners.

1. Introduction

문서의 범위

이 문서는 WizFi630S 모듈로 제품 하드웨어 개발에 유용합니다.

문서의 대상

이 문서는 WizFi630S로 제품 개발을 하려는 WIZnet 고객을 대상으로 합니다.

지원

일반적인 연락처, 기술 지원 서비스, 기술 질문 및 문서 오류는 아래의 사이트에 문의하십시오

<https://forum.wiznet.io/>

<https://www.wiznet.io/>

추가적인 자료는 아래의 사이트에 방문하십시오

<https://github.com/wiznet>

<https://wiki.wiznet.io/>

개선이 필요한 제안이나 의견을 전달해 주시면 개선해 나아가겠습니다.

2. Overview

이 문서는 WizFi630S 모듈로 제품 하드웨어 개발에 도움을 드리려고 작성하였습니다. 이 문서에서 적절한 하드웨어 솔루션이 제안될 것이며, 주의해야 할 사항과 등을 확인할 수 있습니다. 하지만 이 문서에서 제공하는 회로 등의 솔루션은 모든 하드웨어 솔루션에서 공통으로 사용될 목적으로 제공되지 않았습니다. 각 솔루션의 특성에 적합하게 적용하여 사용해야 합니다.

3. Pin Description

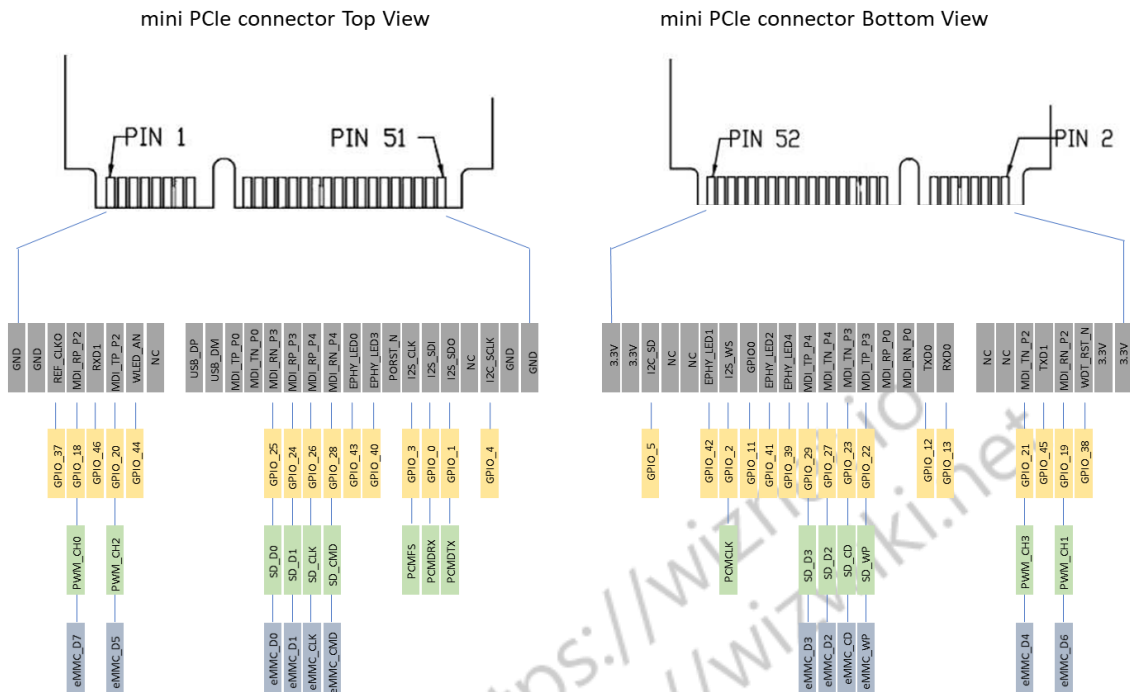
3.1 Pin map

WizFi630S의 기본 펌웨어는 아래와 같이 Pin map을 지원합니다.

No	Type	Name	Shared	Description
1		GND		
2		3.3V		
3		GND		
4		3.3V		
5	I/O, IPD	REF_CLKO	GPIO#37	Will be provided as UART1 CTS-N
6	I/O, IPD	WDT_RST_N	GPIO#38	Will be provided as UART1 RTS-N
7	I/O, IPD	RXIP2	GPIO#18	Reserved
8	I/O, IPD	RXIM2	GPIO#19	Reserved
9	I/O, IPD	RxD1	GPIO#46	UART1 RXD
10	I/O, IPD	TxD1	GPIO#45	UART1 TXD
11	I/O, IPD	TXOP2	GPIO#20	Reserved
12	I/O, IPD	TXOM2	GPIO#21	Reserved
13	O	WLAN_LED	GPIO#44	Wireless Init On
14		NC		
15		NC(VBUS)		USB OTG VBUS pin in WizFi630
16		NC		
17	I/O	USB_PADP		USB OTG data pin Data+
18	I/O, IPD	UART_RX	GPIO#13	UART0 RxD
19	I/O	USB_PADM		USB OTG data pin Data-
20	I/O, IPD	UART_TX	GPIO#12	UART0 TxD
21	O	TXOP0		10/100 PHY Port #0 TXP
22	I	RXIM0		10/100 PHY Port #0 RXN
23	O	TXOM0		10/100 PHY Port #0 TXN
24	I	RXIP0		10/100 PHY Port #0 RXP
25	I	RXIM3	GPIO#25	10/100 PHY Port #3 RXN
26	O	TXOP3	GPIO#22	10/100 PHY Port #3 TXP

27	I	RXIP3	GPIO#24	10/100 PHY Port #3 RXP
28	O	TXOM3	GPIO#23	10/100 PHY Port #3 TXN
29	I	RXIP4	GPIO#26	10/100 PHY Port #4 RXP
30	O	TXOM4	GPIO#27	10/100 PHY Port #4 TXN
31	I	RXIM4	GPIO#28	10/100 PHY Port #4 RXN
32	O	TXOP4	GPIO#29	10/100 PHY Port #4 TXP
33	O	LINK0_LED	GPIO#43	LAN port 0 Link LED
34	O	LINK4_LED	GPIO#39	LAN port 4 Link LED
35	O	LINK3_LED	GPIO#40	LAN port 3 Link LED
36	I/O, IPD	LINK2	GPIO#41	WPS Button Push
37	I, IPU	CPURST_N		
38	I/O, IPD	GPIO_0	GPIO#11	Reset Button Push
39	I/O, IPD	I2S_CLK	GPIO#3	General Purpose Output LED
40	I/O, IPD	I2S_WS	GPIO#2	General Purpose Input Switch SW1-1
41	I/O, IPD	I2S_SDI	GPIO#0	General Purpose Output LED
42	I/O, IPD	LINK1	GPIO#42	WPS LED
43		I2S_DO	GPIO#1	GPIO
44		NC		
45		NC		
46		NC		
47	I/O, IPD	I2C_SCLK	GPIO#4	General Purpose Input Switch SW1-2
48	I/O, IPD	I2C_SD	GPIO#5	RUN LED
49		GND		
50		3.3V		
51		GND		
52		3.3V		

3.3 Pin layout

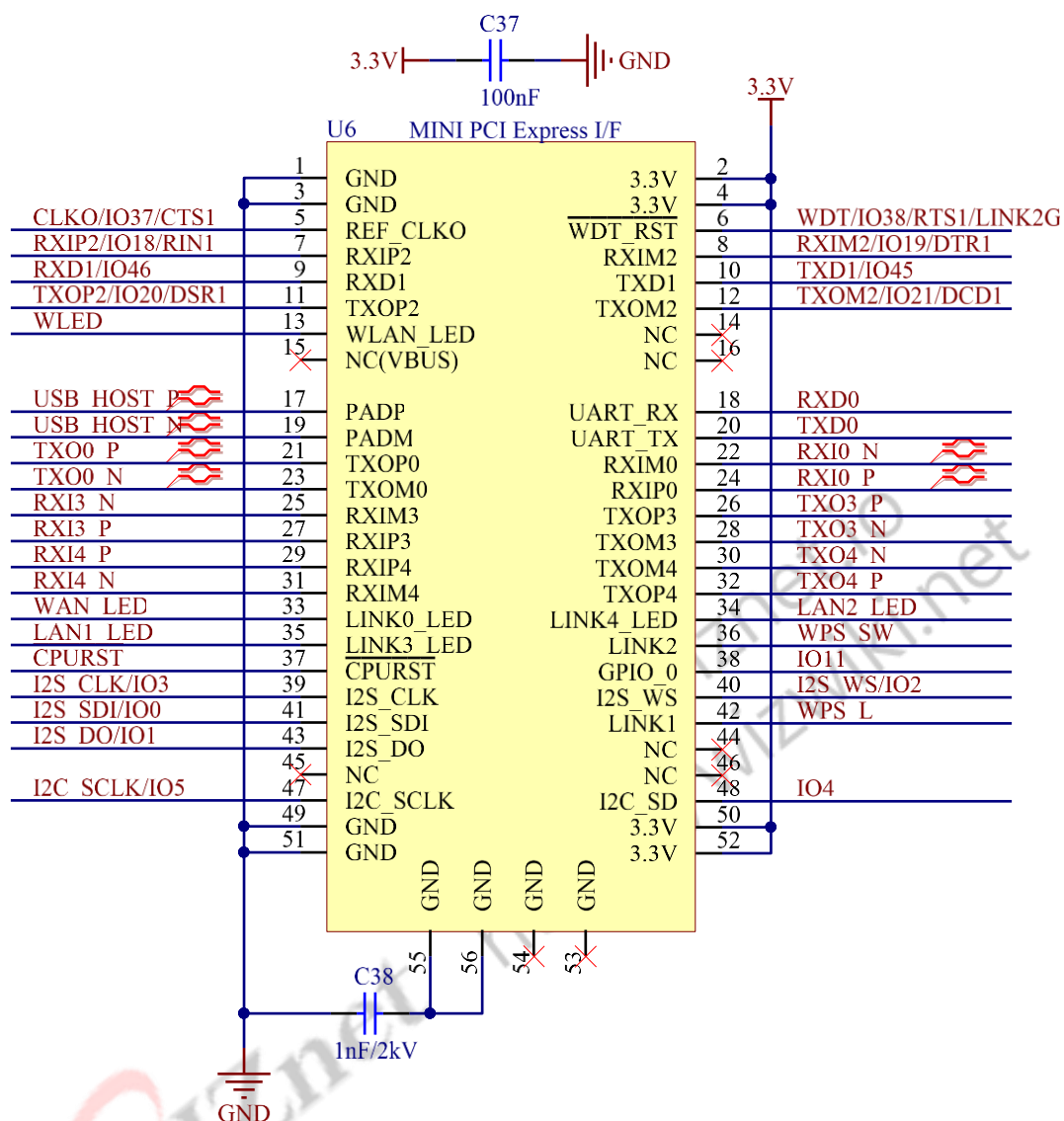


Pin 38은 WizFI630S-EVB의 RST Jumper를 SW로 설정했을 때 보드의 RESET 버튼과 연결됩니다.

4. Recommended Circuit Diagram

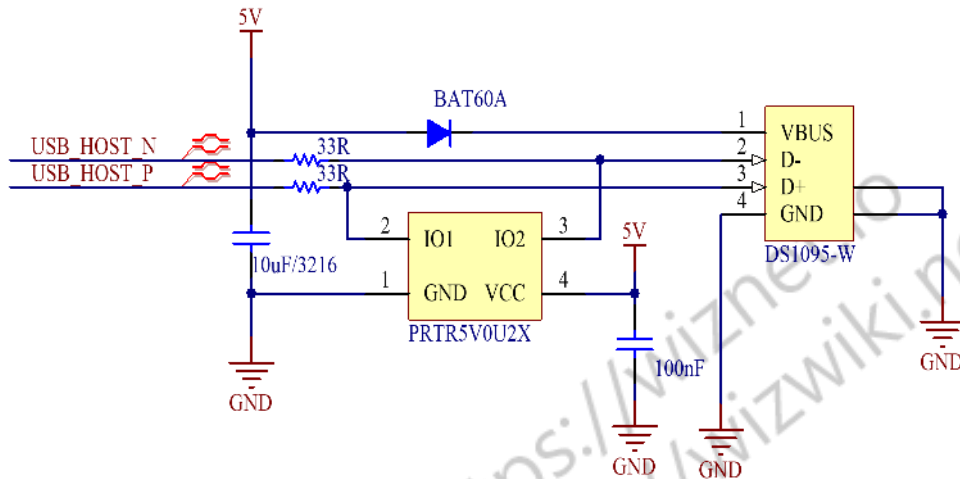
4.1 WizFi630S 모듈 회로 디자인

모듈 회로 설계시 USB HOST 라인(PADP, PADM)과 Ethernet 라인 P_M(ex:TXOP0, TXOM0) 라인은 페어로 설계해야 합니다. C37은 모듈의 3.3V와 가능한 근접하게 배치해야 합니다. C38은 Mini PCI Express 포트의 실드와 연결하여 노이즈 감소에 도움을 줍니다.



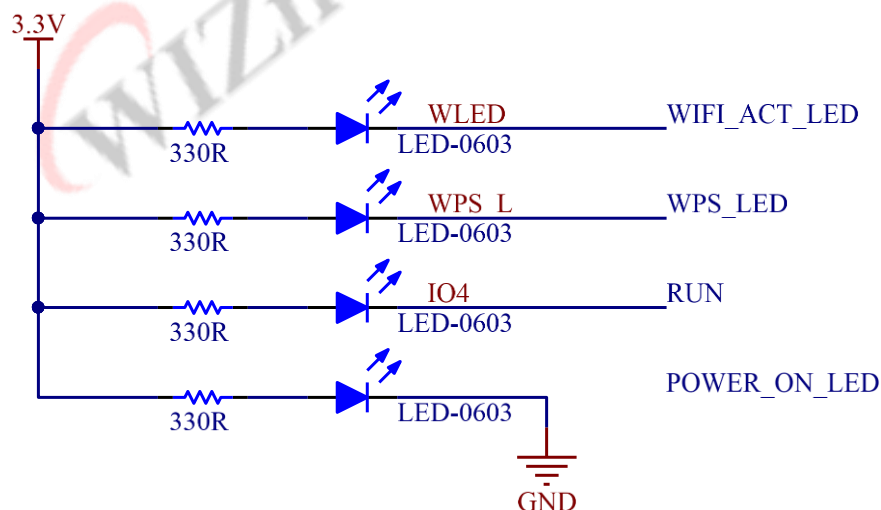
4.2 USB Host 회로 디자인

USB HOST P와 N 라인은 페어로 설계해야 하며, ESD protection을 위해 Diode를 아래와 같이 배치하는 것을 추천합니다.



4.3 LED 회로 디자인

모듈의 상태를 확인하기 위한 LED 설계는 아래와 같습니다.

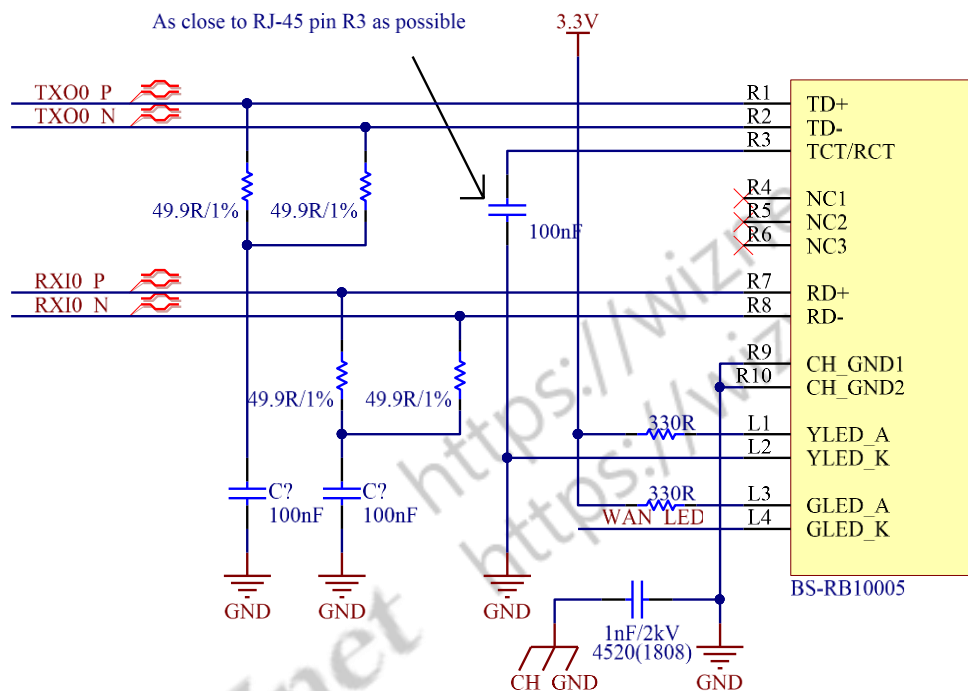


4.4 Ethernet 회로 디자인

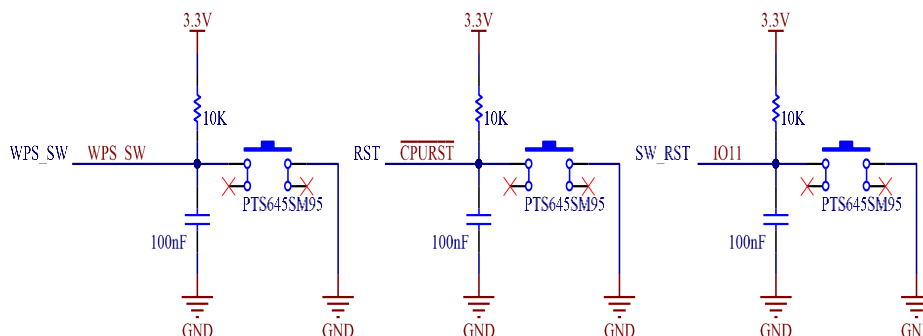
Ethernet 회로 설계시 P와 N라인은 페어로 설계해야 하며, RJ-45 회로 하부(특히 페어라인)에 R, L, C 나 다른 신호라인을 배치하지 마십시오.

Center-Tap은 GND와 연결됩니다. 기존 WizFi630A의 경우 Center-Tap이 1.8V ~ 3.3V에서 동작하는 반면에, WizFi630S의 Center-Tap은 GND와 연결되어야 합니다.

CH_GND와 GND는 1nF/2kV 커패시터를 사용하여 Isolation 디자인하는 것을 추천합니다.

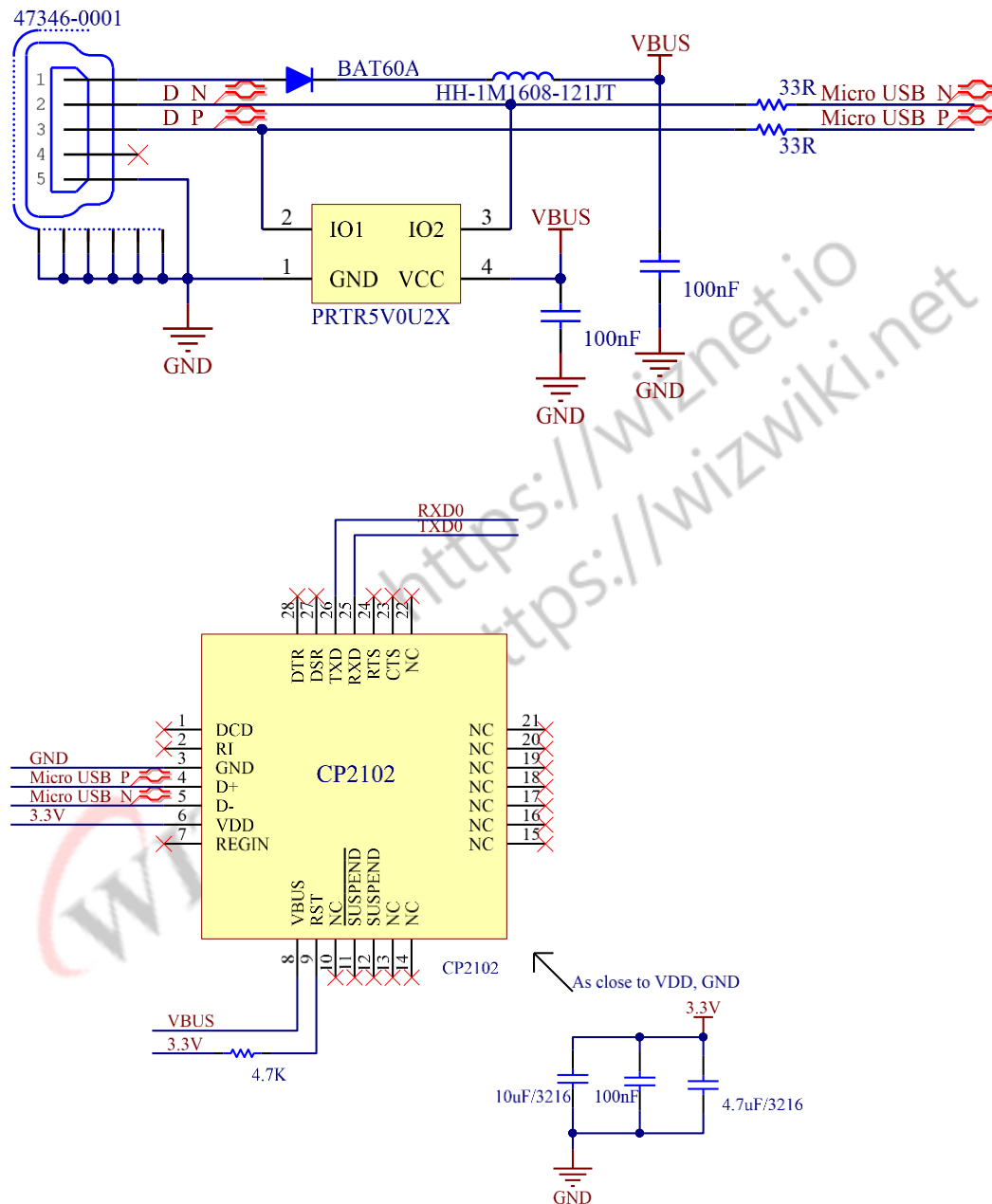


4.5 Switch 회로 디자인



4.6 UART0 Micro USB 회로 디자인

Micro USB P와 N 라인은 페어로 설계해야 하며, ESD protection을 위해 Diode를 아래와 같이 배치하는 것을 추천합니다.



5. Power Supply

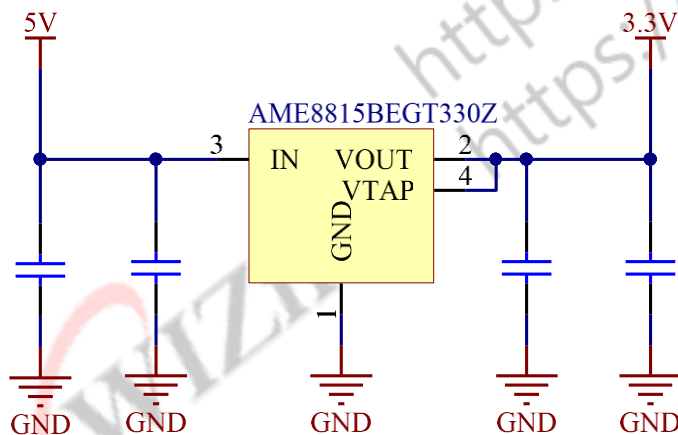
전원 공급 회로는 제품 설계에서 매우 중요한 부분이며 제품의 성능에 반영되므로 디자인 가이드라인을 확인하세요

5.1 전원 입력 요구사항

Type	Description
정격전압	DC 3.3V
정격전류	1A

! 주의

정격 전압 범위를 초과해서는 안됩니다. 과도한 전압 차이로 인하여 WizFi630S 모듈은 오동작이나 기기에 문제가 생길 수 있습니다. 또 정격전류보다 1.5배(1.5A) ~ 2배(2A) 정도 공급전류에 여유를 두고 설계하세요. 여유를 두지 않는다면 또한 의도하지 않은 동작을 할 수 있습니다.



6. Power Supply

WizFi630S 모듈은 Mini PCIe 커넥터를 사용합니다. Mini PCIe 소켓의 Datasheet를 참고하세요

6.1 Dimensions

Dimensions (mm)	Length	Width	Height	Hole Width	HOLE Height	HOLE Φ	PCB Thickness
	43	33	3.8	24.2	3	2.5	1.0
	Tolerance +/- 0.1mm						

