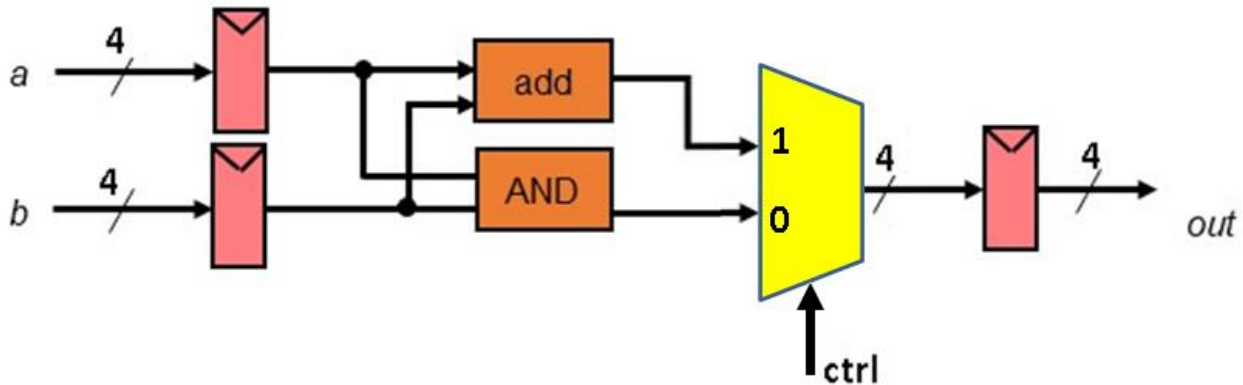




هدف از این پروژه طراحی یک مدار VLSI مطابق شکل زیر می باشد.



پروژه شامل طراحی، رسم لی اوت در سطح ترانزیستور و شبیه سازی عملیات مختلف شامل AND و ADD برای دو ورودی ۴ بیتی می باشد.

مالتی پلکسر دارای ۲ ورودی ۴ بیتی می باشد.

طراحی باید در تکنولوژی ۱۸۰ نانومتر و با ولتاژ تغذیه ۱.۸ ولت باشد. خازن load طبقه آخر 10pF در نظر گرفته شود.

رجیستر ها را نیز باید طراحی کنید و ورودی کلاک و دارای ریست اسنکرون باشند.

سعی کنید مساحت تراشه از $5000 \mu m^2$ و فرکانس کلاک از 2.0 ns بیشتر نشود.

از روش هایی که در درس یاد گرفته اید نظیر تلاش منطقی برای کاهش تاخیر مسیر بحرانی می توانید استفاده کنید و انتخاب ساینز ترانزیستور ها در دست طراح است.

شماتیک و لی اوت هر یک از بلوک ها به صورت جداگانه در گزارش داده شود و همچنین لی اوت نهایی با قراردادن خط کش رسم شود. سعی کنید ابعاد لی اوت (طول و عرض) به هم نزدیک باشد.

ارایه شکل موج عملکرد صحیح مدار برای سناریو های مختلف خصوصا سناریو هایی که بیشترین تاخیر را دارند (انتشار سربار در جمع کننده از بیت اول به بیت آخر) مهم است.

تعداد ترانزیستور ها، بار کلاک و مساحت و پارامتر های زمانی در جدول ارایه شوند

گزارش پروژه مطابق با فرمت زیر بصورت pdf تهیه شود. یک کپی از فایل های نرم افزار microwind هم تحویل شود.

صفحه روی گزارش: آرم دانشگاه و دانشکده مهندسی برق، عنوان گزارش / نام / شماره دانشجویی اعضای گروه و تاریخ گزارش آورده شود.

در صفحه اول بطور مشخص قید شود که هر کدام از اعضای گروه مسول طراحی کدام قسمت بوده است. حداکثر اعضای گروه دو نفر

بخش اول شامل تصمیم ها و انتخاب های طراحی و دلایل این انتخاب ها باشد. مواردی نظیر توضیحات مربوط به انتخاب نوع Logic و معماری گیت، نحوه انتخاب اندازه ی ترانزیستورها و

بخش دوم: سمبل و شماتیک مدار و جدول ابعاد ترانزیستور ها

بخش سوم: تست بنچ؛ شکل موج ها و تحلیل transient و تحلیل پارامتر های زمانی رجیستر همراه با ارایه شکل موج در خصوص نحوه عملکرد همچنین شبیه سازی مسیر بحرانی و انتخاب پریود کلاک

بخش چهارم: layout رسم شود، عرض و ارتفاع سلول با خط کش مشخص شده و مساحت مستطیلی که layout در آن رسم شده گزارش شود. گزارش DRC

بخش پنجم: جمع بندی و نتیجه گیری و جدول مشخصات کامل سلول طراحی شده

نظم و ارایه دقیق طبق فرمت بالا نیز نمره دارد.

اگر تیمی بتواند با انتخاب پارامتر های مناسب پریود کلاک و مساحت را (حاصلضرب پریود در مساحت را بطور قابل ملاحظه ای کاهش دهد، امتیاز تشویقی خواهد داشت. حتما باید بازای سناریوی تست بحرانی مدار جواب درست بدهد.