


به نام خدا

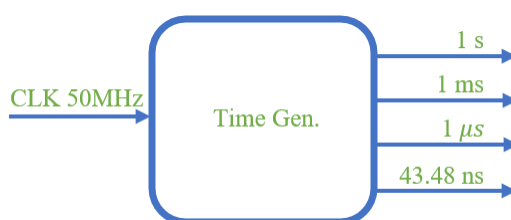
	تمرین عملی (۱)	درس: FPGA
	ترم اول سال تحصیلی ۱۴۰۲-۱۴۰۳	استاد درس: دکتر شریعتمداد

- در این تمرین فرکانس ورودی کلاک به ماژول ها را برابر با ۵۰ مگاهرتز با دیوتی سایکل ۵۰ درصد در نظر بگیرید.
- علاوه بر ارسال فایل پروژه، کد های خود را در فایل گزارش تمرین آورده و کامل توضیح دهید.
- کلیه بخش های تمرین برای صحت سنجی نیاز به پیاده سازی تست بنچ مناسب دارند و خروجی ها تحلیل گردند.

(۱) ساخت سیگنال های زمانی

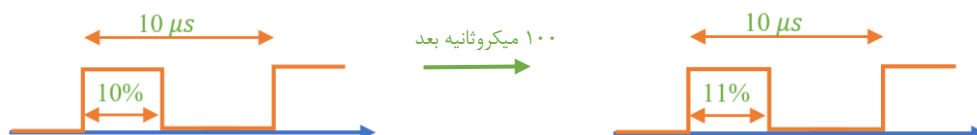
۱-۱ ساخت سیگنال های زمان بندی

یک ماژول به زبان VHDL طراحی کنید که در خروجی خود پالس هایی با فرکانس ۱ هرتز (۱ ثانیه)، ۱ کیلو هرتز (۱ میلی ثانیه)، ۱ مگاهرتز (۱ میکرو ثانیه) و ۲۳ مگاهرتز (۴۳.۴۸ نانوثانیه) تولید کند. میزان اختلاف فرکانس ایجاد شده با مقدار واقعی را نیز گزارش نمایید. (در این قسمت از شمارش متغیر ها برای پیاده سازی استفاده نمایید).



۲-۱ سیگنال موج مربعی متغییر

یک ماژول به زبان VHDL طراحی کنید که در خروجی خود یک سیگنال با فرکانس ۱۰۰ کیلوهرتز تولید کند. به طوری که مقدار دیوتی اسیکل را از ۱۰ درصد شروع کند و هر ۱۰۰ میکروثانیه، ۱ درصد مقدار دیوتی سایکل را افزایش دهد و سپس با رسیدن به مقدار ۹۰ درصد، با همین نرخ شروع به کاهش کند (در نتیجه، دیوتی سایکل با فرکانس ۱۰ کیلوهرتز تغییر می کند).



۳-۱ استفاده از IP CORE

قسمت های ۱-۱ و ۲-۱ را با استفاده از Clock Wizard IP CORE طراحی کنید و خروجی کد را از نظر میزان سخت افزار مورد استفاده بررسی کنید.

۲-۱ فرکانس پالس

یک ماژول به زبان VHDL طراحی کنید که یک سیگنال ورودی دریافت کرده و فرکانس آن را به صورت یک عدد ۳۲ بیتی unsigned در خروجی قرار دهد. یک سیگنال Valid در نظر بگیرید تا در صورتی که خروجی معتبر باشد مقدار ۱ به خود بگیرد. (بازه فرکانس قابل اندازه گیری بین ۱ میلی ثانیه تا ۱ میکروثانیه است).



۲-۲ عرض پالس

یک ماژول به زبان VHDL طراحی کنید که سیگنال ورودی را دریافت کرده و دیوتی سایکل آن را به صورت یک عدد ۱۶ بیتی unsigned در خروجی قرار دهد. همچنین، یک سیگنال Valid در نظر بگیرید تا در صورتی که خروجی معتبر باشد مقدار ۱ به خود بگیرد. میزان دقت اندازه گیری خود را برحسب فرکانس بیان کنید.



۲-۳ تشخیص پالس

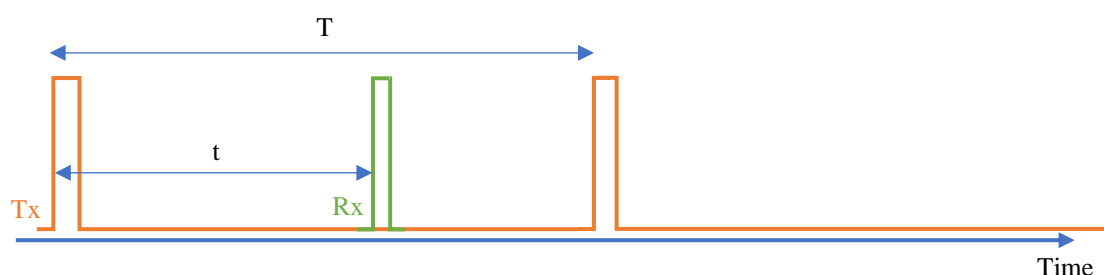
یک ماژول به زبان VHDL طراحی کنید که سیگنال ورودی را دریافت کرده و تازمانی که سیگنال با فرکانس ۱۰ کیلوهرتز و عرض پالس بین ۵۰ تا ۷۰ میکروثانیه می باشد، در خروجی خود یک سیگنال Valid تولید کند.



۳-۱ طراحی رادار

در این بخش می خواهیم نگاهی ساده به رادار داشته باشیم. نیاز این سامانه پردازش های سریع و بلادرنگ می باشد لذا برای این منظور از FPGA استفاده می شود. برای تشخیص فاصله یک هدف از رادار یک سیگنال پالس به سمت آن ارسال می شود و سپس با دریافت بازتاب این سیگنال و محاسبه فاصله زمانی بین دو پالس و داشتن سرعت نور می توان فاصله را تعیین نمود. برای این منظور یک ماژول طراحی کنید که به صورت پیوسته یک سیگنال با فرکانس ۵۰۰ مگاهرتز و دیوتی سایکل ۵ درصد تولید کند. سپس با دریافت بازتاب سیگنال (فرض کنید با همان فرکانس و دیوتی سایکل ارسال) فاصله آن را به صورت یک عدد ۶۴ بیتی unsigned قرار دهد. برای صحت سنجی باید در یک فاصله زمانی مشخص پس از ارسال پالس، پالس بازتاب را به صورت دستی به ماژول خود ارسال کنید.

[Radar - Wikipedia](#)



$$Distance = \frac{c \times t}{2}, \quad c = 300\,000\,000 \text{ m/s}$$

موفق باشید

نجفی زاده

کمک حل تمرین ها جهت پاسخگویی به سوالات:

ریحانه فرهمند، رها خداوردی