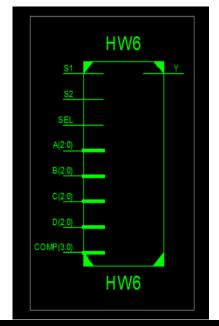
آنوشا شریعتی 9923041 تمرین 6 کد نویسی در سطح گیت

```
3 library IEEE;
4 use IEEE.STD LOGIC 1164.ALL;
5
                                                             کد نوشته شده در نرم افزار ISE:
6 entity HW6 is
       Port (A,B,C,D: in STD LOGIC VECTOR (2 downto 0);
7
              COMP : in STD LOGIC VECTOR (3 downto 0);
             S1, S2, SEL : in STD LOGIC;
             Y : out STD LOGIC);
10
11 end HW6;
12
                                                                  • در قسمت ENTITY به تعریف
13 architecture Behavioral of HW6 is
                                                               ورودي ها و خروجي مورد نياز
14
15 --MUX1,2
                                                                       در برنامه میپردازیم.
16
17 signal PSEL : STD_LOGIC ;
18
19 signal N : STD LOGIC VECTOR (2 downto 0);
20 signal M : STD_LOGIC_VECTOR (2 downto 0);
                                                                 • در قسمت ARCHITECTURE
                                                                  سیگنال های مورد نیاز را به
21
22 signal a1 : STD LOGIC VECTOR (2 downto 0);
                                                               صورت رو به رو تعریف میکنیم.
23 signal b1 : STD LOGIC VECTOR (2 downto 0);
24
25 signal a2 : STD LOGIC VECTOR (2 downto 0);
26 signal b2 : STD_LOGIC_VECTOR (2 downto 0);
27
28 --ADDER
29
30 signal SUM : STD LOGIC VECTOR (3 downto 0);
31 signal CARRY : STD LOGIC VECTOR (2 downto 1);
33 signal E : STD LOGIC VECTOR (3 downto 0);
                                                             • از خط 49 به بعد برنامه اصلی خود
34 signal F : STD LOGIC VECTOR (1 downto 0);
                                                               را فقط با استفاده از گیت های اند
36 -- COMPARATOR
                                                             و اور و نات و ایکس اور مینویسیم.
37
    signal S : STD LOGIC VECTOR (3 downto 0);
38
    signal SEL3 : STD LOGIC ;
39
40
    --MUX3
41
42
43 signal PSEL3 : STD LOGIC;
    signal G : STD LOGIC VECTOR (1 downto 0);
45
46 begin
47
48 --mux1,2
49 PSEL <= not (SEL) ;
50
51 a1(0) <= A(0) and PSEL;
52 a1(1) <= A(1) and PSEL;
```

```
53 a1(2) <= A(2) and PSEL;
54
55 a2(0) <= B(0) and SEL;
56 a2(1) <= B(1) and SEL;
57 a2(2) <= B(2) and SEL;
58
59 N(0) \le a1(0) or a2(0);
60 N(1) <= a1(1) or a2(1);
61 N(2) \le a1(2) or a2(2);
62
63 b1(0) <= C(0) and PSEL;
64 b1(1) <= C(1) and PSEL;
65 b1(2) <= C(2) and PSEL;
66
67 b2(0) <= D(0) and SEL;
68 b2(1) <= D(1) and SEL;
69 b2(2) <= D(2) and SEL;
70
 71 M(0) <= b1(0) or b2(0);
72 M(1) <= b1(1) or b2(1);
73 M(2) <= b1(2) or b2(2);
74
75 --fulladder
76
77 SUM(0) \leq N(0) xor M(0);
78 CARRY(1) <= N(0) and M(0);
79
 80 E(0) \le N(1) \times M(1);
 81 SUM(1) <= E(0) xor CARRY(1);
 82 E(1) <= E(0) and CARRY (1);
83 F(0) \le N(1) and M(1);
 84 CARRY(2) <= F(0) or E(1);
85
86 E(2) \le N(2) \times M(2);
 87 SUM(2) <= E(2) xor CARRY(2);
 88 E(3) <= E(2) and CARRY (2);
89 F(1) \le N(2) and M(2);
91
92 -- comparator
93
94 S(0) <= SUM(0) xnor COMP(0);
 95 S(1) <= SUM(1) xnor COMP(1);
 96 S(2) <= SUM(2) xnor COMP(2);
97 S(3) <= SUM(3) xnor COMP(3);
98
99 SEL3 <= S(0) and S(1) and S(2) and S(3);
100
101
102 --mux3
103 PSEL3 <= not (SEL3) ;
104
105 G(0) <= S1 and PSEL3 ;
106
107 G(1) <= S2 and SEL3;
108
109 Y \leq G(0) or G(1);
110
111 end Behavioral;
112
```

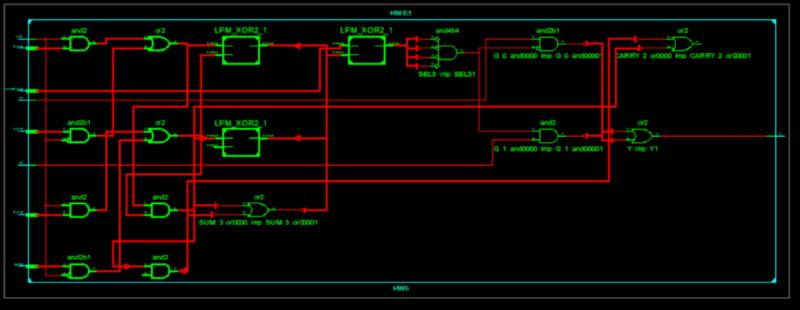
شماتیک مدار:

شماتیک کلی مدار مانند شکل زیر ماژولی با 3 ورودی تک بیتی و 4 ورودی 3 بیتی و یک ورودی 4 بیتی و یک دروجی 1 بیتی و یک خروجی 1 بیتی است.



با زدن بر روی شکل رو به رو گیت های استفاده شده به طور دقیق تری طبق شکل زیر نمایش داده میشوند.

و همچنین با کلیک بر روی بلوک های مختلف میتوان ساختار لایه های ریز تر آن را هم مشاهده کرد.



```
شبیه سازی مدار در محیط ISIM:
53
        stim proc: process
        begin
54
            A <= "000";
55
            B <= "111";
            C <= "1111";
                                                           مقادیر و رودی برای شبیه سازی در
            D <= "100";
58
            COMP <="1111";
59
60
            S1 <= '1';
                                                       تست بنچ در تصویر روبه رو نشان داده
            S2 <= '0';
61
            SEL <= '0';
62
                                                                                 شده اند
63
            wait for 100 ns;
            A <= "110";
64
            B <= "001";
65
            C <= "000";
66
            D <= "110";
67
68
            COMP <="1101";
            S1 <= '0';
69
            S2 <= '1';
70
            SEL <= '1';
71
            wait for 100 ns;
72
            A <= "110";
73
74
            B <= "110";
75
            C <= "110";
            D <= "1111";
76
            COMP <="0000";
77
            S1 <= '1':
78
            S2 <= '1';
79
            SEL <= '0';
80
            wait for 100 ns;
81
                                           در نهایت با و رودی های داده شده در قسمت قبل میتوان
            A <= "110";
82
            B <= "100";
83
                                             شبیه سازی به صورت زیر انجام داد و خروجی های
            C <= "000";
84
            D <= "101";
85
                                                                     مختلف را دریافت کرد.
            COMP <="1101";
86
            S1 <= '1';
87
            S2 <= '1';
88
            SEL <= '1';
89
     wait for 100 ns;
90
91
           wait;
93
        end process;
94
95
96 END;
```

