

ФГБОУ ВО “Чувашский государственный университет им. И. Н.
Ульянова” Факультет: ИВТ
Кафедра: Вычислительной техники
Предмет: Электронно-вычислительная машина и периферийные
устройства

Лабораторная работа №5
**Непривилегированные команды процессоров
x86**
Вариант №6

Выполнил: студент группы ИВТ-41-20
Галкин Дмитрий
Проверил: доцент Андреева А.А.

Чебоксары 2022 г.

Цель работы

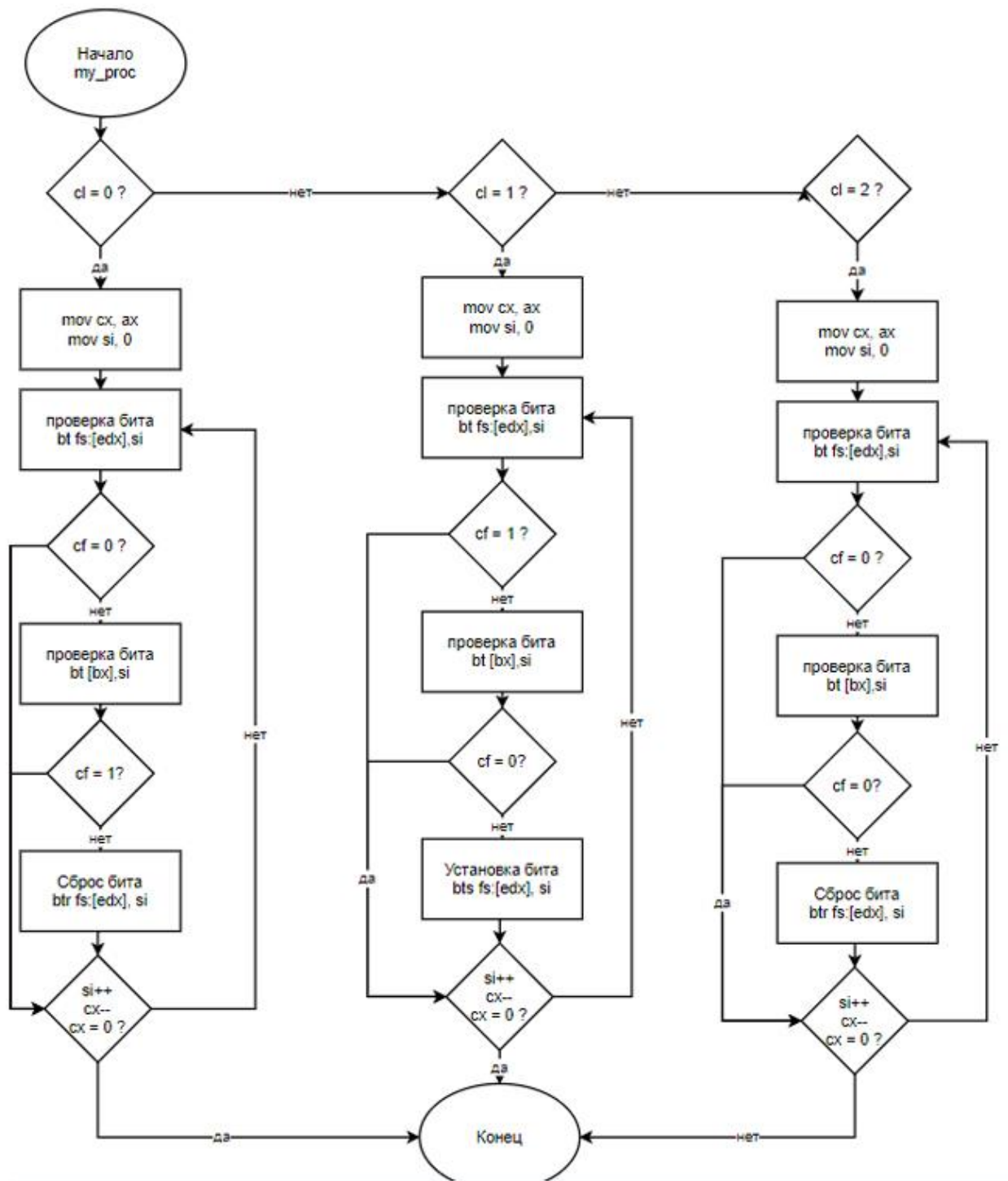
Познакомиться с особенностями реального режима микропроцессоров x86.

Текст задания

Даны два двоичных множества одинаковой длины, представленные в виде битовых строк. Написать процедуру, производящую в зависимости от значения регистра CL=0 – произведение, CL = 1- объединение, следующие действия: CL=2 – разность первого и второго множеств. Адрес первого множества FS:DX, второго – GS:BX, длина – AX. Результат записывается на место первого множества.

Общая схема задания





Текст подпрограммы

*; Даны два двоичных множества одинаковой длины,
; представленные в виде битовых строк. Написать процедуру,
; производящую в зависимости от значения регистра CL следующие действия
; CL = 0 - Произведение
; CL = 1 - Объединение
; CL = 2 - разность первого и второго множества
; Адрес первого множества - FS:DX
; Адрес второго множества - GS:BX
; Длина - AX
; Результат записывается на место первого множества*

; Как ассемблер расставляет префиксы 66 и 67 и как процессор их выполняет

.386

DATA segment para use16

multe_1 db 1100b ; Множество 1 (DX)

multe_2 db 0110b ; Множество 2 (BX)

DATA ends

CODE segment para use16

assume CS:CODE, DS:DATA

start:

mov ax, DATA; Загружаем данные из DATA

mov ds, ax

mov fs, ax

mov edx, 0

mov ebx, 0

mov dx, offset multe_1; Загружаем Множество 1

mov bx, offset multe_2; Загружаем Множество 2

mov ax, 0

mov al, 10

mov cl, 0

cmp cl, 0

je multiplication

cmp cl, 1

je addition

cmp cl, 2

je difference

jmp exit

;-----> Умножение

multiplication:

mov cx, ax

mov si, 0

```

start1:
    bt fs:[edx], si      ; Проверка бита
    jnc loop1            ; cf = 0
    bt gs:[ebx], si      ; Проверка бита
    jc loop1             ; cf = 1
    btr fs:[edx], si ; Проверка и сброс бита
loop1:
    inc si
    loop start1
    jmp exit
;-----> Объединение
addition:
    mov cx, ax
    mov si, 0
start2:
    bt fs:[edx], si      ; Проверка бита
    jc loop2            ; cf = 1
    bt gs:[ebx], si      ; Проверка бита
    jnc loop2           ; cf = 0
    btr fs:[edx], si ; Проверка и сброс бита
loop2:
    inc si
    loop start2
    jmp exit
;-----> Разность
difference:
    mov cx, ax
    mov si, 0
start3:
    bt fs:[edx], si      ; Проверка бита
    jnc loop3           ; cf = 0
    bt gs:[ebx], si      ; Проверка бита
    jnc loop3           ; cf = 1
    btr fs:[edx], si ; Проверка и сброс бита
loop3:
    inc si
    loop start3
;-----> Выход из процедуры
exit:
    mov ah, 4ch
    int 21h
;-----

```

CODE ends
end start

Пример работы программы

Исходная строка

```
File View Run Breakpoints Data Options Window Help
[ ]-CPU 80486- 1=[↑][↓]
cs:0000 B8AD44 mov ax,44AD ax 44AD c=0
cs:0003 8ED8 mov ds,ax bx 0000 z=0
cs:0005 8EE0 mov fs,ax cx 0000 s=0
cs:0007 66BA00000000 mov edx,00000000 dx 0000 o=0
cs:000D BA0000 mov dx,0000 si 0000 p=0
cs:0010 BB0100 mov bx,0001 di 0000 a=0
cs:0013 B80000 mov ax,0000 bp 0000 i=1
cs:0016 B010 mov al,10 sp 0000 d=0
cs:0018 B102 mov cl,02 ds 44AD
cs:001A 80F900 cmp cl,00 es 449D
cs:001D 7410 je 002F ss 44AC
cs:001F 90 nop cs 44AE
cs:0020 90 nop ip 0007

ds:0000 09 0C 00 00 00 00 00 00 0?
ds:0008 00 00 00 00 00 00 00 00
ds:0010 B8 AD 44 8E D8 8E E0 66 |DÄ+äcf
ds:0018 BA 00 00 00 00 BA 00 00 ||

ss:0002 6568
ss:0000 6474

F1-Help F2-Bkpt F3-Mod F4-Here F5-Zoom F6-Next F7-Trace F8-Step F9-Run F10-Menu
```

Результат работы программы

```
File View Run Breakpoints Data Options Window Help
[ ]-CPU 80486- 1=[↑][↓]
cs:000A E2E8 loop 0074 ax 0010 c=0
cs:000C B44C mov ah,4C bx 0001 z=0
cs:000E CD21 int 21 cx 0000 s=0
cs:0090 0000 add [bx+si],al dx 0000 o=0
cs:0092 0000 add [bx+si],al si 0010 p=0
cs:0094 0000 add [bx+si],al di 0000 a=1
cs:0096 0000 add [bx+si],al bp 0000 i=1
cs:0098 0000 add [bx+si],al sp 0000 d=0
cs:009A 0000 add [bx+si],al ds 44AD
cs:009C 0000 add [bx+si],al es 449D
cs:009E 0000 add [bx+si],al ss 44AC
cs:00A0 0000 add [bx+si],al cs 44AE
cs:00A2 0000 add [bx+si],al ip 000C

ds:0000 01 0C 00 00 00 00 00 00 0?
ds:0008 00 00 00 00 00 00 00 00
ds:0010 B8 AD 44 8E D8 8E E0 66 |DÄ+äcf
ds:0018 BA 00 00 00 00 BA 00 00 ||

ss:0002 6568
ss:0000 6474
```

Вывод

Я ознакомился с особенностями реального режима микропроцессора x86.