

Állománynév: aramkorok_10log_alapok01.pdf

Irodalom: Tankönyv: Haizmann J., Varga S. és Zoltai J., „Elektronikus áramkörök,” Tankönyvkiadó, Budapest, 1992 (javasolt, pp. 295-340, 347-358)

Előadó jegyzetei: <http://users.itk.ppke.hu/~kolumban/aramkorok/>

R. J. Smith & R. C. Dorf, „Circuits, Devices and Systems,” Wiley, 5th Edition (kevésbé ajánlott).

10. Logikai alapáramkörök és logikai áramkörcsaládok. Digitális áramkörökben mért jelalakok jellemzése

Oktatási célkitűzés:

Bevezetés a logikai áramkörök használatába, logikai rendszerek blokkdiagram szintű kezelésének bemutatása

Az áramköri és blokkdiagram szintű tervezés megközelítése

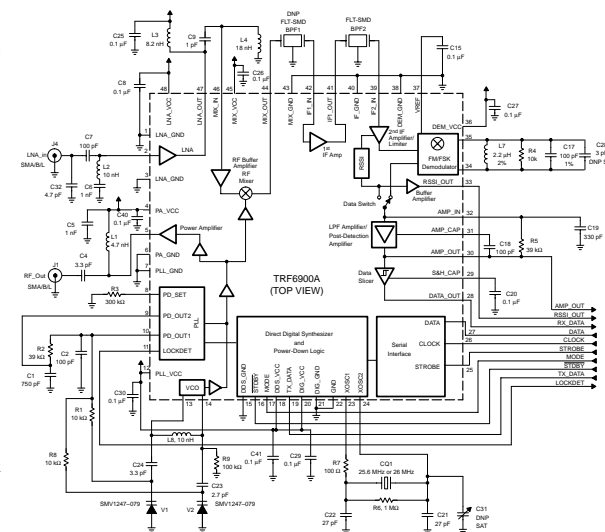
TRF6900A SoC adó-vevő

Tervezési szintek:

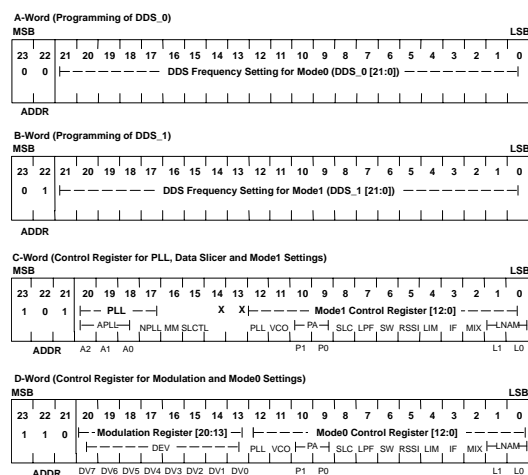
- Áramköri szint
 $C_{32} - C_7 - L_2 - C_6$ be-
meneti illesztő áramkör
- Blokkdiagram szint
„Serial Interface” és „Di-
rect Digital Synthesizer and
Power-Down Logic”

Blokkdiagram szint:

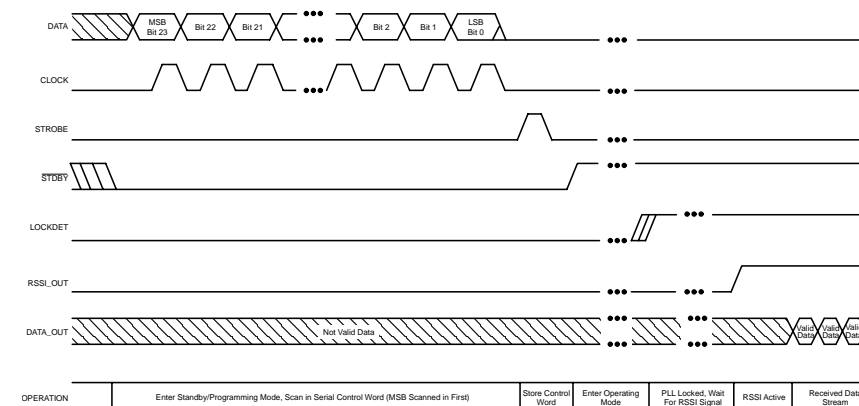
- Belső felépítés irreleváns
- Fontos a funkció
- Kellenek az interface adatok
(pl. jelalakok, terhelések)



A TRF6900A SOC áramkör vezérlése



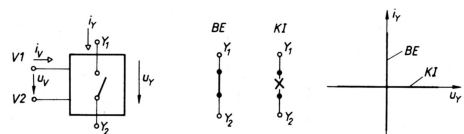
A vezérlő szavak soros beléptetése



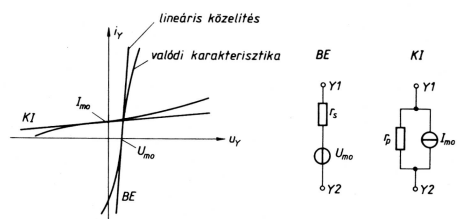
OPERATION	Enter Standby/Programming Mode, Scan in Serial Control Word (MSB Scanned in First)	Store Control Word	Enter Operating Mode	PLL Locked, Wait For RSSI Signal	RSSI Active	Received Data Stream
-----------	--	--------------------	----------------------	----------------------------------	-------------	----------------------

Félvezető eszközök kapcsoló üzemű működése

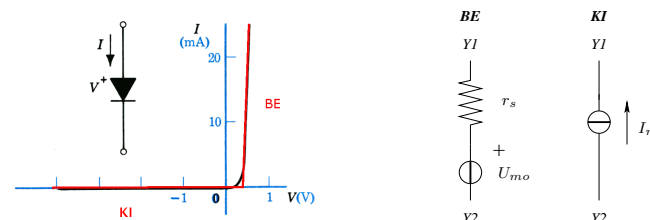
Az ideális kapcsoló állapotai és karakterisztikái



A valóságos kapcsoló karakterisztikái és helyettesítő képei



Félvezető dióda kapcsoló üzemű viselkedése

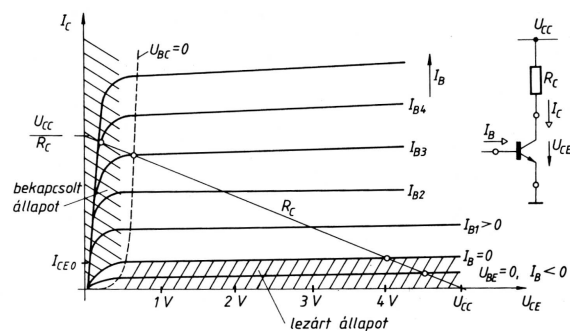


- Vedd észre:
- Bekapcsolt állapot: Kb. 0,7–0,8 V esik rajta, egy feszültségforrás és egy ellenállás soros kapcsolásával helyettesíthető
 - Kikapcsolt állapot: Szakadással helyettesíthető

Schottky dióda:

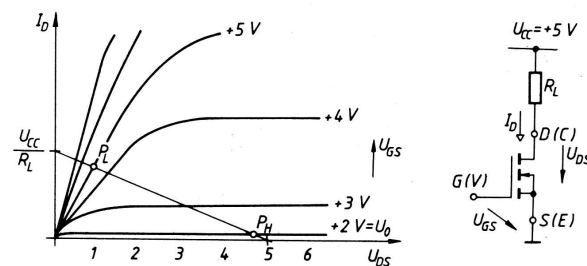
- Fém-félvezető átmenet
- Jóval kisebb nyitóirányú feszültség, tipikusan 0,15–0,45 V
- Jóval rövidebb kapcsolási idők

Bipoláris tranzisztor kapcsoló üzemű viselkedése



Vedd észre: Logikai szempontból a fenti áramkör egy **invertert** valósít meg

MOS tranzisztor kapcsoló üzemű viselkedése

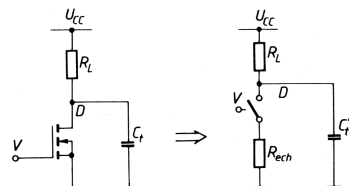


Vedd észre: Logikai szempontból a fenti áramkör egy **invertert** valósít meg

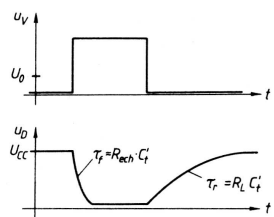
MOS tranzisztoros
inverter

Kapcsolási rajza

Helyettesítő képe

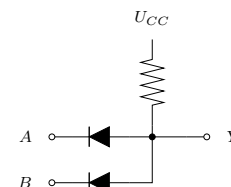


Jelalakjai



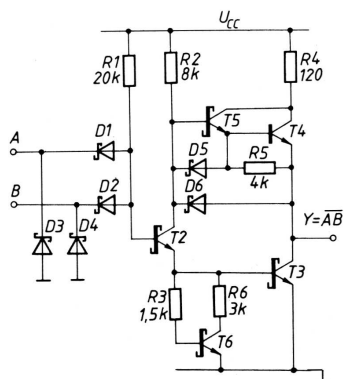
Egyszerű kapuk áramköri felépítése

Diódás ÉS kapu és annak igazságtáblája

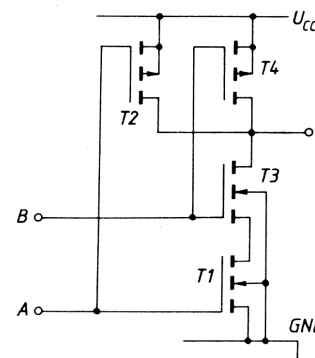


A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

- Pozitív logika: H szint pozitívabb mint a L szint
- Negatív logika: H szint negatívabb mint a L szint

TTL LS **NAND** kapu és annak igazságtáblája

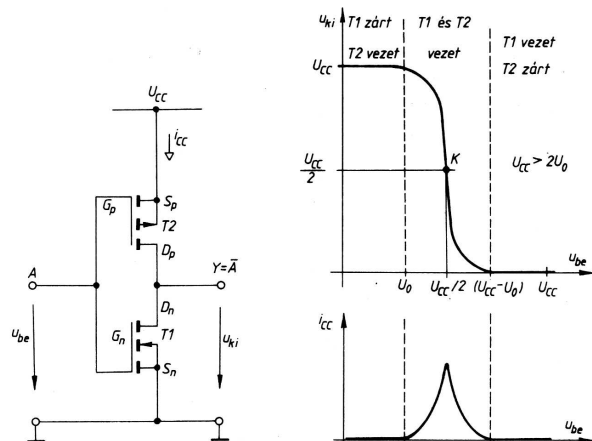
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

CMOS **NAND** kapu és annak igazságtáblája

A	B	Y	R_{ki}
L	L	H	$R_p/2$
L	H	H	R_p
H	L	H	R_p
H	H	L	$2R_n$

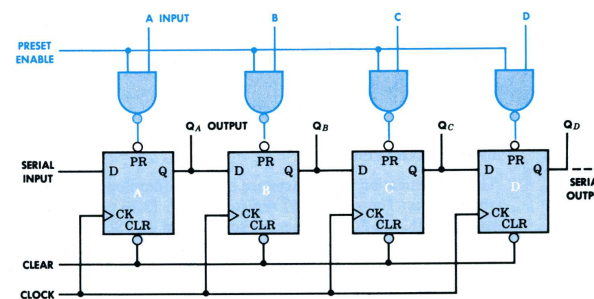
$R_n, R_p = a$ vezető n- ill.
p-csatornás tranzisztor
csatornaellenállása

CMOS inverter átkapcsolási folyamata és áramfelvétele



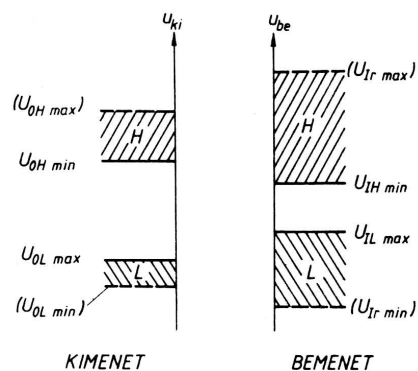
Logikai rendszerek tervezésének alapelvei

Példa: Egy 4-bites shiftregiszter logikai kapcsolása



Interface adatok: 1. Komparálási szint, H és L logikai szintek
 2. Terhelhetőség: Fan-out és fan-in
 3. AC jellemzők: Késleltetés, jelszélesség, stb

1. Logikai szintek, zavarvédetség



TTL áramkörcsaládok jellemző paraméterei

Áramköri jellemzők		TTL Áramkörcsalád						Dimenzió
		74	74S	74F	74LS	74AS	74ALS	
tipikus	Jelterj. idő	t_{pd}	10	3	3	10	4	1,7
	Disszipáció	P_D	10	20	4	2	8	1
	H szint	U_H	3,4	3,4	3,4	3,4	3,4	3,4
	Komp. szint	U_K	1,4	1,25	1,4	1,1	1,4	1,4
	L szint	U_L	0,2	0,35	0,3	0,35	0,35	0,35
worst-case	Logikai szintek	$U_{OH\ min}$	2,4	2,7	2,7	2,7	$(U_{CC}-2)$	$(U_{CC}-2)$
		$U_{IH\ min}$	2,0	2,0	2,0	2,0	2,0	2,0
		$U_{OL\ max}$	0,4	0,5	0,5	0,5	0,5	0,5
		$U_{IL\ max}$	0,8	0,8	0,8	0,8	0,8	0,8
	Bemenet terhelése	$I_{IH\ max}$	40	50	20	20	20	20
		$I_{IL\ max}$	-1,6	-2	-0,6	-0,4	-0,5	-0,1
	Kimenet terhelhetősége	$I_{OH\ max}$	-0,4	-1	-1	-0,4	-2	-0,4
		$I_{OL\ max}$	16	20	20	8	20	8

2.(a). Egységterhelés (Unit Load, UL) definíciója

1 TTL Unit Load (U.L.) = 40 μ A
in the HIGH state (Logic "1")

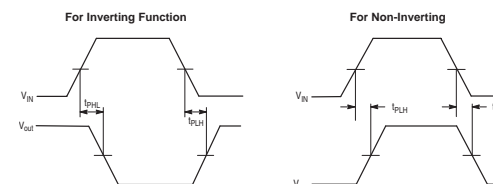
1 TTL Unit Load (U.L.) = 1.6 mA
in the LOW state (Logic "0")

2.(b). TTL logikai áramkörcsaládok terhelhetősége és terhelései

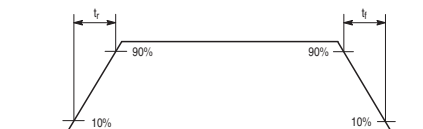
FAMILY	INPUT LOAD		OUTPUT DRIVE	
	HIGH	LOW	HIGH	LOW
74LS00	0.5 U.L.	0.25 U.L.	10 U.L.	5 U.L.
7400	1 U.L.	1 U.L.	20 U.L.	10 U.L.
9000	1 U.L.	1 U.L.	20 U.L.	10 U.L.
74H00	1.25 U.L.	1.25 U.L.	25 U.L.	12.5 U.L.
74S00	1.25 U.L.	1.25 U.L.	25 U.L.	12.5 U.L.
74 ALS	0.5 U.L.	0.0625 U.L.	10 U.L.	5 U.L.

3. AC jellemzők

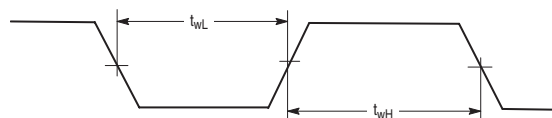
Késleltetési idők definíciója



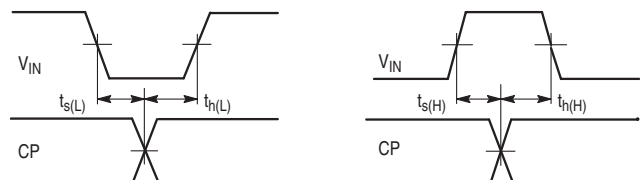
Fel- és lefutási idők definíciója



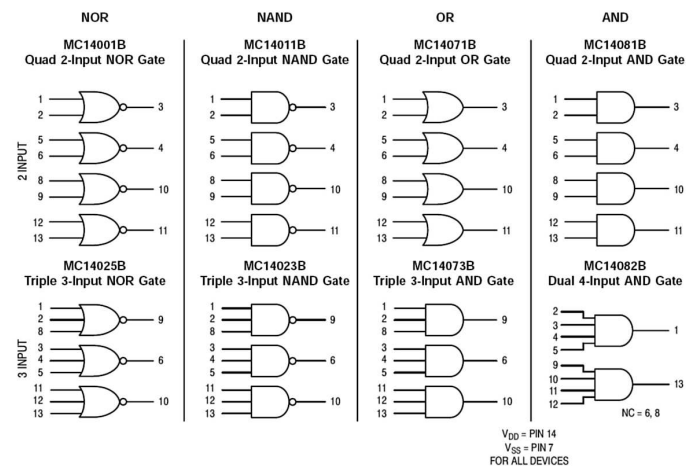
Pulzus szélességének definíciója



Set-up (előkészítési) és hold (tartási) idők definíciója



Logikai kapuk rajzjelei



CMOS logikai áramkörcsalád adatai

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V _{DD} Vdc	- 55 °C		25 °C		125 °C		Unit
			Min	Max	Min	Typ. ⁽¹⁾	Max	Min	
Output Voltage V _{OH} = V _{DD} or 0	"0" Level	V _{OL}	5.0	—	0.05	—	0	0.05	Vdc
		10	—	0.05	—	0	0.05	—	
		15	—	0.05	—	0	0.05	0.05	
V _{OL} = 0 or V _{DD}	"1" Level	V _{OH}	5.0	4.95	—	4.95	5.0	—	Vdc
		10	9.95	—	9.95	10	—	9.95	
		15	14.95	—	14.95	15	—	14.95	
Input Voltage (V _I = 4.5 or 0.5 Vdc) (V _I = 9.0 or 1.0 Vdc) (V _I = 13.5 or 1.5 Vdc)	"0" Level	V _{IL}	5.0	—	1.5	—	2.25	1.5	Vdc
		10	—	3.0	—	4.50	3.0	—	
		15	—	4.0	—	6.75	4.0	—	
	"1" Level	V _{IH}	5.0	3.5	—	3.5	2.75	—	Vdc
		10	7.0	—	7.0	5.50	—	7.0	
		15	11	—	11	8.25	—	11	
Output Drive Current (V _{OH} = 2.5 Vdc) (V _{OH} = 4.5 Vdc) (V _{OH} = 9.5 Vdc) (V _{OH} = 13.5 Vdc)	Source	I _{OH}	5.0	—3.0	—	—4.2	—	—1.7	mAdc
		10	—	—0.64	—	—0.51	—	—0.36	
		15	—	—1.6	—	—1.3	—	—0.9	
	Sink	I _{OL}	5.0	—4.2	—	—3.4	—	—8.8	
		10	0.64	—	0.51	0.88	—	0.36	mAdc
		15	1.6	—	1.3	2.25	—	0.9	
Input Current (V _{IN} = 1.5 Vdc)		I _{II}	5.0	4.2	—	3.4	6.8	—	
		15	—	±0.1	—	±0.00001	±0.1	—	±1.0
									µAdc
Input Capacitance (V _{IN} = 0)		C _{IN}	—	—	—	5.0	7.5	—	—
									pF
Quiescent Current (Per Package)		I _{QD}	5.0	—	0.25	—	0.0005	0.25	—
		10	—	0.5	—	0.0010	0.5	—	7.5
		15	—	1.0	—	0.0015	1.0	—	15
Total Supply Current ^{(4) (5)} (Dynamic plus Quiescent, Per Gate, C _L = 50 pF)		I _T	5.0						µAdc
		10							
		15							

3. Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

4. The formulas given are for the typical characteristics only at 25 °C.

5. To calculate total supply current at loads other than 50 pF:
I_{T(C_L)} = I_T(50 pF) + (C_L - 50) V/k

where: I_T is in µA (per package), C_L in pF, V = (V_{DD} - V_{SS}) in volts, f in kHz is input frequency, and k = 0.001 x the number of exercised gates per package.

Vedd észre:
Komparálási szint $\frac{V_{DD}}{2}$