PENGGUNAAN KAPASITOR BANK UNTUK MEMPERBAIKI FAKTOR DAYA DAN MENGURANGI RUGI-RUGI DAYA MENGGUNAKAN FUZZY LOGIC CONTROLLER DI QUEST HOTEL KUTA BADUNG

I Dewa Gede Wiadnya Wiantara¹, I Made Mataram², Ida Bagus Gd. Manuaba³
Program Studi Teknik Elektro, Fakultas Teknik, Universitas Udayana Denpasar – Bali Email: wiadnyadewa@gmail.com, mataram@unud.ac.id ², ibgmanuaba@unud.ac.id ³

Abstrak

Quest Hotel Kuta merupakan sebuah usaha yang bergerak dalam jasa penginapan. Untuk menunjang kebutuhan operasional hotel terdapat penggunaan alat kelistrikan yang sebagian besar bersifat induktif. Penggunaan beban induktif yang tinggi dapat menghasilkan daya reaktif yang tinggi, sehingga berpengaruh pada faktor daya dikarenakan daya aktif yang didapatkan dari daya yang terpasang akan menjadi sedikit. Berdasarkan hasil pengukuran di Quest Hotel Kuta faktor daya yang terukur 0,70, sedangkan PLN membebankan biaya kelebihan kVARH pada pelanggan jika rata-rata faktor daya kurang dari 0,85. Untuk dapat memperbaiki faktor daya yang rendah dapat dilakukan dengan menggunakan cara pemasangan kapasitor bank, kapasitor berfungsi membangkitkan daya reaktif yang dibutuhkan pada beban induktif. Umumnya faktor daya pada konsumen dapat berubah. Untuk menyetarakan dari perubahan faktor daya, kapasitor bank dirangkai bekerja banyak langkah/multi step. Kapasitor bank yang bekerja multi step terdiri dari beberapa kapasitor dengan kapasitas sama atau berbeda. Berdasarkan hasil pengukuran sebelum menggunakan metode fuzzy logic control faktor daya yang diukur 0,70 sampai 0,74 sedangkan kapasitor yang terpasang 12,5 kVAR sampai 25 kVAR. Setelah menggunakan metode fuzzy logic controller faktor daya yang didapat 0,80 sampai 0,87 dan kapasitas kapasitor dengan menggunakan metode 13,1 kVAR sampai 22,4 kVAR. Sedangkan rugi – rugi daya sebelum menggunakan metode fuzzy logic controller 26220,5 watt. Setelah menggunakan metode fuzzy logic controller rugi – rugi daya yang terhitung 23214,45 watt.

Kata Kunci: fuzzy logic controller, faktor daya, kapasitor bank, beban induktif.

Abstract

Quest Hotel Kuta is a place of business engaged in lodging services. To support operational needs, the hotel uses electrical equipment, most of which are inductive. The use of high inductive loads can produce high reactive power, depending on the power factor because the active power obtained from the installed power will be less. Based on the measurement results at Quest Hotel Kuta the measured power factor is 0.70, while PLN charges the excess cost of kVARH to the customer if the average power factor is less than 0.85. To be able to improve the low power factor can be done by using a capacitor bank, the capacitor uses the reactive power required at the inductive load. Changing the power factor in consumers can change. To equalize the power change factor, the capacitor bank is assembled to work multiple steps / multi steps. Multi-step capacitor banks consist of several capacitors with the same or different capacities. Based on the results of measurements before using the fuzzy logic method, the obtained power factor is 0.70 to 0.74 while the capacitors are installed from 12.5 kVAR to 25 kVAR. After using the fuzzy logic controller method the power factor obtained is 0.80 to 0.87 and capacitors using the 13.1 kVAR to 22.4 kVAR method. Whereas the power losses before using the fuzzy logic controller method are 26220.5 watts. After using the fuzzy logic controller method, the power losses incurred were 23214.45 watts.

Keywords: fuzzy logic controller, power factor, capacitor bank, inductive load.

1. PENDAHULUAN

Quest Hotel Kuta merupakan sebuah usaha yang bergerak dalam bidang jasa penginapan, penyediaan minuman, makanan, dan fasilitas lainnya. Untuk menunjang

kebutuhan oprasional hotel terdapat penggunaan alat kelistrikan yang sebagian besar bersifat induktif. Penggunaan beban induktif yang tinggi dapat menghasilkan daya reaktif yang tinggi sehingga berpengaruh pada faktor daya dan dapat menyebabkan kerugian pada konsumen, dikarenakan daya aktif yang didapatkan dari daya yang terpasang akan menjadi sedikit.

Pada umumya faktor daya konsumen dapat berubah-ubah. Untuk mengimbangi dengan perubahan faktor daya kapasitor bank dirancang bekerja multi / banyak langkah, kapasitor bank yang bekerja banyak langkah terdiri dari beberapa kapasitor dengan kapasitas sama atau berbeda. Karena tidak ada parameter yang dapat dijadikan acuan pemilihan kapasitor dalam per menyebabkan kapasitor bank tidak bekerja secara efektif [1]. Aplikasi filter daya aktif haybrid untuk mengurangi kerugian karena distorsi harmonik. Studi kasus di hotel kota, aplikasi yang digunakan untuk simulasi filter menggunakan Simulink matlab. yang dicapai dalam studi kasus ini adalah Simulink filter pada matlab, memperbaiki faktor daya, dan mengurangi kehilangan daya [2].

Logika fuzzy merupakan metode yang dipakai untuk mengatasi hal yang sesuai pada masalah yang memiliki banyak jawaban. Pemahaman Logika Fuzzy menyediakan cara untuk memahami kinerja sistem dengan cara menilai input dan output sistem dari hasil pengamatan. Logika Fuzzy menyediakan cara untuk menggambarkan kesimpulan pasti dari informasi yang samar-samar, ambigu atau tidak tepat [3]

2. APLIKASI KAPASITOR BANK

2.1. Daya Semu

Daya semu adalah hasil perkalian dari tegangan dan arus. Satuan dari daya semu ialah volt ampere (VA).

Persamaan daya semu dapat dirumuskan sebagai berikut.

$$S = V \cdot I$$
 (1)

Keterangan:

S adalah Daya Semu (VA) V adalah Tegangan (V)

I adalah Arus (A)

2.2. Faktor Daya

Faktor daya merupakan perbandingan dari daya aktif (W) dengan daya semu (VA) dinyatakan dalam cos phi atau disebut dengan *Power Factor* (PF).

Secara matematika dirumuskan sebagai berikut.

$$PF = \frac{P}{S} = \frac{V I \cos \varphi}{V I} = \cos \varphi \tag{2}$$

Keterangan:

PF adalah Power Factor

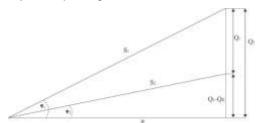
P adalah Daya Aktif (W)

S adalah Daya Semu (VA)

2.3. Perbaikan Faktor Daya

Pada perbaikan faktor daya ini bertujuan untuk menaikkan nilai cos phi yang rendah sampai tercapainya standar nilai cos phi sebesar 0,85. Sudut yang didapat pada daya nyata (P) dengan daya semu (S) adalah sudut cos phi. [4].

Prinsip perbaikan faktor daya dapat ditunjukkan pada gambar 1.



Gambar 1. Prinsip Perbaikan Faktor Daya [5]

Perhitungan perbaikan faktor daya berdasarkan *Lesson In Circuit Volume II- AC* dengan menggunakan kapasitor [6].

Perhitungan faktor daya tanpa menggunakan kapasitor sebagai berikut.

$$S_1 = Vin . I$$
 (3)

Perhitungan kapasitor yang dibutuhkan untuk perbaikan sebagai berikut.

$$Q_1 = \sqrt{S^2 - P^2} \tag{4}$$

$$X_c = \frac{Vin^2}{Q_1}$$
 (5)

$$C = \frac{1}{2 \cdot \pi \cdot f \cdot X_C} \tag{6}$$

Perhitungan faktor daya menggunakan sebagai berikut.

$$X_C = \frac{1}{2 \cdot n \cdot f \cdot C} \tag{7}$$

$$I_2 = \frac{Vin}{\chi_c} \tag{8}$$

$$Q_{capactif} = \frac{v_{in^2}}{x_c}$$
(9)

$$Q_{total} = Q_{inductif} - Q_{capacitif}$$
 (10)

$$S_2 = \sqrt{Q_{total}^2 + P^2} \tag{11}$$

$$PF_2 = \frac{P}{S_2} \tag{12}$$

Keterangan:

P adalah Daya Nyata (W)
 V_{in} adalah Tegangan Input (V)
 S₁ adalah Daya Semu Lama (VA)
 S₂ adalah Daya Semu Baru (VA)

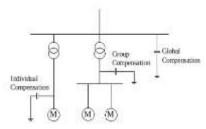
Q₁ adalah Daya Reaktif Lama (VAR)
 Q_c adalah Daya Reaktif kapasitor (VAR)
 Q_{total} adalah Total Daya Reaktif (VAR)

Q_{total} adalah Total Daya Reaktif (PF₁ adalah *Power Factor* Lama adalah *Power Factor* Baru C adalah Kapasitor (µF)
I₂ adalah Arus baru (A)
f adalah Frekuensi (Hz)

 π adalah 3,14

2.4. Kapasitor Bank

Kapasitor bank adalah rancangan dari beberapa kapasitor yang saling terhubung secara seri atau paralel yang digunakan untuk memberikan kompensasi daya reaktif. Pemasangan kapasitor bank dapat dijabarkan menjadi tiga bagian yaitu global compensation, group compensation, dan individual compensation dapat ditunjukkan pada gambar 2.

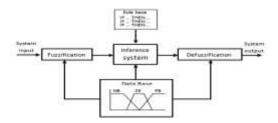


Gambar 2. Instalasi Kapasitor Bank [7]

2.5. Logika *Fuzzy*

Logika fuzzy merupakan logika bernilai banyak yang dapat mendefinisikan nilai diantara keadaan konvensional seperti hitam atau putih, ya atau tidak, benar atau salah, dan sebagainya. Penalaran logika fuzzy menyediakan cara memahami kinerja dari sistem dengan cara menilai input dan output sistem dari hasil pengamatan.

Ada tiga pengolahan terutama jika mau mengimplementasikan logika *fuzzy* pada suatu alat, yaitu fuzzifikasi, evaluasi *rule*, dan defuzzifikasi, ditunjukkan pada gambar 3.



Gambar 3. Implementasi *Fuzzy Logic* pada suatu perangkat

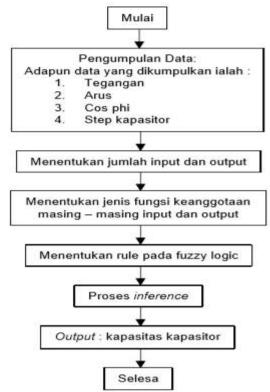
3. METODE *FUZZY*

3.1. Rancangan fuzzy logic

Metode *Fuzyy logic* dalam pembuatan simulasi kapasitor *bank*, dengan menggunakan 6 *input*. yaitu 3 *input* arus R,S,T. 3 *input* tegangan R,S,T. Fungsi keanggotaan berjenis *trimf* dengan 5 kuantisasi. Dan 1 *output* yaitu kapasitas kapasitor. Fungsi keanggotaan berjenis *trimf* dengan 5 kuantisasi, dan *rule base* akan menyesuaikan dengan jumlah input dan jumlah kuantisasi.

3.2. Diagram Alur Analisis

Metode perancangan menggunakan diagram alir (*flow chart*) yang menggambarkan proses kerja sistem perbaikan faktor daya dan kVAR kapasitor bank Menggunakan metode *fuzzy logic controller*. Pada gambar 4 dibawah ini menunjukkan diagram alir (*flow chart*).



Gambar 4. Blok Alur Program

4. HASIL DAN PEMBAHASAN

4.1. Hasil Data Arus, Tegangan, Serta Cos φ Pada Setiap Fasa R,S,T

Data *step* kapasitor yang terpasang adalah 12 *step* kapasitor, *step* kapasitor 1 sampi *step* kapasitor 4 bernilai 12,5 kVAR dan *step* kapasitor 5 sampai *step* kapasitor 12

bernilai 25 kVAR. Sedangkan data arus, tegangan dan $\cos \varphi$ pada fasa R,S,T didapat dengan cara prngukuran menggunakan alat ukur tang ampere *HIOKI 3286-20*, berikut tabel data *Step* Kapasitor, Arus, Tegangan, dan $\cos \varphi$ pada setiap fasa R,S,T. Dapat dilihat pada tabel 1.

Tabel 1. Data Hasil Ukur Arus, Tegangan, dan $Cos \varphi$ R,S,T Pada Step Kapasitor

	Step	Kapasitas	Fasa	Arus	Tegangan	Cos
No	Kapasitor	Kapasitor		(1)	(V)	phi (φ)
			R	114,5	232,8	0,74
1	Step 1	12,5kVAR	S	113	232,8	0,74
		·	T	114,5	232,8	0,74
			R	112,5	232,2	0,74
2	Step 2	12,5kVAR	S	113	232,2	0,74
			T	113	232,2	0,74
			R	113	231,9	0,74
3	Step 3	12,5kVAR	S	112,5	231,9	0,74
			T	113	231,9	0,74
			R	112,5	231,9	0,74
4	Step 4	12,5kVAR	S	113	231,9	0,74
			T	112,5	231,9	0,74
			R	110,8	229	0,73
5	Step 5	25 kVAR	S	110,8	229	0,73
			T	110	229	0,73
			R	110	228,2	0,73
6	Step 6	25 kVAR	S	110,8	228,2	0,73
			T	110,8	228,2	0,73
			R	110	228,3	0,73
7	Step 7	25 kVAR	S	110	228,3	0,73
			T	110,8	228,3	0,73
			R	108,1	228,6	0,73
8	Step 8	25 kVAR	S	108,8	228,6	0,73
			T	108,8	228,6	0,73
			R	83	207,5	0,70
9	Step 9	25 kVAR	S	83,6	207,5	0,70
			T	83	207,5	0,70
			R	82,2	208	0,70
10	Step 10	25 kVAR	S	82,2	208	0,70
			T	82,2	208	0,70
			R	83,6	208	0,72
11	Step 11	25 kVAR	S	82,2	208	0,72
			T	83,6	208	0,72
			R	82,2	207,5	0,72
12	Step 12	25 kVAR	S	83,6	207,5	0,72
	3.24 .2		T	82,2	207,5	0,72

4.2. Perhitungan Kapasitas Kapasitor dan $Cos \varphi$ Pada Setiap Fasa Step Kapasitor

Setelah dilakukan pengukuran maka tahap selanjutnya dilakukan perhitungan, untuk mengetahui hasil perbedaan $\cos \varphi$ dan kapasitas kapasitor pada setiap step kapasitor dengan hasil perhitungan. Maka didapat hasil

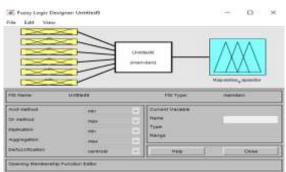
perhitungan berupa nilai $\cos \varphi$ dan kapasitas kapasitor. Dapat dilihat pada tabel 2.

Tabel 2. Hasil Perhitungan Kapasitas Kapasitor dan $Cos \varphi$ R,S,T Pada Setiap Step Kapasitor

No	Step Kapasitor	Fasa	Arus (1)	Tegangan (V)	Kapasitas Kapasitor	Cos phi (φ)
- 8	Step 1	R	114,5	232,8	8 457	0,73
1		S	113	232,8	17,9	0,73
		T	114,5	232,8	kVAR	0,73
		R	112,5	232,2		0,73
2	Step 2	S	113	232,2	17,6	0,73
	833758	Т	113	232,2	kVAR	0,73
		R	113	231,9		0,73
3	Step 3	S	112,5	231,9	17,6	0,73
		T	113	231,9	kVAR	0,73
		R	112,5	231,9		0,73
4	Step 4	S	113	231,9	17,5	0,73
	E35000000	T	112,5	231,9	kVAR	0,73
		R	110,8	229		0,72
5	Step 5	S	110,8	229	17,3	0,72
		T	110	229	kVAR	0,72
- 8	Step 6	R	110	228,2	9	0,73
6		S	110,8	228,2	17,1 kVAR	0,73
6		T	110,8	228,2		0,73
	Step 7	R	110	228,3	17,1	0,73
7		S	110	228,3		0,73
		T	110,8	228,3	kVAR	0,73
- 7	Step 8	R	108,1	228,6	16,9	0,72
8		S	108,8	228,6		0,72
ira		T	108,8	228,6	kVAR	0,72
		R	83	207,5		0,70
9	Step 9	S	83,6	207,5	12,2	0,70
	0.00	T	83	207,5	kVAR	0,70
		R	82,2	208	3	0,70
10	Step 10	S	82,2	208	12,2 kVAR	0,70
100		T	82,2	208		0,70
	Step 11	R	83,6	208		0,71
11		S	82,2	208	12 kVAR	0,71
35		Т	83,6	208	72,000	0,71
T	Step 12	R	82,2	207,5	12 kVAR	0,72
12		S	83,6	207,5		0,72
1573		Т	82,2	207,5	U.S. 080 0 0 0 0	0,72

4.3. Pemodelan Data Arus, Tegangan R,S,T, dan Kapasitas Kapasitor pada Fuzzy Logic Controller

Untuk dapat membuat pemodelan kapasitas kapasitor menggunakan *Fuzzy Logic Controller*, data penelitian yang diperlukan adalah nilai arus I_R, I_S, I_T, sebagai *input* 1,2,3, nilai tegangan V_R, V_S, V_T, sebagai *input* 4,5,6 dan nilai kapasitas kapasitor sebagai *output*. Sehingga dengan parameter tersebut dapat disusun *membership function* dari *input* dan *output* serta *rule base* dari sistem *fuzzy*. Dapat dilihat pada gambar 5.



Gambar 5. Disain variabel input dan output dari fuzzy logic controller

4.3.1 *Rule Base* Arus, Tegangan dan Kapasitas Kapasitor

Setelah melakukan proses penentuan membership function in dan out, maka langkah berikutnya ialah menentukan rule base yang memperlihatkan hubungan input 1,2,3. Input 4,5,6 dan output kapasitas kapasitor yang disebut interfacing. Membership function yang terdiri dari enam input dan satu output dapat menghasilkan 5 Membership function dengan 25 rule base pada satu input fasa arus dan tegangan. Input 1,2,3 adalah arus R,S,T. input 4,5,6 adalah tegangan R,S,T dan output adalah kapasitas kapasitor. Pada gambar 6 menunjukkan Rule base dari arus, tegangan dan kapasitas kapasitor memakai logika fuzzy.



Gambar 6. Rule base I_R, I_S, I_T, dan V_R, V_S, V_T, serta kapasitas kapasitor

4.3.2. Fuzzy Inference Lima Membership Function pada Kapasitor Bank

dengan diasumsikan bahwa *input* I_R , I_S , I_T , berupa *input* arus, dan *input* V_R , V_S , V_T , berupa *input* tegangan, pada korelasi ini memiliki dua aturan, lalu keluaran dari setiap aturan tersebut dapat mengimplikasikan berupa irisan (fungsi MIN) dari keanggotaan *input*. Lalu hasil implikasi itu akan diagregasi menjadi gabungan (fungsi MAX). dapat dilihat pada gambar 7.



Gambar 7. Implikasi serta agregasi lima membership function pada kapasitor bank

Setelah dilakukan proes implikasi dan agregasi lima *Membership function* dan *defuzzifikasi* pada setiap step kapasitor maka didapatkan hasil berupa nilai kapasitas kapasitor. Tabel 3 menunjukkan hasil *output* kapasitas kapasitor setelah menggunakan metode *fuzzy logic controller*.

Tabel 3. Hasil *Output* kapasitas kapasitor menggunakan fuzzy logic controller

No	Step Kapasitor	Fasa	Arus (1)	Tegangan (V)	Kapasitas Kapasitor
		R	114,5	232,8	
1	Step 1	S	113	232,8	13,1
	0.0000000000000000000000000000000000000	Т	114,5	232,8	kVAR
- 1		R	112,5	232,2	
2	Step 2	S	113	232,2	13,9
		T	113	232,2	kVAR
- 3		R	113	231,9	
3	Step 3	S	112,5	231,9	14 kVAR
	000000000000000000000000000000000000000	T	113	231,9	na sananana
		R	112,5	231,9	
4	Step 4	S	113	231,9	14,1
	. 22	T	112,5	231,9	kVAR
		R	110,8	229	
5	Step 5	S	110,8	229	14,6
		T	110	229	kVAR
	Step 6	R	110	228,2	14,7 kVAR
6		S	110,8	228,2	
		Т	110,8	228,2	
		R	110	228,3	
7	Step 7	S	110	228,3	14,7
		T	110,8	228,3	kVAR
		R	108,1	228,6	
8	Step 8	S	108,8	228,6	14,8
	591	Т	108,8	228,6	kVAR
		R	83	207,5	
9	Step 9	S	83,6	207,5	22,3
		T	83	207,5	kVAR
		R	82,2	208	
10	Step 10	S	82,2	208	22,3
1000	G-300//##4-2-6	Т	82,2	208	kVAR
11		R	83,6	208	
	Step 11	S	82,2	208	22,4
		Т	83,6	208	kVAR
		R	82,2	207,5	
12	Step 12	S	83,6	207,5	22,4
		T	82,2	207,5	kVAR

4.3.3.Perbandingan KapasitasKapasitor Yang Terpasang Dengan Hasil Perhitungan dan Hasil Metode Logika *Fuzzy*

Perbandingan kapasitas kapasitor yang terpasang dengan hasil perhitungan, dan hasil metode Logika *fuzzy*, terdapat perbedaan antara kapasitas kapasitor yang terpasang, terhitung, dan menggunakan metode logika *fuzzy*, tabel 4 menunjukkan hasil perbedaan kapasitas kapasitor yang terpasang, terhitung dan menggunakan metode logika *fuzzy*.

Tabel 4. Perbandingan kapasitor yang terpasang dengan hasil perhitungan dan hasil metode logika *fuzzy*

	Step		Kapasi	tas Kapasior (kVAR)		
No	Kapasitor	Fasa	Pasang	Hitung	Metode	
		R				
1	Step 1	S	12,5	17,9 kVAR	13,1 kVAR	
100		Ť	kVAR			
		R				
2	Step 2	S	12,5	17,6	13,9 kVAR	
		Т	kVAR	kVAR	132	
		R	5			
3	Step 3	S	12,5	17,6	14 kVAR	
		T	kVAR	kVAR		
		R				
4	Step 4	S	12,5	17,5	14,1 kVAR	
		T	kVAR	kVAR		
_	Step 5	R		17,3 kVAR	14,6 kVAR	
5		S	25 kVAR			
		T				
	Step 6	R	25 kVAR	17,1 kVAR	14,7 kVAR	
6		S				
		T				
7	Step 7	R	25 kVAR	17,1 kVAR	14,7 kVAR	
		S				
		T				
- 1	Step 8	R	25 kVAR	16,9 kVAR	14,8 kVAR	
8		S				
		Т				
		R		12,2 kVAR	22,3 kVAR	
9	Step 9	S	25 kVAR			
	United in	T				
200	11000 0000	R	25 kVAR	12,2 kVAR	22,3 kVAR	
10	Step 10	S				
		Т				
11	Step 11	R	25 kVAR	12 kVAR	22,4 kVAR	
		S				
		T				
-	Step 12	R	25 kVAR	12 kVAR	22,4 kVAR	
12		S				
1000		T				

4.4. Perhitungan Cos φ Setiap Fasa Pada Step Kapasitor Stelah Menggunakan Metode Fuzzy Logic Controller

Setelah mendapatkan hasil *output* kapasitas kapasitor dari metode *fuzzy logic controller* maka tahap selanjutnya dilakukan perhitungan untuk mencari faktor daya $\cos \varphi$, untuk mengetahui hasil dan perbedaan $\cos \varphi$

pada setiap *step* kapasitor dengan hasil ukur, hasil perhitungan dan metode *fuzzy logic controller*. Dapat dilihat pada tabel 5.

Tabel 5. Hasil Perhitungan Cos φ R,S,T setelah menggunakan metode

No	Step Kapasitor	Fasa	Arus (1)	Tegangan (V)	Kapasitas Kapasitor	Cos phi (q)
		R	114,5	232,8		0,87
1	Step 1	S	113	232,8	13.1	0,87
		T	114,5	232,8	kVAR	0,87
2		R	112,5	232,2		0,84
	Step 2	S	113	232,2	13,9	0,84
		T	113	232,2	kVAR	0,84
		R	113	231,9	9	0,84
3	Step 3	S	112,5	231,9	14 kVAR	0,84
	1500030634	T	113	231,9		0,84
		R	112,5	231,9		0,84
4	Step 4	S	113	231,9	14,1	0,84
		T	112,5	231,9	kVAR	0,84
		R	110,8	229	a 1807000	0,81
5	Step 5	S	110,8	229	14,6 kVAR	0,81
		T	110	229		0,81
	Step 6	R	110	228,2	7	0,81
6		S	110,8	228,2	14.7	0,81
		T	110,8	228,2	kVAR	0,81
- 1	Step 7	R	110	228,3		0,81
7		S	110	228,3	14,7	0,81
	1294/194001	T	110,8	228,3	kVAR	0,81
1	Step 8	R	108,1	228,6		0,80
8		S	108,8	228,6	14,8	0,80
		T	108,8	228,6	kVAR	0,80
		R	83	207,5		0,82
9	Step 9	S	83,6	207,5	22.3	0,82
165	2.00	T	83	207,5	kVAR	0,82
	Step 10	R	82,2	208		0,83
10		S	82,2	208	22,3	0,83
		T	82,2	208	kVAR	0,83
	Step 11	R	83,6	208		0,81
11		S	82,2	208	22,4	0,81
at C		T	83,6	208	kVAR	0,81
		R	82,2	207,5		0,81
12	Step 12	S	83,6	207,5	22.4	0,81
	310p 12	T	82.2	207.5	kVAR	0.81

4.4.1.Perbandingan nilai Cos φ Yang Terukur Dengan Hasil Perhitungan dan Hasil Metode Fuzzy Logic Controller

Perbandingan nilai $\cos \varphi$ yang terukur dengan hasil perhitungan, dan hasil metode *fuzzy logic controller*, terdapat perbedaan antara $\cos \varphi$ yang terukur, terhitung, dan menggunakan metode *fuzzy logic controller*, berikut hasil perbedaan $\cos \varphi$ yang terukur, terhitung dan menggunakan metode *fuzzy logic controller*, dapat dilihat pada tabel 6.

Tabel 6. Perbandingan hasil ukur, hasil perhitungan dan hasil metode

No	Step Kapasitor	Fasa	Cos Phi (φ)			
, 40		1 636	Ukur	Hitung	Metode	
1		R	0,74	0,73	0,87	
	Step 1	S	0,74	0.73	0,87	
- 2		T	0,74	0.73	0,87	
		R	0,74	0,73	0,84	
2	Step 2	S	0,74	0.73	0,84	
	THE PROPERTY OF STREET	T	0.74	0.73	0,84	
		R	0,74	0,73	0,84	
3	Step 3	S	0.74	0.73	0.84	
		Т	0.74	0.73	0.84	
= 6		R	0,74	0,73	0,84	
4	Step 4	S	0.74	0.73	0.84	
		T	0.74	0.73	0.84	
- 33	Step 5	R	0,73	0,72	0,81	
5		S	0.73	0.72	0.81	
		T	0.73	0.72	0.81	
	Step 6	R	0,73	0,73	0,81	
6		S	0,73	0,73	0,81	
		T	0,73	0.73	0,81	
		R	0,73	0,73	0,81	
7	Step 7	S	0,73	0.73	0.81	
	857.	T	0,73	0.73	0,81	
	Step 8	R	0,73	0,72	0,80	
8		s	0.73	0.72	0.80	
		T	0.73	0.72	0.80	
- 50		R	0,70	0,70	0,82	
9	Step 9	S	0,70	0.70	0,82	
		Т	0,70	0.70	0.82	
		R	0,70	0,70	0,83	
10	Step 10	S	0,70	0.70	0,83	
2000	9-5075,C25	T	0,70	0,70	0,83	
	12-67	R	0,72	0,71	0,81	
11	Step 11	S	0,72	0,71	0,81	
	222	T	0,72	0,71	0,81	
	tares are a second	R	0,72	0,72	0,81	
12	Step 12	S	0,72	0,72	0,81	
25	3	T	0,72	0,72	0,81	

4.5 Hasil Perhitungan Rugi Daya Setelah Menggunakan Metode Fuzzy Logic Controller

Hasil perhitungan ini dapat mengetahui seberapa rugi daya yang bias dikurangi menggunakan metode fuzzy logic controller, dapat dilihat pada tabel 7.

Tabel 7. Hasil perbandingan rugi daya tanpa dan menggunakan metode *fuzzy logic controller*

	Step	Rugi-rugi daya				
No	Kapasitor	Sebelum (Watt)	Sesudah (Watt)			
1	Step 1	26220,5	23214,45			
2	Step 2	25538	22254,30			
3	Step 3	25538	22151,44			
4	Step 4	25312,5	21950,23			
5	Step 5	24553,28	20751,84			
6	Step 6	16773,50	14120,53			
7	Step 7	24200	20361,06			
8	Step 8	24858,62	19989			
9	Step 9	17222,5	14165,99			
10	Step 10	16892,1	14316,49			
11	Step 11	24200	20347,49			
12	Step 12	16773,50	14171,85			

5. KESIMPULAN DAN SARAN

5.1. Kesimpulan

Adapun simpulan dari hasil pengujian yang telah dilakukan antara lain :

- Berdasarkan hasil pengukuran sebelum dikendalikan fuzzy logic faktor daya terukur 0,70 sampai 0,74 sedangkan kapasitor yang terpasang 12,5 kVAR sampai 25 kVAR. Setelah menggunakan metode fuzzy logic controller faktor daya yang didapat 0,80 sampai 0,87 dan kapasitas kapasitor dengan menggunakan metode 13,1 kVAR sampai 22,4 kVAR.
- Berdasarkan hasil pengujian seblum menggunakan metode fuzzy logic control 26220,5 watt, dan setelah menggunakan metode fuzzy logic controller rugi – rugi daya yang terhitung 23214,45 watt.

5.2. Saran

Beberapa saran dapat dilakukan pada pengembangan selanjutnya antara lain :

- Dilakukan analisa selanjutnya menggunakan disain berbeda.
- 2. Penelitian selanjutnya perlu menggunakan metode yang berbeda.

DAFTAR PUSTAKA

- [1] Bukhari, Ahmad. 2012. "Perbaikan *Power Factor* pada Konsumen Rumah Tangga Menggunakan Kapasitor Bank". *(jurnal)*. Bengkulu: Politeknik Negeri Bengkalis.
- [2] I M.E. Purwa Antaka, W. G. Ariastina, I N. S. Kumara, and R. S. Hartati. 2012 "Application Of Hybrid Active Power Filtrt To Reduce Llosses Due To Harmonics Distortion: A Case Study In A City Hotel". (jurnal). Bali: universitas Udayana.
- [3] Mr K. M. Varlekar, Prof. Zenifar B Parekh. 2014. "Reactive power compensation in distribution Network with DSTATCOM by Fuzzy logic Controller". (jurnal). India: College of engineering, Ahmedabad.
- [4] Ratnadewi. Prijono, Agus. Susanthi, Yohana. Dasar – Dasar Rangkaian Listrik Disertai Contoh Soal – Soal dan Pembahasannya. Bandung: CV Alfabeta. 2015: 47.
- [5] Cekdin, Cekmas. Barlian, Taufik. Rangkaian Listrik. Yogyakarta: CV Andi Offset. 2013: 34.
- [6] Kuphaldt, Tony R. Lesson In Electric Circuits Volume II AC. 2007: 352.
- [7] Abdillah, Margiono. Merakit Kapasitor Bank Untuk Jaringan Listik. Pontianak: Yayasan Kemajuan Teknik. 2015: 26.