

OPGAN : « Optimisation des Performances électriques des composants de puissance GAN. Application à la montée en fréquence »				
Annexe technique du projet				
Date : 20/06/2016		Révision : /		
N chrono. :		V / Réf : V1		
Participants à l'étude :				
	Nom	Fonction	Date	Signature
Rédacteur(s) :				
Vérificateur(s) et approbateur(s) :				
Liste de diffusion :				

CONFIDENTIEL

Table des matières

1	CONTEXTE ET OBJECTIFS DU PROJET	3
1.1	ENJEUX	3
1.2	OBJECTIFS ET PERSPECTIVES DE RÉSULTATS	4
1.2.1	<i>LAAS-CNRS équipe ISGE (Intégration de Systèmes de Gestion de l'Energie)</i>	<i>5</i>
1.2.2	<i>CEA Tech DCOS (Département des Composants Silicium)</i>	<i>5</i>
1.2.3	<i>CEA Tech Midi-Pyrénées</i>	<i>5</i>
1.2.4	<i>Exagan</i>	<i>6</i>
2	DESCRIPTION TECHNIQUE DES LOTS ET DES TRAVAUX ASSOCIÉS	7
2.1	LOT 1 : DÉVELOPPEMENT ET RÉALISATION TECHNOLOGIQUE DE COMPOSANTS HEMTs EN NITRURE DE GALLIUM (GAN) PRÉSENTANT LA FONCTIONNALITÉ « NORMALLY-OFF »	7
2.1.1	<i>Introduction</i>	<i>7</i>
2.1.2	<i>Objectifs du lot</i>	<i>7</i>
2.1.3	<i>Procédé technologique envisagé</i>	<i>9</i>
2.1.4	<i>Descriptif des tâches</i>	<i>10</i>
2.2	LOT 2 : ARCHITECTURE DE CONVERSION D'ÉNERGIE NOVATRICE	14
2.2.1	<i>Introduction et objectifs du lot</i>	<i>14</i>
2.2.2	<i>Descriptif des tâches</i>	<i>14</i>
3	RÉFÉRENCES	19

1 CONTEXTE ET OBJECTIFS DU PROJET

1.1 Enjeux

L'introduction de matériaux « grand-gap », tels que le Nitrure de Gallium (GaN), représente une révolution ainsi qu'une véritable rupture technologique pour tous les acteurs du domaine de l'électronique de puissance, dont fait partie la société Exagan. Contrairement au Carbure de Silicium (SiC), autre matériau à large bande interdite intéressant pour les applications de puissance, qui doit obligatoirement être fabriqué par croissance cristalline sur un substrat de même composition et, en général, de faible diamètre (100 mm maximum actuellement), le GaN, lui, peut être synthétisé par hétéro-épitaxie sur des substrats en Silicium, permettant ainsi une production sur des plaquettes de surface plus importante (150 à 200 mm de diamètre), pour un coût nettement moins important (jusqu'à un facteur 10).

C'est pour toutes ces raisons que l'utilisation du GaN pour la conception des dispositifs de puissance du futur apparaît aujourd'hui comme une « évidence » pour de nombreux acteurs du domaine de l'électronique de puissance, depuis les fondeurs et les laboratoires de recherche jusqu'aux utilisateurs des circuits : le GaN devrait en effet permettre la conception à moindre coût de composants haute tension avec une chute de tension à l'état passant réduite, travaillant à des fréquences et des températures plus élevées que les composants standards en Silicium. Le GaN permet donc, de par ses propriétés intrinsèques, de répondre aux quatre difficultés des systèmes énergétiques que sont le refroidissement, le poids, l'encombrement et le rendement. Les dispositifs GaN devraient, à terme, remplacer les interrupteurs de puissance conventionnels en Silicium très largement utilisés à ce jour (MOSFET, IGBT et Diodes).

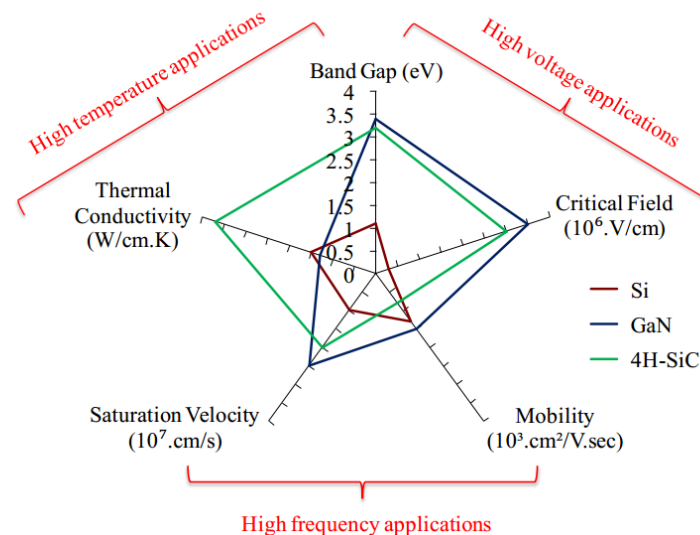


Figure 1 : Comparaison des propriétés physiques du Silicium (Si), du GaN et du SiC (4H-SiC).

De nouvelles perspectives pour la conversion d'énergie s'ouvrent donc désormais aux intégrateurs et end-users, à condition cependant de disposer de structures HEMT (« High Electron Mobility Transistor ») GaN Normally-Off ayant des tensions de seuil suffisamment élevées [1]. L'inconvénient actuel et majeur des HEMTs conventionnels est que leur blocage se fait à des niveaux de tensions inférieurs à 0 V (entre - 8 et - 3 V). C'est ce que l'on appelle

un composant Normally-On (« normalement fermé ») : il est conducteur même lorsque la tension de commande est nulle. Or, la majorité des applications de puissance requiert l'utilisation d'interrupteurs Normally-Off (« normalement ouverts »), c'est-à-dire des interrupteurs ouverts lorsque leur tension de commande est nulle.

De plus, pour tirer les meilleures performances de ces nouvelles technologies, et notamment leur faculté à monter en fréquence, il est nécessaire de repenser la façon dont sont réalisées les architectures de conversion d'énergie en les positionnant à l'interface de plusieurs thématiques. Le savoir-faire des équipes du CEA Tech et du LAAS-CNRS dans le domaine de l'électronique de puissance (composants, convertisseurs de puissance) et de la radiofréquence devrait permettre de faire émerger de nouvelles règles de conception de convertisseurs de puissance à base de composants GaN. L'intégration d'une telle technologie dans les systèmes embarqués critiques constitue, sans conteste, un enjeu clé pour le bassin industriel en région Languedoc-Roussillon Midi-Pyrénées, de par son historique mais aussi les perspectives de développement associées.

1.2 Objectifs et perspectives de résultats

Dans ce projet, l'enjeu pour la société Exagan est de disposer de composants GaN innovants de nouvelle génération et de pouvoir démontrer le meilleur de leurs performances en les plaçant dans une architecture de convertisseur novatrice. Les études effectuées dans ce projet dans le cadre d'une thèse de doctorat et d'un post-doctorat permettront à Exagan de disposer d'une technologie de puissance GaN à haut niveau de performance, en avance de phase par rapport à la concurrence, et ainsi contribuer à la sécurisation de son plan de développement.

Développer des technologies de puissance GaN/Si ayant des tensions de seuil supérieures à 2 V et les faire fonctionner à très haute fréquence (> 50 MHz) sont deux réels enjeux et défis majeurs. Les travaux opérés tout au long de ce projet se développeront à travers deux lots. Le lot 1 s'effectuera dans le cadre d'une thèse de doctorat dont l'objectif sera porté sur la conception, le développement et la fabrication de composants de puissance GaN Normally-Off sur la base de nouvelles structures innovantes. L'ambition sera clairement portée sur la réalisation de démonstrateurs technologiques afin de démontrer la preuve de concept (faisabilité), mais aussi la pertinence technique de l'approche à travers des simulations physiques, des développements technologiques ainsi que des caractérisations structurales et électriques.

D'autre part, pour tirer les meilleures performances de ces nouveaux composants ; il est nécessaire de repenser entièrement la façon dont sont réalisées les architectures de conversion d'énergie en les positionnant à l'interface de plusieurs thématiques (RF, thermique, électronique de puissance, CEM, ...). Le savoir-faire des équipes du CEA Tech et du LAAS-CNRS dans le domaine de l'électronique de puissance (composants, convertisseurs de puissance) et de la radiofréquence devrait permettre de faire émerger de nouvelles règles de conception de convertisseurs de puissance à base de composants GaN. Cela fera l'objet du lot 2 qui s'effectuera dans le cadre d'un post doctorat dont l'objectif sera de concevoir in fine un convertisseur de puissance haute fréquence innovant et répondant à de nouvelles règles de conception qui auront été identifiées au cours de ce projet.

1.2.1 LAAS-CNRS équipe ISGE (Intégration de Systèmes de Gestion de l'Energie)

Le Laboratoire d'analyse et d'architecture des systèmes (LAAS-CNRS) est une unité propre du CNRS rattachée à l'Institut des sciences de l'ingénierie et des systèmes (INSIS) et à l'Institut des sciences de l'information et de leurs interactions (INS2I). Au LAAS-CNRS, l'équipe ISGE (« Intégration des Systèmes de Gestion de l'Énergie ») a une expérience de plus de vingt années en conception, fabrication, caractérisation et modélisation de composants et systèmes de puissance intégrés. Les activités de recherche ont d'abord porté sur de nouvelles architectures de composants de puissance en technologie silicium (LUDMOS, FLIMOS, MOS à Superjonction à tranchées profondes, IGBT bidirectionnel, capteur de tension d'anode,...). Depuis 2005, les nouveaux défis de l'énergie ont motivé le choix d'effectuer une rupture technologique vers les composants de puissance grand gap, Diamant, SiC et GaN (5 projets ANR et 2 projets FUI ont été menés dans ce domaine).

Concernant plus précisément les composants de puissance en GaN, le LAAS-CNRS a été coordinateur de deux projets ANR : MoReGaN (programme « ANR blanc ») de 2007 à 2010 et ToPoGaN1 (programme « Nanolnnov-RT ») de 2009 à 2011. Ces deux projets furent effectués en partenariat avec les principaux acteurs nationaux du domaine (Freescale, CEA-LETI, SOITEC, Thalès 3-5 Lab, CRHEA, etc.) et les objectifs majeurs consistaient à lever les verrous technologiques liés à la réalisation de composants MOS et HEMT de puissance en GaN. Plus récemment (2011–2014), dans le cadre d'une thèse en cotutelle franco-libanaise (thèse de Saleem HAMADY), le LAAS-CNRS et l'Université Libanaise ont proposé des nouvelles structures de HEMTs en GaN Normally-Off. Enfin, dans le cadre d'une collaboration LAAS / CEA Tech Midi-Pyrénées, deux post-docs (2014–2015) ont eu en charge l'invention de nouvelles structures GaN HEMT Normally-Off pour le premier (Gaëtan TOULON) et le développement d'un banc de caractérisation pour l'étude de la commutation des GaN HEMTs pour le second (Emmanuel MARCAULT).

1.2.2 CEA Tech DCOS (Département des Composants Silicium)

Le département DCOS du CEA Tech est un des plus importants de l'institut Leti. Il est spécialisé dans le développement de technologies orientées micro et nanoélectronique à partir de matériaux conventionnels ou de rupture, tels que le GaN. L'activité du laboratoire LC2E (Composants Electroniques pour l'Energie) est aujourd'hui focalisée sur la conception, le développement et la fabrication de composants de puissance GaN sur la base de structures innovantes, du matériau jusqu'à la caractérisation électrique et structurale des dispositifs ainsi produits. Les composants GaN issus de ce laboratoire sont aujourd'hui proches, voire à l'état de l'art de cette technologie.

L'expertise des équipes du DCOS impliquées dans le développement de la technologie GaN du CEA Leti sera un réel atout pour mettre en place des simulations, des plans d'expérience et des développements technologiques pertinents afin d'aboutir à la réalisation de démonstrateurs présentant les spécifications attendues.

1.2.3 CEA Tech Midi-Pyrénées

La Plateforme Régionale de transfert Technologique (PRTT) du CEA Tech implantée à Toulouse depuis début 2013 a notamment été créée dans le but de favoriser la diffusion des briques génériques ainsi que de l'expertise du CEA Tech dans le bassin économique Midi-Pyrénéen. Afin de compléter son expertise, le CEA Tech Midi-Pyrénées développe

également sa propre expertise, complémentaire à celle préexistante dans les bases arrière (Grenoble et Saclay), mais aussi et surtout à celle du tissu industriel et académique local. Des équipes se structurent dans ce but et des moyens techniques sont progressivement déployés.

Dans le cadre de ses activités relatives à l'électronique de puissance, le CEA Tech Midi-Pyrénées élargit son expertise propre à travers une équipe compétente et désormais étoffée ainsi que d'une plateforme dédiée au test industriel de composants de puissance. Cette plateforme servira de point d'ancrage à ce projet afin de mener à bien certaines des activités, notamment celles relatives au test des composants ainsi produits mais également à l'évaluation des prototypes applicatifs testés dans des configurations proches de leur application finale visée.

1.2.4 Exagan

Fondée en 2014 avec l'appui du CEA-Leti et de la société Soitec, la société Exagan est engagée dans la transition de l'industrie électronique de puissance vers des solutions de conversion plus performantes et plus économes.

Les produits G-FET™ de la société, basés sur la technologie GaN sur Silicium, sont conçus pour être fabriqués selon les standards des usines 200 mm afin de fournir à ses clients des produits de haute fiabilité et de haute performance grâce à une solide chaîne d'approvisionnement. Ils offrent des performances de perte de puissance en commutation et en conduction extrêmement faibles. Ceci permet une très forte intégration à des niveaux d'efficacité sans précédent pour le domaine de l'électronique de puissance de conversion d'énergie et plus précisément pour des applications dans l'énergie solaire, l'industrie, l'automobile ou dans les infrastructures de l'informatique.

Exagan est basée à Grenoble et à Toulouse en France. L'établissement toulousain, constitué d'experts de l'industrie du semi-conducteur, est situé sur le campus de l'INSA, et noue, depuis son implantation en janvier 2016, de fortes relations de R&D avec le CEA Tech et le laboratoire LAAS-CNRS. La société Exagan a, par ailleurs, annoncé en mai 2016, la mise en place d'un partenariat industriel, dans le domaine du test et de la fiabilité, avec la société toulousaine HIREX Engineering (Ramonville).

2 DESCRIPTION TECHNIQUE DES LOTS ET DES TRAVAUX ASSOCIÉS

2.1 Lot 1 : Développement et réalisation technologique de composants HEMTs en Nitrure de Gallium (GaN) présentant la fonctionnalité « Normally-Off »

2.1.1 Introduction

Les travaux sont focalisés sur le développement de briques technologiques innovantes et de nouveaux procédés de fabrication d'architectures de transistors à haute mobilité en Nitrure de Gallium sur Silicium (GaN/Si) présentant la fonctionnalité « Normally-Off ». Les tensions de seuil visées sont supérieures à 2 V.

Au cours des dernières années, plusieurs structures de HEMT en GaN ont été proposées afin de satisfaire à la fonctionnalité « Normally-Off » : les plus notables sont celles à « grille enterrée » (« recessed gate ») [2], à traitement aux ions fluor [3], à grille de jonction pn [4], à barrière fine d'AlGaIn [5], à couche de protection InGaIn [6], et à injection dans la grille [7], [8]. On peut aussi citer les structures hybrides MOS-HEMTs [9], qui combinent les propriétés exceptionnelles des HEMTs (mobilités élevées) et des transistors MOS (courants de fuite faibles) et les montages en cascode associant un HEMT en GaN à un transistor MOS en Si [10] mais ces composants sont alors thermiquement limités par la température maximale de fonctionnement du transistor en Si et leurs performances en commutation sont dégradées. De plus, l'ensemble des solutions listées ne permettent que difficilement de dépasser des tensions de seuil de 1 V, valeur insuffisante pour s'affranchir du risque de mise en conduction anormale (court-circuit) du dispositif lors de son fonctionnement en milieu applicatif.

Dans le cadre d'un projet collaboratif entre le CEA Tech et le LAAS-CNRS (post-doctorat de Monsieur Gaëtan TOULON en 2014-2015), des nouvelles structures HEMTs en GaN « Normally-Off » ont été proposées, l'une d'entre elles ayant fait l'objet d'une demande de brevet [11]. Etant très prometteuses d'un point de vue des spécifications électriques pouvant être atteintes par les dispositifs, elles serviront de point d'ancrage au projet. Nous nous baserons ainsi sur les architectures de composants proposées pour les réalisations technologiques qui seront mises en œuvre.

2.1.2 Objectifs du lot

L'interrupteur HEMT en GaN proposé dans le cadre du post-doctorat de Gaëtan TOULON est illustré sur la Figure 2. Par rapport à un HEMT conventionnel (Figure 3), une couche de GaN de type P (P-GaN) est insérée dans la couche d'AlGaIn en-dessous de l'électrode de grille. À l'équilibre, l'utilisation de cette couche P-GaN a pour effet de rapprocher le niveau de Fermi de la bande de valence et de ce fait remonter la bande de conduction afin que le dispositif ainsi conçu ait une fonction Normally-Off. Sur cette structure, les paramètres importants sont l'épaisseur d'AlGaIn remplacée par du P-GaN (H_{P-GaN}) et le dopage de la couche P-GaN ($N_{A-P-GaN}$).

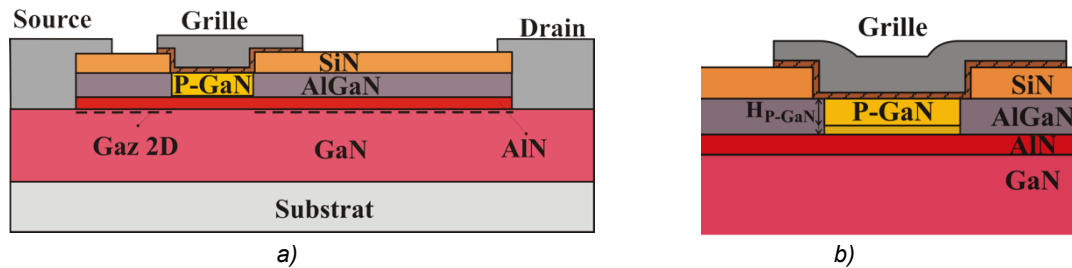


Figure 2 : Coupe schématique d'un HEMT en AlGaIn/AlN/GaN avec une structure de grille à barrière P-GaN. Cellule entière a). Zoom au voisinage de la grille b).

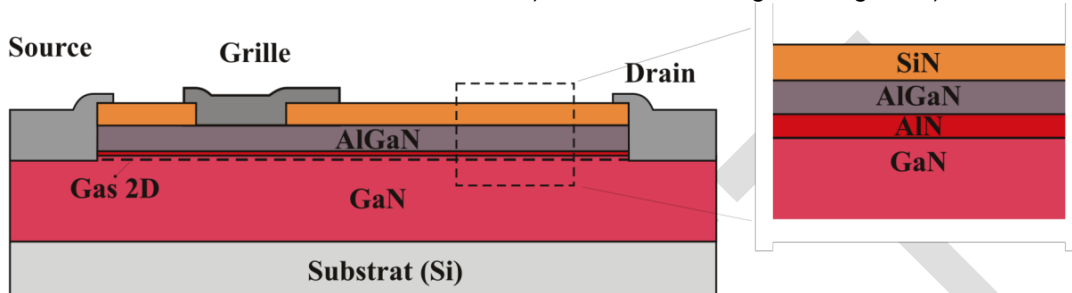


Figure 3 : Coupe schématique d'un transistor conventionnel de type HEMT en AlGaIn/AlN/GaN.

L'étude théorique préliminaire, basée sur la physique du composant et sur des simulations bidimensionnelles, démontre qu'il est tout à fait concevable d'atteindre, voire de dépasser, des tensions de seuil V_T supérieures à 2 V (Figure 4). La tension de seuil augmente logiquement avec la hauteur H_{P-GaN} et avec le dopage N_A de la région P-GaN. Notons que, pour obtenir des tensions de seuil aussi élevées, une grille MIS a été utilisée afin que l'augmentation du courant de drain soit bien liée à la conduction entre source et drain et non pas à une injection de charges depuis la grille (isolation électrique).

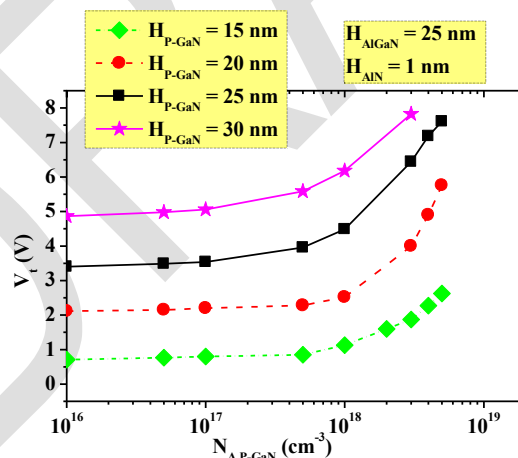


Figure 4 : Variations de la tension de seuil en fonction des paramètres H_{P-GaN} et $N_{A \text{ P-GaN}}$ pour le HEMT en AlGaIn/AlN/GaN avec une structure de grille à barrière P-GaN.

L'objectif de ce projet de recherche sera donc porté principalement sur le développement et la réalisation technologique de cette structure extrêmement prometteuse, notamment en termes de performances statiques (R_{on} non dégradé, V_T élevée). L'expertise et les moyens techniques des équipes impliquées sur ce lot (LAAS-CNRS, CEA Tech et Exagan) seront mis à profit au bon déroulement et à la réussite de ce projet.

2.1.3 Procédé technologique envisagé

Sur la Figure 5 sont exposées les principales étapes de fabrication que nous pensons mettre en œuvre afin de fabriquer le composant HEMT en AlGaN/AIN/GaN avec une structure de grille à barrière P-GaN telle que présentée sur la Figure 2. La réalisation est proposée à partir d'un substrat en Silicium mais la preuve de concept peut tout aussi bien être effectuée sur un autre type de substrat (SiC ou saphir).

Les étapes 1 et 4 sont des épitaxies III-V qui seront sous-traitées et réalisées au CRHEA-CNRS. En effet, le cœur d'activité de ce laboratoire est la croissance par épitaxie de matériaux semiconducteurs (majoritairement à large bande interdite). Les étapes 2, 3 (gravures), 5 (dépôt du diélectrique de grille) et 6 (métallisations, passivation, etc.) seront réalisées dans la centrale technologique du LAAS-CNRS. L'expertise du CEA-Tech DCOS/LC2E pourra être mise à profit, le cas échéant.

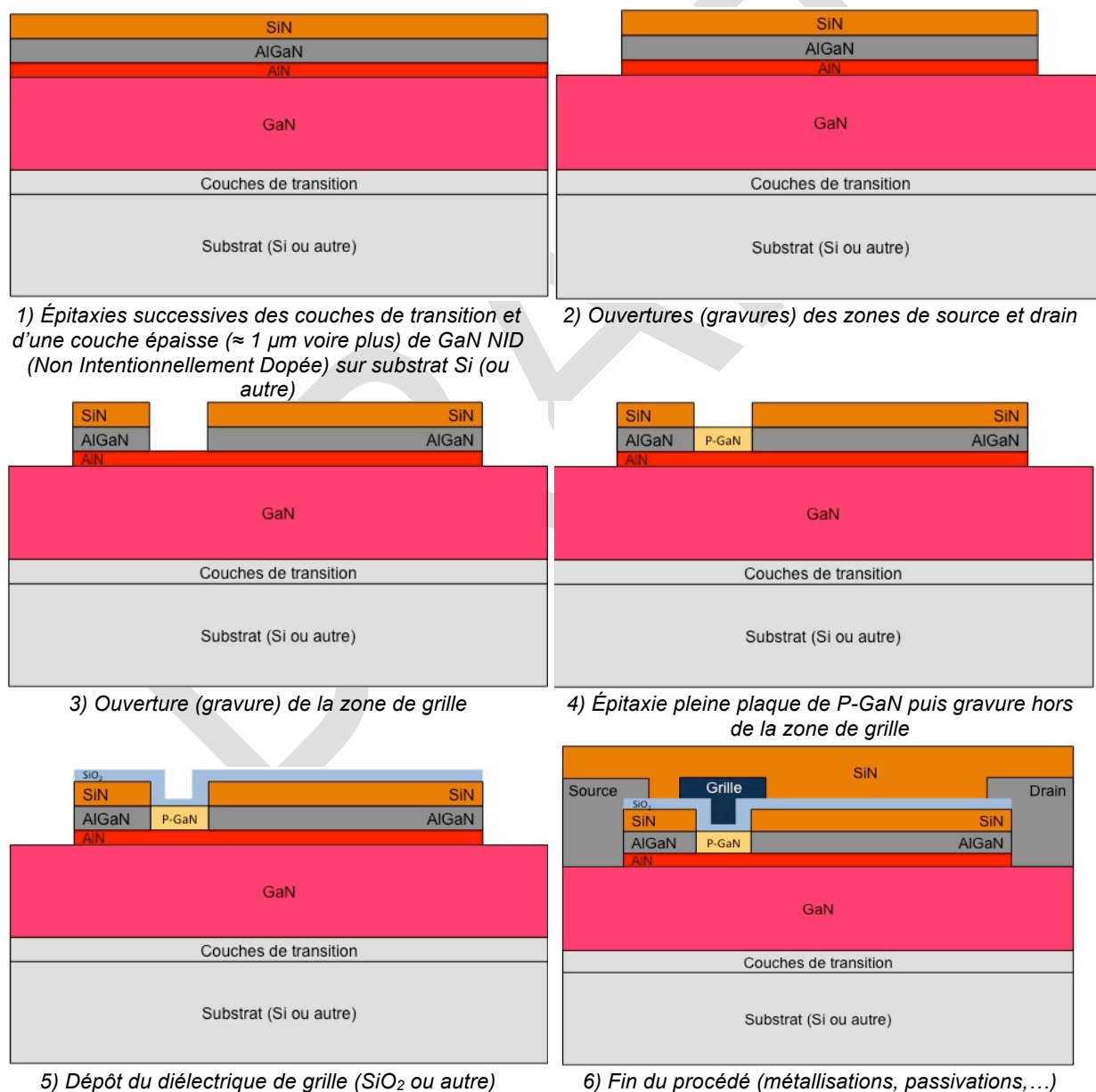


Figure 5 : Proposition de procédé de fabrication de la structure HEMT Normally-Off N°2.

En outre, une structure dite de référence sera également conçue en parallèle : il s'agira d'un HEMT conventionnel – c'est-à-dire « Normally-On » (cf. Figure 3). Dans ce cas, les étapes 4 et 5 ne seront pas opérées. Ceci permettra notamment de vérifier si la tension de seuil du nouveau composant est effectivement et significativement décalée vers des valeurs supérieures (de préférence des valeurs positives) par rapport à la tension de seuil du HEMT de référence. On comparera également les niveaux de courant à l'état On et Off, les résistances à l'état On ainsi que les tenues en tension du nouveau HEMT et du HEMT de référence.

2.1.4 Descriptif des tâches

Les activités de ce lot se diviseront en deux WorkPackages. Le premier sera essentiellement axé sur une étude bibliographique en amont des activités techniques, un effort de simulation sera également entrepris afin de bien intégrer les problématiques relatives à la fabrication des structures en tenant compte des propriétés intrinsèques des matériaux GaN ainsi que de ses dérivés. L'objectif sera d'établir des plans d'expérience pertinents avec les attentes et les objectifs techniques à atteindre. Le second WorkPackage sera lui porté sur la réalisation technologique de dispositifs (en s'inspirant du procédé décrit sur la Figure 5) de puissance et les caractérisations associées (physiques et électriques). En s'inspirant du procédé décrit sur la Figure 5, les activités seront ainsi divisées en cinq tâches qui se dérouleront globalement dans un ordre chronologique.

WorkPackage 1 : Bibliographie et simulations

Objectifs : Etat de l'art des technologies de puissance GaN, simulations et plans d'expérience

Contributeurs : LAAS-CNRS, CEA Tech, Exagan

Démarrage : T0

Fin : T0 + 3

Tâche 1.1 : Etude bibliographique (Coordinateur : **LAAS-CNRS**)

L'objectif de cette tâche sera de se familiariser avec les dispositifs de puissance en GaN et d'évaluer (état de l'art) les technologies de puissance GaN ayant des architectures assurant les opérations « Normally-Off ». Des propositions de structures d'étude originales pourront ainsi émerger de ce benchmark.

Livrable L1.1 : Rapport bibliographique

Timing : L1.1 : T0 + 3

Tâche 1.2 : Simulations (Coordinateur : **Exagan**)

La simulation est un outil incontournable pour la conception, le développement et la réalisation technologique de composants de puissance ayant des architectures importantes. Des simulations seront ainsi opérées à partir de l'outil Sentaurus, qui est la référence utilisée dans l'industrie, notamment pour le développement de composants de puissance en GaN,

en support et avec l'expertise apportée par des personnels d'Exagan spécialisés sur le sujet. Des plans d'expérience seront ainsi déclinés par la suite.

Livrable L1.2 : Rapport de simulation et plans d'expériences associés

Timing : L1.2 : T0 + 3

WorkPackage 2 : Réalisations technologiques et caractérisations

Objectifs : Fabrication des matériaux (plaquettes), réalisation et caractérisation des démonstrateurs (composants) en GaN

Contributeur : LAAS-CNRS, CEA Tech

Démarrage : T0

Fin : T0 + 36

Tâche 2.1 : Fabrication des plaquettes GaN 150 mm (Coordinateur : **LAAS-CNRS**)

À partir d'un substrat de Silicium (ou autre), les couches de transition, la couche épaisse de GaN NID, puis les couches d'AlN, AlGaIn et SiN seront déposées par épitaxie MOCVD. Ces étapes étant relativement classiques et maîtrisées par le CRHEA-CNRS, elles ne devraient pas poser de problèmes particuliers. Un cahier **des charges** sera établi en amont conjointement entre le LAAS-CNRS et le CEA Tech afin de déterminer le nombre et la nature des structures nécessaires aux travaux. Des splits (variantes) pourront être envisagés.

Livrable L2.1 : Première série de wafers GaN 150 mm (4)

Timing : L2.1 : T0 + 3

Livrable L2.2 : Deuxième série de wafers GaN 150 mm (8)

Timing : L2.2 : T0 + 12

Livrable L2.3 : Troisième série de wafers GaN 150 mm (8)

Timing : L2.3 : T0 + 21

Jalon J2.1 : Cahier des charges de définition de structures des plaquettes GaN

Timing : J2.1 : T0 + 1

Tâche 2.2 : Réalisations technologiques (Coordinateur : **LAAS-CNRS**)

Les plaquettes GaN, produites au CRHEA-CNRS et expédiées au LAAS-CNRS seront par la suite processées dans le cadre des premières étapes technologiques, essentiellement orientées gravure pour les isolations méso (électriques) et l'ouverture des différentes électrodes : drain, source et grille. Les plaquettes seront en suivant réexpédiées au CRHEA-CNRS pour les reprises d'épitaxie consistant au dépôt d'une couche P-GaN pleine plaque

suivie d'une gravure des zones de P-GaN non désirées, celles situées hors de la zone de grille. Les difficultés ici **seront le contrôle**, d'une part de la gravure de cette couche (la largeur de la grille étant de l'ordre du micron) et, d'autre part, de l'épaisseur relative à cette couche P-GaN (quelques dizaines de nanomètres maximum). De plus, une possible contamination résultant des précédentes étapes pourrait induire une dégradation des performances électriques. Des structures de type Normally-On seront aussi produites sur 2 plaquettes sur lesquelles nous n'aurons pas opéré de reprises d'épitaxie. Elles serviront de référence afin de pouvoir corrélérer de potentielles dérives de paramètres électriques à des problématiques technologiques.

Enfin, les étapes dites de « back-end » seront opérées au sein de la centrale de technologie du LAAS-CNRS en se basant sur un procédé existant et précédemment développé lors de projets antérieurs (ANR Nano-INNOV/RT ToPoGaN1 en 2009-2011, puis projet de maturation 'Toulouse Tech Transfer / LAAS-CNRS' en 2015-2016), projets pour lesquels des HEMTs en GaN sur substrat Silicium 150 mm ont déjà été réalisés partiellement ou en totalité au sein du LAAS-CNRS.

Livrable L2.4 : HEMTs conventionnels Normally-On de référence (structure dupliquée sur 2 plaquettes)

Livrable L2.5 : Premiers démonstrateurs HEMTs Normally-Off (structure dupliquée sur 4 plaquettes minimum, à la fois en prévision de difficultés technologiques mais aussi afin de pouvoir tester plusieurs dopages des régions P-GaN par épitaxie)

Livrable L2.6 : Rapport technique décrivant le travail effectué, essentiellement relativement au procédé technologique

Livrable L2.7 : Version améliorée du démonstrateur HEMT Normally-Off (structure également dupliquée sur 4 plaquettes minimum)

Livrable L2.8 : Rapport technique décrivant le travail effectué pendant les 18 mois et donnant les principales pistes à creuser en vue d'une industrialisation du procédé technologique

Livrable L2.9 : Version optimisée du démonstrateur HEMT Normally-Off (structure également dupliquée sur 6 plaquettes minimum)

Livrable L2.10 : Rapport technique final (manuscrit de thèse)

Jalon J2.2 : Validation du concept breveté, c'est-à-dire un décalage vers les valeurs positives de la tension de seuil du nouveau HEMT par rapport à la tension de seuil du HEMT de référence. Même si la tension de seuil n'était pas positive, la preuve serait faite à ce stade que le concept permet d'augmenter ladite tension. Si ce jalon n'était toutefois pas atteint, une réunion serait organisée pour définir la stratégie à suivre dans le cadre du second run. Si le jalon devait être atteint, une réunion serait également organisée pour modifier le procédé, afin d'augmenter sensiblement la tension de seuil et améliorer les autres performances du composant (niveaux de courant à l'état On et Off, résistance à l'état passant et tenue en tension notamment).

Jalon J2.3 : Consolidation du concept breveté, c'est-à-dire un décalage significatif vers les valeurs positives de la tension de seuil du HEMT version n°2 par rapport à la tension de seuil du HEMT de référence. On s'attachera ici à obtenir une tension de seuil positive ou, du moins, une tension de seuil significativement élevée par rapport à la tension de seuil de référence. Si le jalon n'était pas atteint, une réunion serait organisée pour définir la stratégie à suivre pour le run suivant.

Jalon J2.4 : Consolidation du concept breveté. On espère ici disposer de composants affichant une tension de seuil largement positive – supérieure à 2 V – ainsi que des

performances statiques et dynamiques non ou, du moins, peu dégradées par rapport aux performances du HEMT de référence.

Timing : L2.4 : $T_0 + 9$; L2.5 : $T_0 + 9$; L2.6 : $T_0 + 10$; L2.7 : $T_0 + 18$; L2.8 : $T_0 + 19$; L2.9 : $T_0 + 27$; J2.2 : $T_0 + 10$; J2.3 : $T_0 + 19$; J2.4 : $T_0 + 28$

Tâche 2.3 : Caractérisations physiques et électriques (Coordinateur : **CEA Tech DMiPy**)

Tout au long du procédé de fabrication des démonstrateurs (i.e. les dispositifs de puissance GaN à proprement parler) et à la fin de celui-ci, nous procéderons à des caractérisations physiques et électriques pour contrôler l'avancement du projet et valider expérimentalement la fonctionnalité « Normally-Off » espérée. Outre la tension de seuil positive attendue, une attention toute particulière sera portée aux performances statiques ($R_{on-static}$, $I_{d,on}$, $BV...$) et dynamiques (vitesses de commutation, $R_{on-dynamique}...$) des composants réalisés. Les caractérisations et tests électriques seront opérés à partir des moyens et équipements mutualisés dans le cadre de ce lot au sein du LAAS-CNRS et du CEA-Tech DMiPy.

Les rapports techniques (livrables L2.6, 2.8 et 2.10) intégreront tous les résultats relatifs aux caractérisations physiques et électriques que nous aurons effectuées.

2.2 Lot 2 : Architecture de conversion d'énergie novatrice

2.2.1 Introduction et objectifs du lot

Dans la première partie de ce projet (Lot 1), l'un des enjeux majeurs est de disposer de composants GaN innovants assurant une fonction Normally-Off (« normalement ouverts »), c'est-à-dire des interrupteurs ouverts lorsque leur tension de commande est nulle. L'objet du Lot 2 quant à lui est de démontrer le meilleur des performances de ces nouveaux composants en les plaçant dans une architecture de conversion d'énergie novatrice permettant de les faire fonctionner à haute fréquence. Les études effectuées dans ce projet permettront ainsi à EXAGAN de disposer d'une technologie de puissance GaN à un très haut niveau de performance et en avance de phase. De plus, la proximité entre les intervenants (CEA, CNRS et la société Exagan) ainsi qu'entre doctorant et post doctorant devrait permettre d'apporter des solutions innovantes à l'interface entre réalisation « device » et « system » qui sont habituellement abordées comme des domaines bien distincts.

Les activités de ce lot seront exploratoires et très en avance de phase par rapport aux solutions existantes. L'objectif principal est de constituer un socle de connaissances solides qui servira de base aux futurs développements industriels que pourra mener Exagan.

2.2.2 Descriptif des tâches

WorkPackage 3 : Etat de l'art des architectures de conversion d'énergie à base de transistors de puissance haute tension (650 V) et haute fréquence (> 10 MHz) (HEMT GaN)

Objectifs : Etudes des différentes architectures de conversion d'énergie afin de déterminer un axe de travail permettant de se tourner vers une technologie de puissance GaN novatrice, à haut niveau de performance et en avance de phase par rapport à l'état de l'art.

Contributeurs : LAAS-CNRS, CEA Tech

Démarrage : T0

Fin : T0 + 3

Tâche 3.1 : Etudes des différentes architectures de conversion d'énergie (Coordinateur : **LAAS-CNRS**)

L'objectif de cette tâche sera de se familiariser avec les différentes architectures de conversion de puissance à base de transistors en GaN et d'évaluer (état de l'art) les architectures assurant les meilleurs rendements. Des propositions de structures originales pourront ainsi émerger de cette étude.

Tâche 3.2 : Etudes des facteurs limitant les architectures de conversion d'énergie haute tension (400 V – 650 V) (Coordinateur : **LAAS-CNRS**)

L'objectif de cette tâche sera d'évaluer (état de l'art) l'impact de la montée en fréquence sur les composants constituant les architectures de conversion. En effet, avec les convertisseurs de **puissance** basés sur des technologies Silicium, le facteur limitant était le

composant qui engendrait la majorité des pertes (pertes à la commutation). Seulement, les premières études réalisées sur des convertisseurs à base de composants GaN ont montré que le facteur limitant dans de telles architectures est maintenant déplacé vers les autres composants du système de conversion (éléments passifs notamment). Il est donc important d'appréhender ce phénomène afin d'envisager les meilleures structures de conversion d'énergie.

Livrable L3 : Rapport bibliographique relatifs aux tâches 3.1 et 3.2

Timing : L3 : T0 + 3

WorkPackage 4 : Dimensionnement et choix de la structure du convertisseur

Objectifs : Dimensionnement de la structure de conversion (courant, tension d'entrée/sortie, fréquence de fonctionnement). Il a été montré dans la littérature que les transistors GaN permettent de fonctionner à des fréquences beaucoup plus élevées que les composants Silicium. Toutefois, ces dispositifs ne sont pas encore complètement matures et sont sujets à des phénomènes de résistance dynamique et de « gate lag » qui sont liés au piégeage de porteurs de charge électrique dans les défauts du matériau [12], [13]. D'autre part, des travaux réalisés entre le LAAS-CNRS et le CEA Tech DMiPy ont pu montrer que pour certains points de fonctionnement, il est possible de réduire ces effets négatifs [14], [15]. Ce premier lot consistera donc à déterminer les points de fonctionnement représentatifs.

Contributeurs : LAAS-CNRS, CEA Tech, Exagan

Démarrage : T0 + 3

Fin : T0 + 9

Tâche 4.1 : Caractérisations électriques complètes des composants GaN (Coordinateur : **CEA Tech**)

L'objectif sera de déterminer leur point de fonctionnement optimal qui sera vraisemblablement un compromis entre résistance dynamique, pertes en commutation, auto-échauffement, commande et fréquence de commutation. Dans un premier temps, les caractérisations seront réalisées sur des composants du commerce puis sur des dispositifs d'Exagan et enfin des composants issus du lot 1 dans le cas où les performances des dispositifs ainsi réalisés permettent d'atteindre un niveau de robustesse suffisant.

Tâche 4.2 : Dimensionnement des composants passifs en fonction de la fréquence de commutation ciblée déterminée lors de la tâche 4.1 (Coordinateur : **CEA Tech**)

En fonction de la fréquence de commutation, une résistance peut apparaître, plus ou moins inductive, la valeur d'une capacité peut être affectée modifiant ainsi les couplages dans le système, ce qui peut engendrer la mise en oscillation de ce système, voire sa destruction. De même, son management thermique va varier en fonction de la fréquence. Il est donc primordial de dimensionner chaque élément du système afin de s'affranchir de ces phénomènes ou tout du moins les minimiser.

Livrable L4.1 : Rapport complet de mesure

Timing : L4.1 : T0 + 6

Livrable L4.2 : Rapport sur le dimensionnement des passifs et cahier des charges associés

Timing : L4.2 : T0 + 9

Jalon J4.1 : Disponibilité des composants GaN commerciaux

Timing : J4.1 : T0 + 3

Jalon J4.2 : Disponibilité des composants GaN Exagan

Timing : J4.2 : T0 + 5

WorkPackage 5 : Simulation / Conception

Objectifs : Afin de réduire le volume et le poids du système (chaîne de conversion) et de tirer le bénéfice maximal des composants GaN, il est nécessaire d'augmenter la fréquence de fonctionnement des dispositifs de conversion d'énergie. Toutefois, une augmentation de la fréquence d'un tel dispositif nécessite de repenser les règles de conception de tels composants de conversion d'énergie et ce, à tous les niveaux (DBC, composants actifs, passifs, connectiques...). On notera également que les mesures elles-mêmes peuvent devenir complexes et perturber le système [16], un accent particulier sera accordé à ce sujet (tâche 5.3). Une piste pourrait consister à utiliser une technique de mesure développée lors d'un précédent projet de partenariat entre le LAAS-CNRS et le CEA-Tech (post-doctorat d'Emmanuel Marcault) [17].

Contributeurs : LAAS-CNRS, CEA Tech, Exagan

Démarrage : T0 + 6

Fin : T0 + 12

Tâche 5.1 : Simulations Spice permettant la prise en compte des temps de propagation (Coordinateur : **LAAS-CNRS**)

A haute fréquence, une distance et/ou une impédance mal maîtrisées peuvent se traduire par un retard de la commande, une déformation du signal... ce qui ralentira la fréquence de commutation du convertisseur.

Tâche 5.2 : Approvisionnement des passifs (Coordinateur : **CEA Tech**)

Il sera probablement nécessaire de faire réaliser des composants spécifiques afin de diminuer les pertes fer. Un délai d'approvisionnement est à anticiper pour la réalisation du convertisseur.

Tâche 5.3 : Instrumentation sur PCB et réalisation des schématiques du convertisseur (Coordinateur : **CEA Tech**)

Cette tâche consiste à réaliser les schémas des convertisseurs qui seront réalisés. De plus, en raison de la montée en fréquence, la mesure devra être intégrée au système afin de minimiser les perturbations. En effet, une sonde haute tension ajoutée sans précaution peut

facilement, de par la capacité parasite qu'elle apporte, entrainer une mise en oscillation du système et fournir des informations erronées.

Livrable L5.1 : Rapport de simulation incluant le dimensionnement et l'instrumentation

Timing : L5.2 : T0 + 12

Livrable L5.2 : Composants passifs adaptés

Timing : L5.2 : T0 + 12

Livrable L5.3 : Instrumentation et schématiques

Timing : L5.3 : T0 + 12

Jalon J5 : Fourniture du modèle Spice relatif aux composants GaN d'Exagan

Timing : J5 : T0 + 6

WorkPackage 6 : Fabrication convertisseur, caractérisations électriques et évaluation des performances

Objectifs : Ce WorkPackage a pour objectif la réalisation technologique et la caractérisation du démonstrateur afin de le positionner vis-à-vis de l'état de l'art et également de déterminer les facteurs limitant afin de les corriger dans une seconde version. On notera que l'ensemble de ces caractérisations est bien connu pour les convertisseurs de puissance basse fréquence et haute tension, mais reste à définir pour les convertisseurs de puissance haute fréquence et haute tension.

Contributeurs : LAAS-CNRS, CEA Tech, Exagan

Démarrage : T0 + 12

Fin : T0 + 18

Tâche 6.1 : Réalisation technologique du convertisseur (Coordinateur : **CEA Tech**)

Le convertisseur sera réalisé sur la base des résultats issus des tâches 5.2 et 5.3. L'assemblage des éléments s'effectuera dans les locaux du CEA Tech DMiPy adaptés pour ce type d'activité.

Tâche 6.2 : Caractérisation du démonstrateur (Coordinateur : **CEA Tech**)

Cette tâche sera focalisée sur la vérification des impédances des éléments du circuit (pistes PCB, éléments passifs, éléments parasites...), sur la caractérisation électrique et l'évaluation des performances du convertisseur en corrélant les résultats expérimentaux avec les simulations préalablement effectuées. Une attention sera portée sur l'estimation du rendement et des pertes du prototype.

Livrable L6 : Rapport complet de mesures et d'analyses

Timing : L6 : T0 + 18

Jalon J6.1 : disponibilité des composants passifs

Timing : J6.1 : T0 + 10

Nous noterons que tout au long du procédé de conception et de fabrication des démonstrateurs (i.e. le convertisseur intégrant les dispositifs de puissance GaN mais aussi tous les éléments actifs et passifs contribuant à la conversion d'énergie) et à la fin de celui-ci, des caractérisations électriques spécifiques (vérification et contrôle expérimental de la fonctionnalité de l'architecture choisie) seront opérées à partir des moyens et équipements mutualisés dans le cadre de ce lot au sein du LAAS-CNRS, du CEA Tech DMiPy et de la société Exagan.

3 RÉFÉRENCES

- [1] M. Su, C. Chen, S. Rajan, *Prospects for the application of GaN power devices in hybrid electric vehicle drive systems*, Semiconductor Science and Technology 2013, Vol. 28, 074012, doi: 10.1088/0268-1242/28/7/074012.
- [2] S.D. Burnham, K. Boutros, P. Hashimoto, C. Butler, D.W.S. Wong, M. Hu, M. Micovic, *Gate-recessed normally-off GaN-on-Si HEMT using a new O₂-BCl₃ digital etching technique*, Physica Status Solidi, Vol. 7 N° 7-8 doi:10.1002/pssc.200983644.
- [3] H. Chen, M. Wang, K.J. Chen, *Self-aligned Enhancement-mode AlGaIn/GaN HEMTs Using 25 keV Fluorine Ion Implantation*, Device Research Conference (DRC) 2010, Vol. 4, N°852, pp. 137–138.
- [4] X. Hu, G. Simin, J. Yang, M. Khan, R. Gaska, M. Shur, *Enhancement Mode AlGaIn/GaN HFET with Selectively Grown pn Junction Gate*, Electronics Letters 2000, Vol. 36, N°8, pp. 753-754.
- [5] Y. Ohmaki, M. Tanimoto, S. Akamatsu, T. Mukai, *Enhancement-Mode AlGaIn/AlN/GaN High Electron Mobility Transistor with Low On-State Resistance and High Breakdown Voltage*, Japanese Journal of Applied Physics, Vol. 45, N°44, pp. L1168–L1170.
- [6] T. Mizutani, M. Ito, S. Kishimoto, F. Nakamura, *AlGaIn/GaN HEMTs With Thin InGaIn Cap Layer for Normally Off Operation*, IEEE Electron Device Letters 2007, Vol. 28, N°7, pp. 549-551.
- [7] T. Morita, M. Yanagihara, H. Ishida, M. Hikita, K. Kaibara, H. Matsuo, Y. Uemoto, T. Ueda, T. Tanaka, D. Ueda, *650 V 3.1 mΩ.cm² GaN-based monolithic bidirectional switch using normally-off gate injection transistor*, IEEE International Electron Devices Meeting (IEDM), pp. 865 - 868, 2007.
- [8] H. Chonan et al. (2012), *Effect of hole injection in AlGaIn/GaN HEMT with GIT structure by numerical simulation*, Physica Status Solidi (C), 9(3-4), 847–850. doi : 10.1002/pssc.201100330.
- [9] H. Kambayashi, Y. Satoh, S. Ootomo, T. Kokawa, T. Nomura, S. Kato, T.P. Chow, *Over 100 A operation normally-off AlGaIn/GaN hybrid MOS-HFET on Si substrate with high-breakdown voltage*, Solid-State Electronics, Vol. 54, Issue 6, June 2010, pp. 660–664.
- [10] X. Huang, Z. Liu, Q. Li, F.C. Lee, *Evaluation and Application of 600V GaN HEMT in Cascode Structure*, APEC 2013, pp.1279 – 1286. doi : 10.1109/APEC.2013.6520464.
- [11] G. Toulon, *Transistor HEMT de type normalement ouvert présentant une tension de seuil élevé et une résistance de conduction réduite*, brevet CEA, Numéro de dépôt : DD16444 VR, Février 2016.
- [12] Zhou Xing-Ye, Feng Zhi-Hong, Wang Yuan-Gang, GuGuo-Dong, Song Xu-Bo, Cai Shu-Jun, *Transient simulation and analysis of current collapse due to trapping effects in AlGaIn/GaN high-electron-mobility transistor*, Chinese Physics B, vol. 24, N°4, pages 048503, 2015.
- [13] Liao, Wen-Chia, Chen, Cheng-Hsin, Hsu, Chia-Wei Hsin, Yue-Ming, Chyi, Jen-Inn, *Analysis of Threshold Voltage Shift in AlGaIn/GaN Heterostructure Field-Effect Transistors with Different Buffer Layers*, Journal of The Electrochemical Society, vol.162, N°8, Janvier 2015.
- [14] E. Marcault, D. Trémouilles, G. Toulon, K. Isoird, F. Morancho, M. Gavelle, *Mesure de résistance dynamique de HEMT en GaN à l'échelle de la centaine de nanosecondes*, Symposium de Génie Électrique (SGE'2016), EF-EPF-MGE 2016, Grenoble, France, 7-9 Juin 2016.
- [15] E. Marcault, D. Trémouilles, K. Isoird, F. Morancho, M. Gavelle, *Dynamic of power-GaN-HEMT electrical parameters: why DC characterization might be misleading*, EPE'16 ECCE Europe 2016
- [16] Steve Sandler, *Faster-Switching GaN*, IEEE Power Electronics Magazine, Juin 2015.
- [17] Brevet n° 1558711, Emmanuel Marcault, David Trémouilles, 16/09/2015, déposant(s) CEA, CNRS.