

Réalisation de Prototypes à l'IEF, version 1.1

Jean-Luc BABIGEON

5 janvier 2017

Table des matières

1	DESCRIPTION DES PROTOTYPES PROPOSES	7
1.1	CONTEXTE DE CE PROJET	8
1.2	PROTOTYPES PORTANT SUR DES MODELES DE DIODES SiC HAUTE TENSION	12
1.3	FABRICATION DE CATHODES POUR SOURCE MINIATURE D'ELECTRONS	13
1.4	MODULES POUR ACCELERATEURS DIELECTRIQUES	16
1.4.1	Diviseur de faisceau	16
1.4.2	Module accélérateur	17
A	Annexes	19
A.1	ANNEXE : FICHES DE FABRICATION	20
A.1.1	DIODES SiC HAUTE TENSION DE DIFFERENTS PROFILS . .	21
A.1.1.0.1	Plan de maquettage	21
A.1.1.0.2	Moyens et matériaux	21
A.1.1.0.3	Procédés - procédure	22
A.1.1.0.4	Mesures	22
A.1.2	CATHODES A EMISSION DE CHAMP - FIELD EFFECT ARRAYS	23
A.1.2.0.5	Cathode de Spindt à pointes métalliques	23
A.1.2.0.6	Cathode à base de nano-tubes de carbone	26
A.1.3	DIVISEUR DE FAISCEAU EN MODULE DIELECTRIQUE . . .	28
A.1.3.0.7	Plan de maquettage	28
A.1.3.0.8	Moyens et matériaux	28
A.1.3.0.9	Procédés - procédure	28
A.1.4	MODULE DIELECTRIQUE D'ACCELERATION POUR DLA . .	29
A.1.4.0.10	Plan de maquettage	29
A.1.4.0.11	Moyens et matériaux	29
A.1.4.0.12	Procédés - procédure	29

Table des figures

1.1	Description de la source à électrons associée à un DLA	8
1.2	Description et Schéma-bloc de la source à électrons associée à un DLA . .	9
1.3	Schematique de la diode complete d'après [7]	16
A.1	Schematique de la diode complete d'après [7]	21
A.2	procédé de fabrication de FEA métalliques d'après [9]	23
A.3	Géométrie du FEA d'après [12]	24
A.4	procédé de fabrication de FEA CNT	26

1.1 CONTEXTE DE CE PROJET

Ce document est articulé suivant une partie générale et des fiches particulières, pour chaque réalisation proposée.

Les projets d'extension du LHC à 100TeV pour les tests de théories physiques à hautes énergies, prévoient une construction d'anneaux à 100km de longueur, des travaux d'un coût très élevé, et l'emploi de technologies standards -klystrons, optiques magnétiques...-elles aussi très volumineuses et chères. Depuis quelques années, des recherches sont menées pour de nouveaux procédés d'accélération compact, notamment l'accélérateur « in chip ». Une vue plutôt artistique est donnée par la figure 1.1

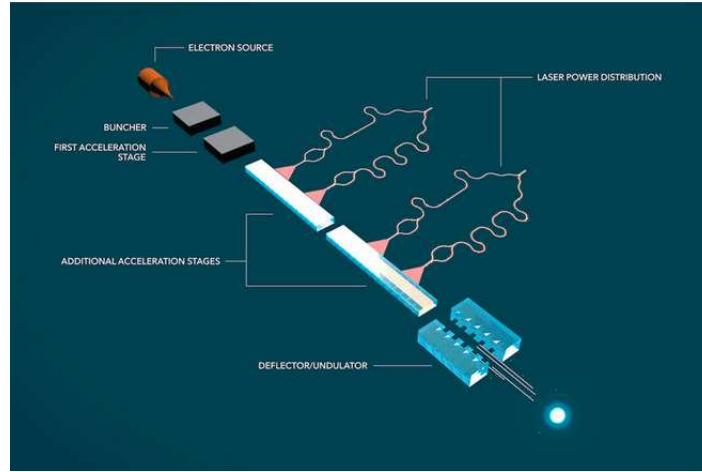


FIGURE 1.1 : Description de la source à électrons associée à un DLA

Il s'agit d'un grand nombre de petits accélérateurs diélectriques en série pilotés par sources laser de puissance faible à modérée (DLA's, Dielectric Laser Accelerators). Les dimensions caractéristiques de chaque étage sont de l'ordre du mm, et leur fabrication se prête bien aux procédés de micro-électronique. La référence [6] donne l'essentiel de l'ingénierie de ces futurs modules, y compris la possibilité d'une véritable optique in-chip, ce qui constitue une révolution dans le domaine des accélérateurs, jusqu'ici peuplés par des aimants lourds, consommateurs et chers. Actuellement il semble que la plupart des laboratoires s'orientent vers la conception et la mise au point de ces modules accélérateurs in-chip en mode relativiste, à partir de quelques MeV. L'objectif de notre recherche est la réalisation d'un module non relativiste (low β), dont la conception est plus ardue, qui fait l'objet de peu de publications, mais qui représente bien sur un maillon clé et pour l'instant manquant, dans l'architecture de l'accélérateur tout optique du futur. Le système que nous souhaitons étudier, sera donc le premier maillon dans la gamme d'énergies (1keV-1MeV). Par ailleurs, la compacité n'est pas seule en jeu, il s'agit d'améliorer les performances faisceaux, avec de faibles charges (1 à 10 fC) mais des fréquences de récurrence élevées (1 à 100MHz) de faibles émittances et des paquets femtoseconde, voire attoseconde (micro bunches). Dans la zone d'interaction, les mécanismes de formation de la luminosité sont alors entièrement différents, conduisant peut-être à revoir certains traitements des mesures.

Ce document contient les descriptions de prototypes des composants de notre système, proposés pour fabrication à l'IEF. La diversité des réalisations illustre la nécessité d'intégrer des éléments de micro-électronique dans les applications du DACC.

Ces différents prototypes entrent dans la composition d'une source miniaturisée d'électrons suivie d'un DLA ; l'extraction dans le vide est obtenu par photoémission assistée par le champ (photofield emission), la source est donc pulsée par des ondes électriques sub nanoseconde. à la sortie du canon, on prévoit un étage accélérateur au moyen d'un DLA. Ce principe implique que l'énergie des électrons en sortie du canon sera de l'ordre de quelques dizaines de keV, et ce pour plusieurs raisons :

1. l'émission de champ (voir plus loin) met en jeu des photocathodes plus délicates que les photocathodes en cuivre actuelles, privilégiant une énergie de sortie sub relativiste, en évitant le régime d'émission explosive,
2. cet inconvénient devient un avantage si nous pouvons restreindre la puissance de la source primaire, (le canon) et accélérer immédiatement les paquets en sortie par un DLA ; ainsi il n'est plus nécessaire d'utiliser la RF de puissance (klystron) néanmoins au prix de l'emploi intensif de techniques laser d'accélération,
3. ce DLA, de conception encore délicate, ¹ est justement le maillon manquant à un accélérateur in chip, et permettra d'obtenir par ce moyen, des caractéristiques de paquets courts encore inégalées ; taille transverse qq centaines de nm, émittance longitudinale QQ dizaines de fs, ou as, charges très faibles, 10fC mais fréquences de récurrence annoncées comme 80MHz, ...

Le schéma du système est donné par la figure 1.2 :

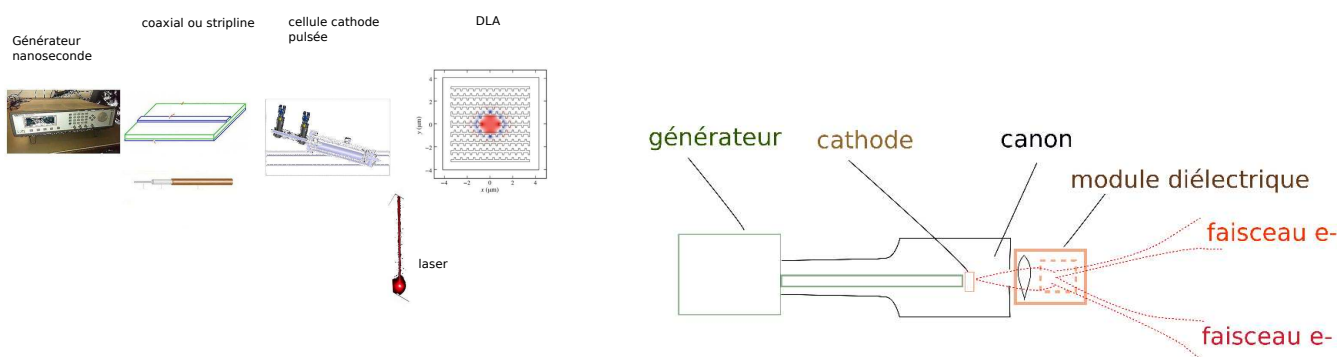


FIGURE 1.2 : Description et Schéma-bloc de la source à électrons associée à un DLA

Il est composé d'un générateur permettant d'appliquer des impulsions haute tension rapides à une cathode émissive. La cathode est reliée au générateur par une liaison coaxiale ou une strip line. Elle est implantée dans une chambre (cellule cathode ou loadlock)

¹car la vitesse des électrons varie pendant l'accélération

permettant de la changer sans rompre le vide.² La cellule cathode est fixée sur une chambre à vide, permettant un dpassement du porte cathode de l'ordre du cm. Il est possible d'enlever la cellule cathode pour brancher directement le générateur, lorsque la cathode est fixée sur la chambre à vide.

La cathode est fixée sur l'extrémité du porte-cathode. le conducteur de retour -dans le cas de la liaison coaxiale- est formé de telle sorte qu'il réalise un canon à électrons miniature. Des ouvertures sont aménagées pour permettre le couplage du laser avec la cathode photoémissive.³

Juste après l'anode, un premier DLA est placé à l'entrée du faisceau, et reçoit lui aussi une impulsion laser -retardée- par rapport au laser pour la photo cathode. Bien sur, le but est d'employer le même laser, et de faire appel à des sources de faible puissance.⁴ . l'ensemble cathode DLA sera placé dans le vide jusqu'à $10^{-9} Torr$, l'objectif ultérieur étant si possible d'éviter l'ultra-vide.

²la notice d'utilisation de ce loadlock est prévue. Elle permettra de faire la navette entre les échantillons IEF et la manip

³des aménagements futurs sont prévus pour remplacer la liaison coaxiale par une liaison plane de type strip line

⁴mais dans le cadre du tunnelling pour paquets as, la puissance laser envisagée en NIR est comprise entre 10^{12} et $10^{14} W/cm^2$

Le tableau 1.1 donne les composants dont la réalisation est souhaitée à l'IEF.

COMPOSANT —	DESCRIPTION —	PARAGRAPHE
Diodes haute tension	haute tension sub nanoseconde	1.2
Cathode émissive	Field Array Emitters (FEA)	1.3
Module diélectrique de DLA	focalisation, division de faisceau	1.4

1.2 PROTOTYPES PORTANT SUR DES MODELES DE DIODES SiC HAUTE TENSION

Le contexte plus détaillé en est donné par la référence [1]. Le générateur exploite la capacité de coupure d'une diode DSRD (Drift Step Recovery Diode) pour des temps de montée de l'ordre de 100 picosecondes une largeur nanoseconde, une tension crête de 10kV (maximum) et des fréquences de récurrence 1MHz au minimum.

Pour des raisons qui apparaissent au paragraphe 1.3, il est nécessaire d'obtenir des impulsions ultra-brèves; les performances de la source pulsées dépendent de cette diode haute tension, notamment de son profil de dopage.

La diode ne sera pas encapsulée, mais bondée directement sur un circuit. L'ensemble sera placé soit dans l'huile, soit enrésiné en interne. Les performances à prendre en compte sont les suivantes :

1. tenue en tension nominale 6.5kV, (maximale 10kV)
2. Durée de vie des porteurs $3\mu s$ ou 100ns selon la stratégie employée
3. chute de tension directe sous 30A : rédaction réservée
4. courant crête en mode direct pendant 100ns : 100A
5. courant crête en mode inverse pendant 20ns : 250A

La diode a une structure P+sN+, où la zone intrinsèque s peut être dopée -faiblement- P ou N. Les résultats semblent montrer un meilleur comportement en recouvrement, donc en ouverture dynamique haute tension, pour nos applications, avec une zone s=P-. En réalité une étude d'optimisation sera menée par rapport au temps de vie des porteurs et à la charge stockée. 2 stratégies sont envisagées : temps de vie court, charge stockée très grande, structure N, ou l'inverse, probablement structure P. Le choix sera aussi déterminé concernant l'aspect NPT ou PT de la zone I, les paramètres importants étant le seuil de dopage et la largeur de la zone I (zone de drift)

La référence qui nous permet d'élaborer un projet de réalisation pour des diodes N+N-P+ est [7]. J'ai résumé les moyens et procédures employées. Il faut d'abord disposer de plaques épitaxiées, wafers, par exemple chez IBS ou au CNM. La référence guidant la conception des diode N+P-P+ est [4]

Lal/Dacc fournira les profils de dopage nécessaires. Par contre, les zones de Mesa, de JTE, les surfaces de pastilles, ..., seront définies en rapport étroit avec les recommandations de la référence, et en commun avec A Lounis. Les tests en réponse dynamique haute tension seront effectués au Lal/Dacc.

Les simulations pourront s'appuyer sur un logiciel de type Archimede <https://www.gnu.org/server/s>

1.3 FABRICATION DE CATHODES POUR SOURCE MINIATURE D'ELECTRONS

La photo-émission est assistée par le champ, c'est-à-dire que l'on superpose au champ d'une impulsion électrique, le champ de l'impulsion laser. Par rapport aux canons alimentés en haute tension continue, le mode électrique pulsé présente les avantages suivants :

1. Meilleure tenue aux claquages à proximité de la cathode,
2. réduction de l'énergie du laser, et/ou l'emploi de sources dans le visible ou l'IR, par réduction du travail de sortie,
3. protection attendue contre le bombardement ionique de la cathode, par ondes bipolaires,
4. en mode tunnelling, réduction de la charge d'espace constituée par une cathode virtuelle, créée à forte énergie laser

L'émission Schottky et l'émission de champ en ondes ultra brèves sont étudiées depuis peu [14], mais font l'objet d'intenses recherches, sur plusieurs types de cathodes ⁵. La formation des paquets dépendra de l'émission dans ces modes, émission entièrement différente de celle des canons DC. Pour la génération de paquets d'électrons femtoseconde, la distribution des vitesses du paquet juste après la cathode va dépendre des modes d'injection et de la physique des couches émissives juste devant le vide. ⁶

Il faut souligner que l'obtention de paquets attoseconde nécessite le passage en régime tunnelling avec des puissances laser élevées [2]. Seules les cathodes dites « à pointes » semblent permettre des rendement d'extraction intéressants en tout cas dans ce régime [13]. La géométrie des réseaux de pointes est un degré de liberté qui nous permet de « structurer » le faisceau, notamment les faisceaux plats, où l'émittance est optimisée selon une direction. L'avantage supplémentaire est que le faisceau plat est compatible avec l'entrée du DLA (quelques centaines de nm) ; pour limiter les degrés de liberté dans nos investigations, nous nous tiendrons à la production de faisceaux plats.

Parmi les principaux problèmes à résoudre et qui feront l'objet du comparatif, on trouve la tenue thermique des FEA -c'est pour cela que l'on propose un matériau de référence en Tungstène-⁷ la géométrie précise des pointes individuelles - conditionnant l'émittance transverse- et la structure atomique du cristal composant les pointes. Mais

⁵le détail bibliographique de ces recherches fait l'objet d'un document à venir

⁶On rappelle que la largeur minimale temporelle dans le vide d'une onde laser $1\mu m$ est environ 4fs ; la taille d'un paquet individuel pour un couplage N photons étant liée à un multiple de cette période temporelle, il me semble illusoire de chercher par ce couplage, des paquets de 1fs par exemple. Par contre, en mode tunnelling, le paquet s'inscrit à l'intérieur d'une période laser, les paquets attoseconde sont actuellement étudiés selon ce principe

⁷le Mo a une température de fusion de $2623^{\circ}C$, le W $3422^{\circ}C$, le travail de sortie est du même ordre de grandeur dans les 2 cas

d'autres paramètres revèlent une grande importance : le matériau du support, sa compatibilité avec les pointes, et son adhérence avec l'électrode, celle-ci étant généralement en cuivre.

8 9

Ces objectifs seront mieux atteints si nous disposons de plusieurs échantillons de chaque type de cathode.

Les performances des cathodes planes métalliques sont connues, et ne conviennent pas à l'émission de champ. On est conduit à l'utilisation de cathodes à effet de champ, en réseau (Field Effect Arrays, FEA's). Ces cathodes sont basées sur le principe -éprouvé- de Spindt. [12] Plusieurs candidats seront étudiés : une cathode FEA métallique-pour comparaison- et une cathode FEA par Nanotubes de Carbone CNT simple paroi, assemblés sur une multicouche de graphène en disposition.

Deux configurations électroniques sont possibles : la triode, étudiée par exemple à PSI ou Vanderbilt (DFEA), et la diode. Je me cantonnerai à la deuxième solution, plus adaptée selon moi aux applications accélérateurs et aux paquets courts fs et as, configuration plus simple en fabrication et en montage au niveau d'un prototype. En revanche, la durée de vie de la configuration diode fait partie des objectifs de l'étude pour les applications accélérateurs.

Dans un précédent travail, Mina Bionta [2] a réalisé une cathode à nano-tube de carbone, basée sur une seule pointe associée à un multi paroi de type graphène. L'ensemble est sur un support Si. La réalisation, très prometteuse, permettait l'exploration du tunnelling laser. Néanmoins, j'émetts l'hypothèse que l'association de -nombreuses- couches de graphène sur le mono-tube lui confère plutôt une structure de type graphite, ce qui pourrait expliquer ses limites en emballement thermique.

Nous nous proposons en effet de réaliser un FEA à mono-tube(s)¹⁰ de carbone SWCNT (Single Wall Carbone Mono-Tube), non entouré de couches graphène. Nous assimilerons par défaut de langage -et du fait de la difficulté de séparation de véritables monocouches- les SWCNT avec des CNT multi couches MWCNT dotés d'un faible nombre de couches, idéalement 2. Par contre, le réseau FEA de ces mono-tubes reposerait sur une couche graphène, elle-même bien précise puisqu'il s'agit en réalité d'un nombre contrôlé et faible de couches de graphène, avec un empilement maîtrisé. Le support doit être compatible avec l'adhérence du graphène ; nous estimons que les applications accélérateurs privilégient un métal tel que Ni, plutôt qu'un support de type SiC.

⁸Un principe séduisant est l'auto-régulation de l'émission électronique par l'impédance passive ou active d'un réservoir support. Le réservoir de charges est constitué par une électrode pleine en cuivre, le porte-cathode, associé à un élément comportant une résistivité, ou encore un mécanisme non linéaire de régulation des charges émises reposant sur une jonction équivalente Scottky, [3], de telle sorte que l'on évite l'emballement thermique de densités de courants intenses liées à l'effet de champ, aussi bien le champ pseudo DC de l'impulsion électrique, que le champ électrique du laser. Nous nous proposons d'obtenir ces caractéristiques uniquement par l'ingénierie des couches de graphène et des nano-tubes de carbone, voir la description dans la fiche particulière de fabrication

⁹Il est à noter que pour cette série de mesures, les effets magnétique ne seront pas pris en compte, je ne cherche pas à générer -volontairement- des faisceaux e- polarisés

¹⁰les nano-tubes SWCNT sont souvent obtenus en faisceaux (bundles)

Les avantages d'un revêtement par couches graphène sont les suivants : le graphène peut constituer un semi-métal par exemple, voire un isolant selon l'ingénierie du stack, ce qui limite les émissions par effet de champ du substrat, en exhaltant les émissions par effet de champ des pointes FEA, et il protège le substrat des bombardement ioniques secondaires.

Concernant l'émission des tubes CNT, même si Mina Bionta a obtenu en tunnelling, un excellent rapport sur bruit, il me semble qu'il faille optimiser cette question pour l'entrée du DLA. D'autre part, le fonctionnement des SWCNT permet comme on le sait, l'observation d'émission dans des modèles de transport ballistique 1D. **Il est pour cela nécessaire ou très souhaitable que les CNT aient une structure métallique.** L'absence de structure graphitique permet aux SWCNT de pousser leurs performances en terme de densité de courant et de capacité thermique. Enfin, sous certaines conditions d'hélicité, il est connu que les CNT peuvent acquérir des propriétés magnétiques, ce qui ouvre le champ aux faisceaux e- polarisés.¹¹

Cette réalisation est innovante. Les problèmes suivants sont à résoudre :

1. l'adhérence du stack graphène sur le porte-cathode dans des conditions thermiques et d'émission de champ,
2. le dépôt maîtrisé de couches paires de graphène (2 ou 4 proposé) dans la configuration Bernal,
3. la croissance ou le dépôt de SWCNT sur les couches graphène précédentes, et leur raccordement correct au niveau cristallographique,
4. l'obtention d'un réseau homogène FEA de SWCNT avec des dispersions de hauteur et de rayon (hélicité) contrôlés
5. la terminaison du tube, la proposition étant une demi-sphère

L'adhérence du graphène privilégie l'emploi d'un cristal de Ni(111) ou Ru(0001) [8] Le dépôt mono-couche de graphène ou de 2/4 couches type Bernal sur un support métallique s'est révélé possible [5] La culture (growth) de SWCNT est réalisable au moyen de catalyseurs [11, 15]

Nous proposons de modifier la culture précédente pour l'obtention d'un FEA par l'adjonction de masques de lithographie pour le dépôt du catalyseur. La culture sera contrôlée en diamètre et en longueur des SWCNT par les règles données par ces auteurs (voir la fiche particulière de fabrication) Les deux derniers items sont les plus difficiles à atteindre.

Les détails de fabrication sont précisés par la fiche particulière de fabrication.

¹¹comme cela a été déjà mentionné, ces propriétés ne sont pas investiguées dans le cadre de ce projet

1.4 MODULES POUR ACCELERATEURS DIELECTRIQUES

1.4.1 Diviseur de faisceau

Il s'agit de concevoir un module diélectrique séparant un faisceau en deux sous-faisceaux, par exemple selon un angle 2θ , symétriquement par rapport à l'axe du faisceau origine.

Le faisceau a une divergence 2ϵ , un diamètre $2r$ et on espère que chacun des sous-faisceaux a ces mêmes caractéristiques. Parmi les possibilités, le choix se porte sur un réseau de diffraction plan.

Le principe de fonctionnement est le suivant, figure 1.3, donné par [10]

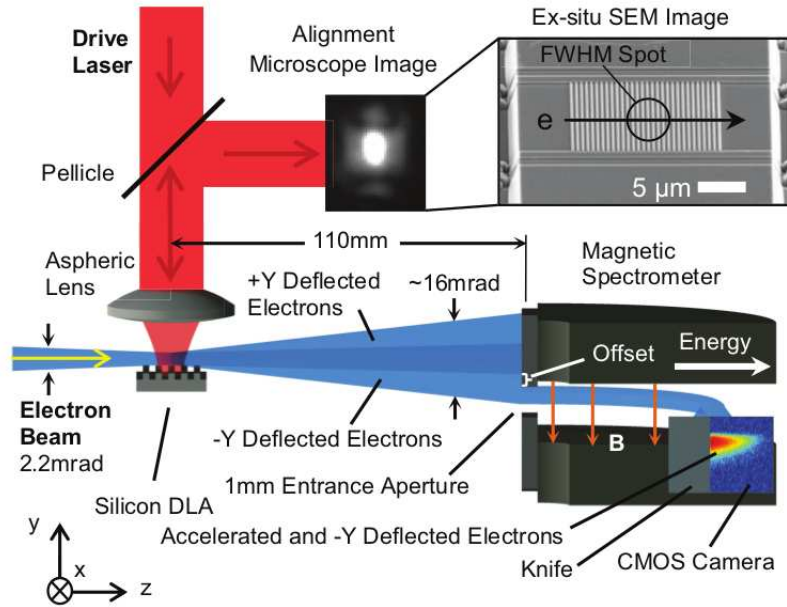


Fig. 2. Experimental setup. 96.3 keV electrons from a scanning electron microscope graze the silicon grating surface, which is illuminated surface normally by a linearly polarized laser. A pellicle beamsplitter picks off $\sim 2\%$ of the back-reflected light to form a microscope image (Ex-situ SEM image of the grating inset). Electrons that are deflected in the $-Y$ direction through the spectrometer entrance aperture are imaged by the CMOS camera if they were accelerated.

FIGURE 1.3 : Schematique de la diode complete d'après [7]

Les caractéristiques du réseau seront données prochainement, et confirmés par la suite par simulation. Les matériaux sont Si ; on donnera les possibilités de fabrication avec du saphire Al_2O_3 .

1.4.2 Module accélérateur

Plusieurs modules sont prévus, mais la difficulté du domaine suggère une première réalisation simple. De nouveau, le premier module prototype sera un réseau. Nánmoins, le pas sera variable, lui aussi donné ultérieurement par simulation.