Αριστότελειο Πανεπίστημιο Θεσσαλονικής Πολυτεχνική Σχολή

Τμημα Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογίστων

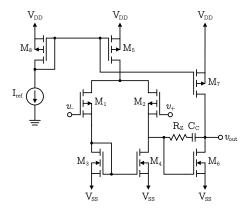
MOSFET Τελεστικός Ενισχυτής Δύο Σταδίων

47 — Нлектронікн III

Καπετάνιος Αντώνιος [AEM 10417] kapetaat@ece.auth.gr

Περίληψη

Στην παρούσα εργασία μελετάται, σχεδιάζεται και προσομοιώνεται ένας τελεστικός ενισχυτής δύο σταδίων με διαφορικό ζεύγος διαύλου ρ σε τεχνολογία MOS 0.35. Όλα τα transistor είναι enhancement-mode εξαρτήματα. Δηλαδή, ο δίαυλος δεν είναι προκατασκευασμένος, αλλά δημιουργείται με την εφαρμογή δυναμικού στον gate ακροδέκτη του transistor. [1] Επιπλέον, ο ακροδέκτης του substrate τους είναι βραχυκυκλωμένος στον ακροδέκτη του source. Μήκος διαύλου όλων των transistor επιλέγεται L=1μm. Οι προσομοιώσεις έγιναν σε PSpice. Η παρούσα αναφορά συνοδεύεται από Matlab script μέσω του οποίου έγινε η πρώτη εκτίμηση των λόγων S=W/L για καθένα από τα οκτώ transistor του κυκλώματος I.



Κύκλωμα 1: Τελεστικός ενισχυτής δύο σταδίων. Στην έξοδο του ενισχυτή συνδέεται χωρητικό φορτίο C_L . Όλα τα transistor λειτουργούν στην περιοχή κορεσμού.

Οι προδιαγραφές του ζητούμενου τελεστικού ενισχυτή δίδονται στον πίνακα 1.

Τροφοδοσία	$V_{SS}=-2.31 extsf{V}$
	$V_{DD} = +2.31$ V
Εύρος τάσεως εισόδου	$\min\left(v_{ ext{in}} ight) = -100 ext{mV}$
	$\max{(v_{in})} = +100 mV$
Κέρδος τάσεως	$A_v>20.17$ dB
Καταναλισκόμενη ισχύς	$P_{ m diss} < 50.17 { m mW}$
Gain bandwidth	GB > 7.17MHz
Slew rate	${\rm SR} > 18.17{\rm V/\musec}$
Χωρητικότητα φορτίου	$C_L=2.17 m pF$

Πίνακας 1: Προδιαγραφές και δεδομένα για τον τελεστικό ενισχυτή του κυκλώματος 1.

Ι Χαρακτηριστικά των transistor

Οι τιμές των παραμέτρων προσδιορίσθηκαν μέσω των μοντέλων PSpice των transistor της εκφώνησης, παραρτήματα Α΄ και Β΄. Στα

μοντέλα έχει προστεθεί και η παράμετρος L=1u η οποία αντιστοιχεί στο μήκος του διαύλου.

I.1 pMOS

Τα MOSFET διαύλου p έχουν τάση κατωφλίου $V_{T0,p}=-0.9056$ V. Η παράμετρος διαγωγιμότητάς (process transconductance parameter) τους είναι $k_p^{'}=\mu_p\cdot C_{ox,p}=2.9352\cdot 10^{-5} {\rm A/V^2},$ όπου $C_{ox,p}$ είναι η χωρητικότητα του στρώματος οξειδίου (oxide capacitance) και $\mu_p=180.2 {\rm cm^2/V}\,{\rm sec}$ η κινητικότητα των οπών στον δίαυλο. [2] Το πάχος του στρώματος του οξειδίου είναι $t_{ox,p}=21.2 {\rm nm}.$ Από τα παραπάνω εύκολα προκύπτει πως η χωρητικότητα του στρώματος οξειδίου είναι $C_{ox,p}=k_p^{'}/\mu_p=134.642 {\rm μF/cm^2}.$

I.2 nMOS

Τα MOSFET διαύλου η έχουν τάση κατωφλίου $V_{T0,n}=0.7860$ V. Το process transconductance parameter τους δίδεται $k_n'=\mu_n\cdot C_{ox,n}=9.6379\cdot 10^{-5} {\rm A/V^2},$ όπου $C_{ox,n}$ είναι η χωρητικότητα του στρώματος οξειδίου (oxide capacitance) και $\mu_n=591.7{\rm cm^2/V}$ sec η κινητικότητα των ηλεκτρονίων στον δίαυλο. $[^2]$ Το πάχος του στρώματος του οξειδίου είναι $t_{ox,n}=21.2{\rm nm}.$ Από τα παραπάνω εύκολα προκύπτει πως η χωρητικότητα του στρώματος οξειδίου είναι $C_{ox,p}=k_p'/\mu_p=0.162\,885 \mu {\rm F/cm}^2.$

II Εκτίμηση aspect ratio S = W/L των transistor

ΙΙ.1 Θεωρητική ανάλυση

Η χωρητικότητα Miller, C_C , στο κύκλωμα Ι εξασφαλίζει πως η συχνότητα ω_{p_1} του πόλου p_1 της συνάρτησης μεταφοράς του ενισχυτή μετατοπίζεται σε συχνότητες κοντά στο μηδέν και η συχνότητα ω_{p_2} του πόλου p_2 μετατοπίζεται σε υψηλότερες συχνότητες. Έστω, $p_1 \to 0$ και $\omega_Z = 10 \cdot {\rm GB}$, τότε, εάν το περιθώριο φάσης είναι 60° , θα έχουμε

$$\begin{split} \phi_M &= 180^\circ - \arctan\left(\frac{\text{GB}}{\omega_{p_1}}\right) - \arctan\left(\frac{\text{GB}}{\omega_{p_2}}\right) - \arctan\left(\frac{\text{GB}}{\omega_Z}\right) \Rightarrow \\ 60^\circ &= 180^\circ - 90^\circ - \arctan\left(\frac{\text{GB}}{\omega_{p_2}}\right) - \arctan\left(0.1\right) \Rightarrow \\ \omega_{p_2} &= 2.215 \cdot \text{GB}. \end{split}$$

Από τη συνθήκη $\omega_Z = 10 \cdot \mathsf{GB}$ προκύπτει

$$\omega_Z = rac{g_{m6}}{C_C} \Rightarrow 10 \cdot {\sf GB} = rac{g_{m6}}{C_C} \Rightarrow 10 \cdot rac{g_{m1}}{C_C} = rac{g_{m6}}{C_C}$$

δηλαδή

$$g_{m6} = 10 \cdot g_{m1}.$$
 (II.1.1)

Από το περιθώριο φάσης προέκυψε $\omega_{p_2}>2.215\cdot {\rm GB}.$ Επομένως, είναι

$$\begin{split} &\omega_{p_2} > 2.215\cdot \mathrm{GB} \Rightarrow \frac{g_{m6}}{C_L} > 2.215\cdot \mathrm{GB} \Rightarrow \\ &10\frac{g_{m1}}{C_L} > 2.215\cdot \frac{g_{m1}}{C_C} \end{split}$$

ή

$$C_C > 0.222 \cdot C_L$$
 (II.1.2)

Από το slew rate μπορεί να εκτιμηθεί το ρεύμα I_{D5} ως εξής

$$SR = \frac{I_{D5}}{C_C} \Rightarrow I_{D5} = SR \cdot C_C$$
 (II.1.3)

Θεωρώντας πως $I_{D5}=2\cdot I_{D1}=2\cdot I_{D3}$ και πως τα ΜΙ--Μ2 και Μ3--Μ4 είναι πανομοιότυπα, έχουμε

$$S_{3} = \frac{I_{D5}}{k_{n}^{'} \cdot \left(\min\left(v_{\text{in}}\right) - V_{SS} + |V_{T0.1p}| - V_{T0.3n}\right)^{2}} \qquad \text{(II.1.4)}$$

Θα είναι $S_3=S_4$ και εφόσον όλα τα transistor έχουν μήκος διαύλου L=1μm, θα έχουν πλάτος διαύλου $W_3=W_4=S_3$ μm.

Έπειτα, εξετάζεται εάν η συχνότητα του πόλου p_3 είναι μεγαλύτερη από $10\cdot\mathsf{GB}$. Είναι

$$\omega_{p_{3}} = rac{g_{m_{3}}}{2C_{gs3}} = rac{\sqrt{2 \cdot k_{n}^{'} \cdot S_{3} \cdot I_{D3}}}{0.667 \cdot W_{3} \cdot L_{3} \cdot C_{ox.n}}$$

ή

$$\omega_{p_{3}} = \frac{\sqrt{k_{n}^{'} \cdot S_{3} \cdot I_{D5}}}{0.667 \cdot S_{3} \cdot L_{3}^{2} \cdot C_{ox,n}}$$
 (II.1.5)

Η διαγωγιμότητα των transistor M1 και M2 υπολογίζεται μέσω του gain-bandwidth product. Είναι $g_{m1}=g_{m2}={\rm GB}\cdot C_C$. Το aspect ratio τους είναι

$$S_1 = S_2 = rac{g_{m1}^2}{k_p^\prime \cdot I_{D5}}.$$
 (II.1.6)

Εν συνεχεία υπολογίζεται το S_5 .

$$S_5 = \frac{2 \cdot I_{D5}}{k_p^{'} \cdot V_{DS5,sat}^2},$$
 (II.1.7)

όπου

$$V_{DS5, \text{sat}} = \max(v_{\text{in}}) - V_{DD} + \sqrt{\frac{I_{D5}}{\beta_1}} + |V_{T0,p}|$$
 (II.1.8)

και

$$\beta_1 = k_p' \cdot S_1. \tag{II.1.9}$$

Για το transistor M6 έχουμε

$$S_6 = S_4 \cdot \frac{g_{m6}}{q_{m4}},$$
 (II.1.10)

όπου

$$g_{m4} = \sqrt{2 \cdot k_n' \cdot S_4 \cdot I_{D4}}. \tag{II.1.11}$$

Τέλος, το S7 μπορεί να υπολογιστεί είτε μέσω της σχέσης (ΙΙ.1.12) είτε μέσω της (ΙΙ.1.13). Εδώ επιλέγεται η σχέση (ΙΙ.1.12) η οποία, σε θεωρητικό επίπεδο, εξασφαλίζει την απουσία συστηματικού dc offset. [2]

 $S_7 = 2\frac{S_6 \cdot S_5}{S_4}.$ (II.1.12)

Εναλλακτικά,

$$S_7 = S_5 \frac{I_{D7}}{I_{D5}},$$
 (II.1.13)

όπου

$$I_{D6} = I_{D7} = \frac{g_{m6}^2}{2 \cdot k_n' \cdot S_6}.$$
 (II.1.14)

ΙΙ.2 Αποτελέσματα εκτίμησης

Όλα τα παραπάνω εφαρμόζονται στο matlab script op_amp_S.m. Τα αποτελέσματα δίδονται στον πίνακα 2.

Aspect ratios		
$S_1 = 1.816719$	$S_5 = 3.024399$	
$S_2 = 1.816719$	$S_6 = 37.567524$	
$S_3 = 25.508331$	$S_7 = 8.908399$	
$S_4 = 25.508331$	$S_8 = 3.024399$	
Χωρητικότητα Miller $C_C = 0.4774$ pF		
Αντίσταση μηδενικού	$R_Z=46.496318$ k Ω	
Ρεύμα εκροής του Μ5	$I_5 = 8.674358 \mu { m A}$	

Πίνακας 2: Εκτίμηση των παραμέτρων του κυκλώματος Ι. Το αναμενόμενο κέρδος τάσης ανοιχτού βρόχου είναι $A_v=196.96$ και η κατανάλωση ισχύος αναμένεται $P_{\rm diss}=0.056 {\rm mW}.$

ΙΙΙ Προσομοίωση

Το κυκλώματα με τις τιμές των παραμέτρων του πίνακα 2, όταν προσομοιώθηκε, δεν πληρούσε την προδιαγραφές για gainbandwidth product και το περιθώριο φάσης. Το κέρδος ανοιχτού βρόχου πληρεί την προδιαγραφή του πίνακα 1.

ΙΙΙ.1 Ρυθμίσεις

Το κέρδος τάσης ανοιχτού βρόχου δίνεται από την έκφραση

$$A_v = \frac{2 \cdot g_{m1} \cdot g_{m6}}{I_{D5} \left(\lambda_2 + \lambda_5\right) \cdot I_{D6} \left(\lambda_6 + \lambda_7\right)}. \tag{III.1.1}$$

Επιπλέον, για το διαφορικό ζεύγος απαιτείται υψηλή διαγωγιμότητα προκειμένου να μειώνεται η συνεισφορά του θερμικού θορύβου, [3] οπότε αυξάνονται οι λόγοι S_1 και S_2 . Αυτό οδηγεί σε μία αύξηση του κέρδους ανοιχτού βρόχου, παρόλο που ήταν ήδη εντός των προδιαγραφών.

Το gain-bandwidth product δίνεται από την έκφραση

$$\mathsf{GB} = A_v(0) \cdot |\omega_{p_1}| = rac{g_{m1}}{C_C}.$$
 (III.1.2)

Αυτό σημαίνει πως η αύξηση των S_1 και S_2 βελτιώνει και το gain-bandwidth το οποίο επιβεβαιώνεται και από το την προσομοίωση. Τα g_{m1} , g_{m2} μπορούν να αυξηθούν και μέσω της αύξησης του $I_{D5}=^{I_{D1}}\!/2$ το οποίο όμως, εξαιτίας της σχέσης III.1.1, φαίνεται να μειώνει το κέρδος ανοιχτού βρόχου. Το I_{D5} αυξάνεται μέσω της

αύξησης του $I_{\rm ref}$. Με αύξηση του S_5 στο δεκαπλάσιο της αρχικής του τιμής, το I_{D5} φαίνεται να δεκαπλασιάζεται και αυτό με αντίκτυπο στο κέρδος ανοιχτού βρόχου το οποίο όμως παραμένει εντός των προδιαγραφών.

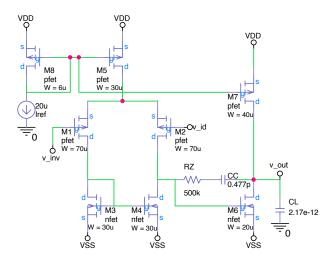
Επιπλέον, η αύξηση, κατά περίπου 4.4 φορές, του S_7 και κατά συνέπεια του $I_{D7}=I_{D6}$ αν και αναμένεται να μειώσει το κέρδος ανοιχτού βρόχου, έχει μικρή επίδραση σε κλίμακα decibel. Ωστόσο, βελτιώνει σημαντικά το gain-bandwidth product.

Το S_6 μειώνεται στην μισή τιμή του νέου S_7 το οποίο αν και επιδρά αρνητικά στο κέρδος, αυξάνει (προς το μηδέν) την φάση της εξόδου.

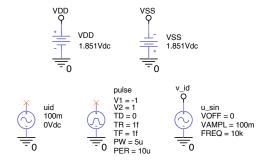
Η αντίσταση R_Z παίρνει τιμή αρκετά μεγαλύτερη της $\frac{1}{g_{m_2}}$ που απαιτείται για την μετατόπιση του μηδενικού σε άπειρη συχνότητα. [2] Χρησιμοποιώντας τιμή μεγαλύτερη της $\frac{1}{g_{m_2}}$ το μηδενικό μετατοπίζεται στον αρνητικό πραγματικό ημιάξονα και αυξάνει το περιθώριο φάσης. [2]

Για τη μείωση της κατανάλωσης ισχύος χωρίς να επηρεασθούν σημαντικά οι υπόλοιπες παράμετροι του ενισχυτή, αυξάνεται ελαφρώς, κατά $3\mu m$, ο λόγος S_8 .

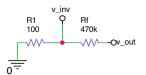
Τέλος, οι λόγοι S_3 , S_4 ρυθμίζονται βάση της σχέσης (ΙΙ.1.12). Οι προσομοιώσεις έγιναν με το κύκλωμα 2. Στο κύκλωμα 3 φαίνονται οι πηγές τροφοδοσίας και οι πηγές που εφαρμόζονται στην μη αναστρέφουσα είσοδο για έλεγχο των προδιαγραφών. Η αναστρέφουσα είσοδος συνδέεται μέσω του βρόχου ανάδρασης του κυκλώματος 4 στην έξοδο του ενισχυτή.



Κύκλωμα 2: CMOS τελεστικός ενισχυτής δύο σταδίων.Τα μήκη των διαύλων όλων των transistor είναι L=1μm και τα πλάτη αναγράφονται δίπλα στο κάθε transistor.

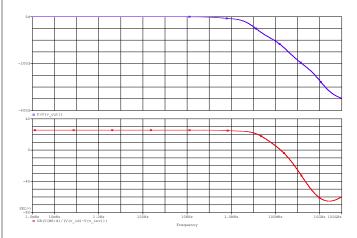


Κύκλωμα 3: Η πηγή τάσης uid χρησιμοποιείται για την παραγωγή διαγράμματος Bode. Η πηγή u_sin χρησιμοποιείται στην ανάλυση στο πεδίο του χρόνου (transient analysis) και η πηγή pulse παράγει τετραγωνικό παλμό για την μέτρηση του slew rate.



Κύκλωμα 4: Δίκτυο ανάδρασης. Η τιμή της R_f δεν μπορεί να είναι πολύ υψηλή διότι θα αυξηθεί η κατανάλωση ισχύος. Λόγω της μεγάλης τιμής της R_f και της μικρής τιμής της R_1 η τάση στην αναστρέφουσα είσοδο του τελεστικού είναι πολύ κοντά στη γείωση, της τάξεως λίγων εκατοντάδων μV (κύκλωμα 5).

ΙΙΙ.2 Συχνοτική απόκριση



Διάγραμμα 1: Με κόκκινο χρώμα διαγράφεται το κέρδος τάσης εξόδου σε dB και με μπλε χρώμα διαγράφεται η φάση της εξόδου.

Το μέγιστο του κέρδους τάσης στο πεδίο της συχνότητας βρέθηκε στα $20 \cdot \log_{10} A_v = 25.55619$.

Το gain-bandwidth product εκτιμήθηκε στο σημείο όπου η καμπύλη του κέρδους σημειώνει μείωση κατά 3dB από την σταθερή τιμή της και βρέθηκε ${\sf GB}=8.70313{\sf MHz}.$

Το περιθώριο φάσης βρέθηκε $\phi_M=59.95727^\circ$. Συγκεκριμένα, το περιθώριο φάσης ισούται με το άθροισμα της φάσης της εξόδου στη συχνότητα μοναδιαίου κέρδους (unity gain frequency) και των 180° .

Στον πίνακα 3 παρατίθενται οι εκφράσεις που χρησιμοποιήθηκαν στο PSpice για τον προσδιορισμό των παραπάνω και το αποτέλεσμά τους.

Μέγεθος	PSpice measurement expression	
$20\log{(A_v)}$ [dB]	Max(DB(V(M6:d)/(V(v_id)-V(v_inv))))	
GB [MHz]	PhaseMargin(DB(V(v_out)/(V(v_id)-V(v_inv))),P(V(v_out)))	
$\phi_M[^\circ]$	Cutoff_Lowpass_3dB(DB(V(v_out)/(V(v_id)-V(v_inv))))	

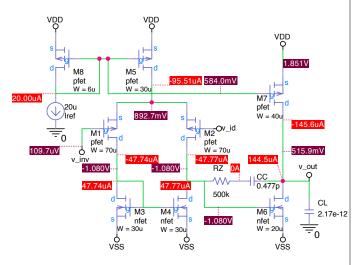
Πίνακας 3: PSpice measurements για τον υπολογισμό του κέρδους ανοιχτού βρόχου, gain-bandwidth product και του περιθωρίου φάσης της εξόδου.

ΙΙΙ.3 Κατανάλωση ισχύος

Η κατανάλωση ισχύος εκτιμάται μέσω transient analysis σε διάστημα μίας περιόδου με ημιτονοειδές σήμα πλάτους 200mV_{pp} συχνότητας 10 kHz συνδεδεμένο στη μη αναστρέφουσα είσοδο του ενισχυτή.

Πρώτος τρόπος εκτίμησης είναι μέσω των bias currents του κυκλώματος 5. Συγκεκριμένα, η κατανάλωση ισχύος θα είναι

$$\begin{split} P_{\rm diss} &= \left(|I_{D5}| + |I_{D6}| + |I_{D8}| \right) \cdot \left(V_{DD} + |V_{SS}| \right) \\ &= \left(95.51 + 144.50 + 20.00 \right) \cdot \left(1.851 + 1.851 \right) \; \mu \text{A} \cdot \text{V} \\ &= 0.963 \text{mW} \ll 50.17 \text{mW}. \end{split}$$



Κύκλωμα 5: Βίας τάσεις και εντάσεις ρευμάτων για u_+ πλάτους $200 \mathrm{mV}_\mathrm{pp}$ συχνότητας $10 \mathrm{kHz}.$

Ο δεύτερος τρόπος είναι η ανάγνωση της τιμής από το output αρχείο της προσομοίωσης, trans.out στην προκειμένη. Ειδικότερα, η κατανάλωση ισχύος είναι 0.928mW όπως φαίνεται από το παρακάτω χωρίο του trans.out.

VOLTAGE	SOURCE	CURRENTS
NAME	CT	JRRENT
V_{uid}	0	.000E+00
V_VSS	-2	.400E-04
V_pulse	0	.000E+00
V_VDD	-2	611E-04
V_u_sin	0.	.000E+00

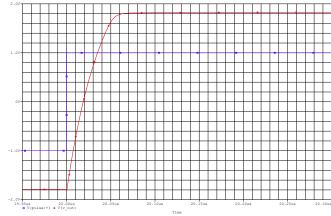
TOTAL POWER DISSIPATION 9.28E-04 WATTS

III.4 Slew rate

Για τον υπολογισμό του slew rate, κατά τις οδηγίες της εκφώνησης, στην μη αναστρέφουσα είσοδο του ενισχυτή εφαρμόσθηκε τετραγωνικός παλμός πλάτους 1V. Παρακολουθείται η έξοδος σε θετική ακμή του παλμού της εισόδου. Βρίσκεται η χρονική στιγμή κατά την οποία η έξοδος είναι στο 10% του πλάτους της peak to peak και βρίσκεται και η χρονική στιγμή κατά την οποία η έξοδος είναι στο 90% του πλάτους της peak to peak. Το slew rate θα είναι ο λόγος ${\rm SR}=\frac{u_{0.9}-u_{0.1}}{t_{0.9}-t_{0.1}}.$

Το PSpice παρέχει τη συνάρτηση SlewRate_Rise(·) η οποία ακολουθεί την παραπάνω διαδικασία αλλά στο 25% και στο 75% του πλάτους της peak to peak αντί για 10% και 90% αντιστοίχως. Για τον λόγο αυτό, με βάση την SlewRate_Rise(·) δημιουργήθηκε μία νεα συνάρτηση SlewRate_Rise_M(·) η οποία περιγράφεται στο αρχείο \op_amp\op_amp-PSpiceFiles\SCHEMATIC1\slew_rate\slew_rate.prb. Παρακάτω παρατίθεται ο κώδικάς της.

Το αποτέλεσμα της μέτρησης είναι SR = 69.20035 V/μs, πολύ μεγαλύτερο από το ελάχιστο όριο που απαιτείται, 18.17 V/μs.



Διάγραμμα 2: Με κόκκινο χρώμα διαγράφεται η έξοδος του τελεστικού ενισχυτή και με μπλε χρώμα διαγράφεται ο τετραγωνικός παλμός πλάτους 1V που εφαρμόζεται στην μη αναστρέφουσα είσοδό του.

III.5 Temperature sweep

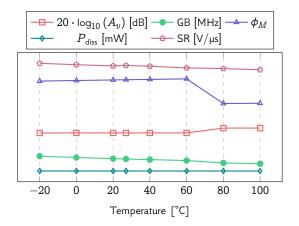
Όλες οι παραπάνω προσομοιώσεις επαναλήφθηκαν σε θερμοκρασίες -20° C, 0° C, 20° C, 40° C, 60° C, 80° C και 100° C. Στον πίνακα 4 δίνονται οι μετρήσεις των κυματομορφών. Η κατανάλωση ισχύος βρέθηκε μέσω των output αρχείων των παραμετρικών προσομοιώσεων.

Μέγεθος	−20 °C	0 °C	20 °C	27 °C
$20 \cdot \log_{10}\left(A_v\right) [ext{dB}]$	25.53643	25.54701	25.55431	25.55619
GB [MHz]	10.51383	9.67467	8.93937	8.70313
ϕ_M	59.09589°	59.46750°	59.83206°	59.95727°
$P_{ m diss} \ [m mW]$	0.944	0.936	0.930	0.928
SR [V/μs]	70.59513	69.69387	68.93170	69.20035

Μέγεθος	40 °C	60 °C	80 °C	100 °C
$20 \cdot \log_{10}\left(A_v\right) [ext{dB}]$	25.55887	25.56106	28.67671	28.70726
GB [MHz]	8.29010	7.71244	6.15171	5.65827
ϕ_M	60.18563°	60.52578°	44.59798°	44.73339°
$P_{ m diss} [m mW]$	0.924	0.920	0.916	0.913
SR [V/μs]	68.69967	67.64329	67.17787	66.42879

Πίνακας 4: Μετρήσεις των παραμέτρων των προδιαγραφών για τις θερμοκρασίες -20° C, 0° C, 20° C και 27° C.

Από τα δεδομένα του πίνακα 4 φαίνεται πως στους 80° C και 100° C το GB είναι σημαντικά χαμηλότερο της προδιαγραφής ενώ το περιθώριο φάσης είναι μόλις 0.4° και 0.3° κάτω των 45° αντίστοιχα.



Διάγραμμα 3: Ποιοτική μεταβολλή των παραμέτρων A_v , GB, ϕ_M , $P_{\rm diss}$ και SR συναρτήσει της θερμοκρασίας.

Από τα δεδομένα του πίνακα 4 και το διάγραμμα 3 παρατηρείται πως τα μόνα μεγέθη με γνησίως καθοδική πορεία είναι το slew rate και το gain-bandwidth product.

Το gain-bandwidth product παρουσιάζει μία σχεδόν γραμμική μείωση με την αύξηση της θερμοκρασίας. Στους 80° C βγαίνει εκτός προδιαγραφών κατά περίπου 1MHz.

Στην κατανάλωση ισχύος, παρατηρείται μία μικρή αύξηση με την άνοδο της θερμοκρασίας και η διαφορά μεταξύ των -20° C και των 100° C είναι 31μ W.

Ενδιαφέρον παρουσιάζει η απότομη και μεγάλη πτώση του περιθωρίου φάσης, ϕ_M μετά τους 60° C. Από -20° C έως και 60° C αυξάνεται σχεδόν γραμμικά. Έπειτα, από τους 80° C προς τους 100° C παρατηρείται μία αρκετά μικρή αλλά αισθητή αύξηση.

Το κέρδος παραμένει σχεδόν σταθερό έως και τους 60° C. Αυξάνεται στους 80° C κι έπειτα παραμένει σχεδόν σταθερό.

ΙΥ Συμπεράσματα & παρατηρήσεις

Aspect ratios		
$S_1 = 70$	$S_5 = 30$	
$S_2 = 70$	$S_6 = 20$	
$S_3 = 30$	$S_7 = 40$	
$S_4 = 30$	$S_8 = 6$	
Χωρητικότητα Miller	$C_C=0.477 m pF$	
Αντίσταση μηδενικού	$R_Z=500$ k Ω	
Ρεύμα αναφοράς	$I_{ m ref}=20\mu{ m A}$	

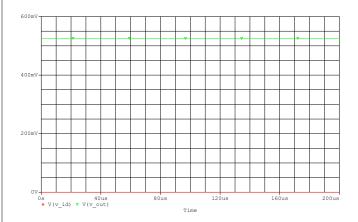
Πίνακας 5: Παράμετροι του κυκλώματος 2. Τα μήκη των διαύλων όλων των transistor είναι L=1μm

Κέρδος ανοιχτού βρόχου	$20 \cdot \log_{10}{(A_v)} = 25.55619$ dB
Gain-bandwidth product	GB = 8.70313MHz
Περιθώριο φάσης	$\phi_M=59.95727^\circ$
Κατανάλωση ισχύος	$P_{ m diss}=0.928{ m mW}$
Slew rate	$SR=69.20035V/\mu s$

Πίνακας 6: Αποτελέσματα προσομοιώσεων του κυκλώματος 2.

Αποσυνδέοντας το δίκτυο ανάδρασης, και γειώνοντας και τις δύο εισόδους του τελεστικού ενισχυτή παρατηρήθηκε μη μηδενική έξοδος (διάγραμμα 4), παρόλο που έχει ακολουθηθεί η σχετική οδηγία, (ΙΙ.Ι.Ι.2), περί τάσης εκτροπής. Προφανώς, η αποφυγή του συστηματικού dc offset σε μία πρακτική εφαρμογή είναι πιο περίπλοκη. Ωστόσο, να σημειωθεί πως τα ζεύγη ΜΙ-Μ2 και Μ3-Μ4 είναι μεταξύ τους πανομοιότυπα και το ρεύμα των drain ακροδεκτών τους είναι ίδιο και για τα τέσσερα.

Αρχιτεκτονικές πιο σύνθετες από αυτήν των δύο σταδίων και διαφορετικές τεχνολογίες κατασκευής MOSFET θα μπορούσαν να παρέχουν ακόμη μεγαλύτερο κέρδος τάσης και gain-bandwidth ή και υψηλότερο slew rate. Θα μπορούσαν επίσης να βελτιώσουν το θερμοκρασιακό εύρος λειτουργίας του ενισχυτή.



Διάγραμμα 4: Με κόκκινο χρώμα διαγράφεται η διαφορική είσοδος και με πράσινο χρώμα η έξοδος του τελεστικού ενισχυτή. Το δικτύωμα ανάδρασης έχει αποσυνδεθεί και οι είσοδοι του ενισχυτή είναι βραχυκυκλωμένες στη γείωση. Η έξοδος είναι $v_{\rm out}=525.59128 {\rm mV}$

Αναφορές

- R.C. Jaeger και T. Blalock. Microelectronic Circuit Design. McGraw-Hill Education, 2015. ISBN: 9780073529608.
- [2] A.S. Sedra και K.C. Smith. *Microelectronic Circuits*. Oxford University Press, 2015. ISBN: 9780199339136.
- [3] Χατζόπουλος Α. Ηλεκτρονική ΙΙΙ Ανοικτά Ακαδημαϊκά Μαθήματα ΑΠΘ. http://delos.it.auth.gr/opendelos/player?rid=7a1e3dfc [Σχεδίαση τελεστικών ενισχυτών]. 2015.

A' pMOS PSpice model

.MODEL pfet PMOS LEVEL=3 PHI=0.600000 TOX=2.1200E-08

- + XJ=0.200000U TPG=-1 VT0=-0.9056 DELTA=1.5200E+00
- + LD=2.2000E-08 KP=2.9352E-05 UO=180.2 THETA=1.2480E-01
- + RSH=1.0470E+02 GAMMA=0.4863 NSUB=1.8900E+16
- + NFS=3.46E+12 VMAX=3.7320E+05 ETA=1.6410E-01
- + KAPPA=9.6940E+00 CGDO=5.3752E-11 CGSO=5.3752E-11
- + CGB0=3.3650E-10 CJ=4.8447E-04 MJ=0.5027
- + CJSW=1.6457E-10 MJSW=0.217168 PB=0.850000 L=1u

B' nMOS PSpice model

.MODEL nfet NMOS LEVEL=3 PHI=0.600000 TOX=2.1200E-08

- + XJ=0.200000U TPG=1 VT0=0.7860 DELTA=6.9670E-01
- + LD=1.6470E-07 KP=9.6379E-05 UO=591.7 THETA=8.1220E-02
- + RSH=8.5450E+01 GAMMA=0.5863 NSUB=1.6160E+16
- + NFS=5.0000E+12 VMAX=2.0820E+05 ETA=7.0660E-02

```
+ KAPPA=1.3960E-01 CGD0=4.0241E-10 CGS0=4.0241E-10
+ CGB0=3.6144E-10 CJ=3.8541E-04 MJ=1.1854
+ CJSW=1.3940E-10 MJSW=0.125195 PB=0.800000 L=1u
```

Γ' Matlab script

```
% Two-stage CMOS op-amp
 2
   % Kapetanios Antonios, 10417
   % kapetaat@ece.auth.gr
   % Dept. of ECE, AUTh
 7
   % 47 - Microelectonics III
9
   % January 2024
   % pMOS: M1, M2, M5, M7, M8
12 % nMOS: M3, M4, M6
13
14 clc;
15
   x = 17;
   CL = (2+0.01*x)*10^{(-12)}; \%F
   VDD=1.80+0.003*x; %V
17
18 VSS=-VDD; %V
19 VIN_MAX=100e-3; \%V
20 VIN_MIN=-100e-3; %V
21 % minimum slew rate:
22 SR=(18+0.01*x)*10^{(6)}; %V/s
23 % minimum channel length:
24 L=1e-6; %m
25
   % minimum gain bandwidth:
26 GB=2*pi*(7+0.01*x)*10^6; %rad/sec
27
28 % pMOS parameters
   kp_prime=2.9352e-5; %A/V^2
29
30 VTOp=-0.9056; %V
   up=0.218; %cm^2/(V*sec)
31
32
   Coxp=kp_prime/up;
33
34 % nMOS parameters
35 kn_prime=9.6379e-5; %A/V^2
36 VTOn=0.7860; %V
37 un=597.7; %cm^2/(V*sec)
38
   Coxn=kn_prime/un;
39
40 % Miller capacitance
41
   CC = (.22*CL); %F
42 I5=SR*CC; %A
43
44 % --- First stage ---
45
            % calculate size parameters S3
                and S4
            S3=(I5/(kn_prime*(VSS-VIN_MIN+abs))
47
                (VTOp)+VTOn)^2));
48
            S4=S3;
49
50
            % calculate the magnitude of pole
51
            % We need |p3|>>10*GB
52
            p3=sqrt(2*kn_prime*S3*I5/2)
                /(2*0.667*Coxn*S3*L*L); %Hz
            if p3-10*GB<10^6
```

```
54
                      fprintf("p3 is too small
                          .\n"):
55
                     return:
56
57
58
             % calculate size parameters S1
                 and S2
59
             gm1=GB*CC; %S
60
             S1=(gm1^2/(kp_prime*I5));
61
             S2=S1:
62
63
             % calculate size parameters S5
                 and S8
             b1=kp_prime*S1;
64
             VDS5=VIN_MAX-VDD+sqrt(I5/b1)+abs(
65
                 VTOp); %V
66
             S5=(2*I5/(kp_prime*VDS5^2));
67
             S8=S5;
68
69
    % --- Second stage ---
70
71
             % calculate size parameter S6
72
             I4=I5/2; %A
73
             gm4=sqrt(2*kn_prime*S4*I4); %S
74
             gm6=2.2*gm1*CL/CC; %S
75
             S6 = (S4 * gm6/gm4);
76
             I6=gm6^2/(2*kn_prime*S6); %A
77
78
             % calculate size parameter S7
79
             S7 = (S6 * S5 * 2/S4);
80
81
    % --- Print the results ---
82
   fprintf("CC = %12.6f pF\n", CC*10^(12));
    fprintf("Rz = \%12.6f \Omegak\n", (1e-3)/gm1);
83
    fprintf("I5 = %12.6f A\n\n", I5*1e6);
85
86
87 fprintf("S1 = %12.6f\n",S1);
88 fprintf("S2 = 12.6f\n",S2);
89 fprintf("S3 = %12.6f\n",S3);
90 fprintf("S4 = %12.6f\n",S4);
91 fprintf("S5 = %12.6f\n",S5);
92 fprintf("S6 = %12.6f\n",S6);
93 fprintf("S7 = %12.6f\n",S7);
94 fprintf("S8 = %12.6f\n",S8);
95
96 Av=2*gm1*gm6/(I5*I6);
97 fprintf("\nAv = %12.6f\n", Av);
98
99 Pdiss=(I5+I6)*(VDD-VSS)*10^3; %mW
100 fprintf("Pdiss = %.6g mW\n",Pdiss);
```