



UNIVERSITA' DEGLI STUDI DI
NAPOLI FEDERICO II

Scuola Politecnica e delle Scienze di Base
Corso di Laurea in Ingegneria Informatica

Elaborato in **Architettura dei Sistemi Digitali**

Elaborato finale

Anno Accademico 2024/25

Studenti

Filomena Vigliotti

matr. M63001734

Ciro Scognamilgio

matr. M6300

Antonio Sirignano

matr. M63001732

Indice

1	Problema 1.1	1
1.1	Multiplexer 16:1	1
1.1.1	Progetto e architettura	2
1.1.2	Implementazione	5
1.1.3	Simulazione	5
1.2	Rete di interconnessione a 16 ingressi e 4 uscite . . .	5
1.2.1	Progettazione	5
1.2.2	Implementazione	5
1.2.3	Simulazione	5
1.3	Implementazione su board del punto precedente . . .	5
2	Esercizio 2 - Sistema ROM+M	6
3	Conclusioni	7
	Bibliografia	8

Chapter 1

Problema 1.1

1.1 Multiplexer 16:1

Si chiede di progettare un multiplexer indirizzabile 16:1, utilizzando un approccio per composizione, utilizzando multiplexer 4:1.

Tale multiplexer è rappresentato di seguito.

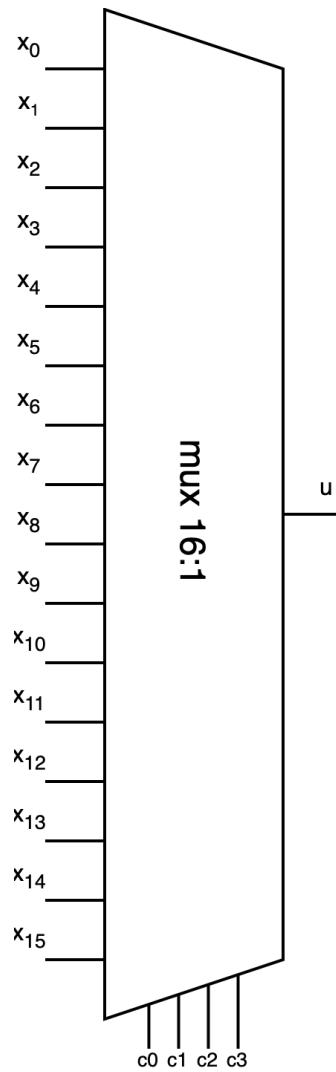


Figure 1.1: multiplexer 16:1

1.1.1 Progetto e architettura

Dapprima si utilizza un approccio per composizione per realizzare un multiplexer 4:1 con multiplexer 2:1.

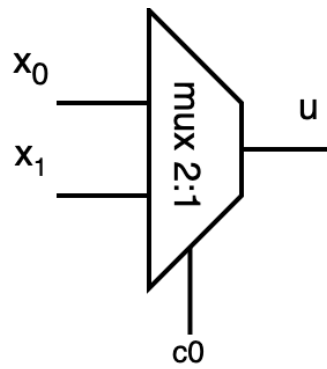


Figure 1.2: multiplexer 2:1

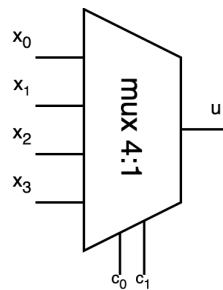


Figure 1.3: multiplexer 4:1

Si costruisce il multiplexer 4:1 come segue

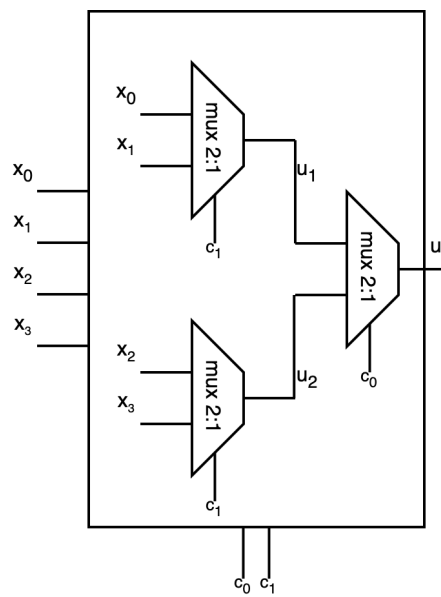


Figure 1.4: multiplexer 4:1 per composizione di multiplexer 2:1

In maniera analoga si procede con la progettazione del multiplexer 16:1.

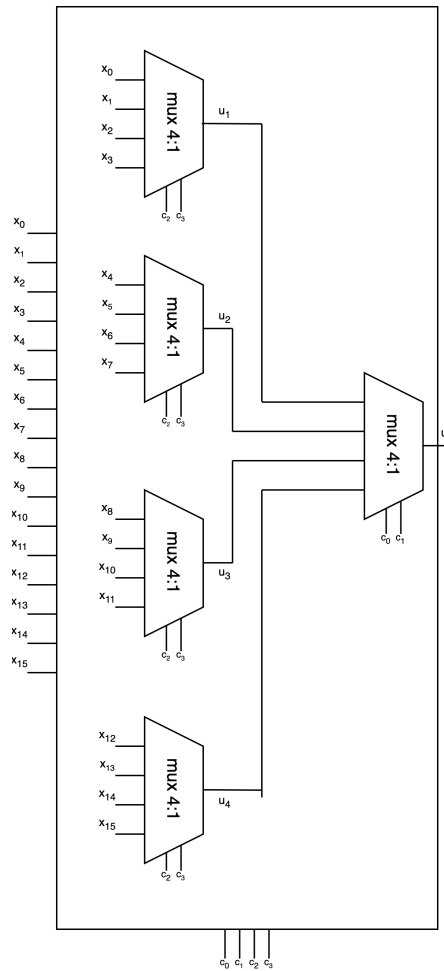


Figure 1.5: multiplexer 16:1 per composizione di multiplexer 4:1

1.1.2 Implementazione

1.1.3 Simulazione

**1.2 Rete di interconnessione a 16 ingressi
e 4 uscite**

1.2.1 Progettazione

1.2.2 Implementazione

1.2.3 Simulazione

**1.3 Implementazione su board del punto
precedente**

Chapter 2

Esercizio 2 - Sistema

ROM+M

Chapter 3

Conclusioni

Donec et nisl id sapien blandit mattis. Aenean dictum odio sit amet risus. Morbi purus. Nulla a est sit amet purus venenatis iaculis. Vivamus viverra purus vel magna. Donec in justo sed odio malesuada dapibus. Nunc ultrices aliquam nunc. Vivamus facilisis pellentesque velit. Nulla nunc velit, vulputate dapibus, vulputate id, mattis ac, justo. Nam mattis elit dapibus purus. Quisque enim risus, congue non, elementum ut, mattis quis, sem. Quisque elit.

Bibliografia