

# Ταχεία Πρωτοτυποποίηση Ψηφιακών Συστημάτων

Workshop #2 – Ακολουθιακά Κυκλώματα στη Verilog

**Α.Ο. Φαρμάκης**

In association with the



ACM Student Chapter  
University of Patras

*This page intentionally left blank*

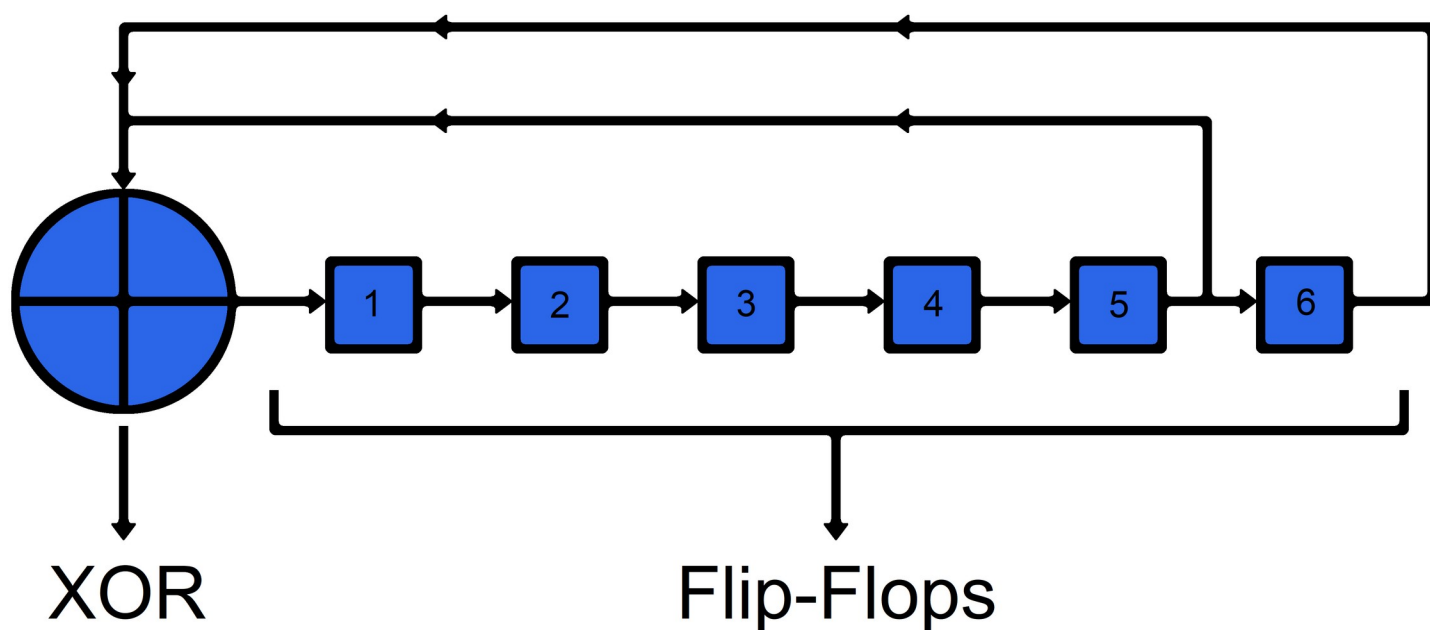
# Περιεχόμενα

Κύκλωμα 1: LFSR	σελίδα 4
Κύκλωμα 2: Διαιρετότητα με το 6	σελίδα 5
Κύκλωμα 3: Μη-Επικαλυπτόμενα Μοτίβα	σελίδα 6
Βιβλιογραφία	σελίδα 8

# Κύκλωμα 1: LFSR

Για να εξοικειωθείτε παραπάνω με τη σχεδίαση καταχωρητών ολίσθησης και μετρητών, σας ζητείται να προσθέσετε λειτουργία παράλληλης φόρτωσης και ειδική περίπτωση εκκίνησης για τη περίπτωση που το LFSR αρχικοποιηθεί με όλα τα bit του να είναι 0.

Ο κώδικας για το LFSR σας δίνεται στο αρχείο [lfsr.v](#), το οποίο θα βρείτε στο σχετικό φάκελο του εργαστηρίου.



## Κύκλωμα 2: Διαιρετότητα με το 6

Κατά τη διάρκεια της παρουσίασης, σχεδιάστηκε και υλοποιήθηκε ένα πεπερασμένο αυτόματο που εξετάζει αν το άθροισμα δύο αριθμών μπορεί να διαιρεθεί με το 6. Πιο συγκεκριμένα, χρησιμοποιήθηκε η απλή δυαδική κωδικοποίηση, όπου προσθέσαμε στο καταχωρητή κατάστασης τα εισαγόμενα bit των αριθμών X και Y, δηλαδή λειτουργούσε ως ένα είδος συσσωρευτή, όπου έγινε προσθήκη ορισμένων περιπτώσεων στις καταστάσεις  $100_2$  και  $101_2$  για τη σωστή λειτουργία του κυκλώματος.

Για τη καλύτερη εξοικείωσή σας με το σχεδιασμό FSM αλλά και τις μεθόδους κωδικοποίησης των καταστάσεων, σας ζητείται να μετατρέψετε τη κωδικοποίηση του FSM σε μέθοδο One-Hot encoding, κάνοντας όποιες άλλες αλλαγές είναι απαραίτητες. Ο κώδικας για το κύκλωμα εξέτασης της διαιρετότητας με το 6 σας δίνεται στο αρχείο [divisible\\_by\\_six.v](#), το οποίο θα βρείτε στο σχετικό φάκελο του εργαστηρίου.

## Κύκλωμα 3: Μη-Επικαλυπτόμενα Μοτίβα

Για να εξοικειωθείτε παραπάνω με τη σχεδίαση μηχανών πεπερασμένων καταστάσεων, σας ζητείται να υλοποιήσετε ένα FSM κατά Moore ή κατά Mealy (όποιο εκ των δύο προτιμάτε) τέτοιο ώστε σε μια εισαγόμενη συμβολοσειρά να αναγνωρίζει τις “λέξεις” 01 και 10 χωρίς αυτές οι δύο “λέξεις” να επικαλύπτονται. Για παράδειγμα, οι συμβολοσειρές **010** ή **101** θα αναγνωρίσουν αντίστοιχα **01** και **10** μόνο, ενώ οι συμβολοσειρές **0110** και **1001** θα αναγνωρίσουν και τα δύο αυτά μοτίβα όπως εμφανίζονται.

# Βιβλιογραφία

- Digital Design: Principles and Practices, John F. Wakerly, 5<sup>th</sup> Edition
- CMOS VLSI Design: A Circuits and Systems Perspective, Neil H. E. Weste, David M. Harris, 4<sup>th</sup> Edition
- FPGA Prototyping by Verilog Examples: Xilinx Spartan-3 Version, Pong P. Chu
- Σχεδίαση Συστημάτων με Χρήση Υπολογιστών (E-CAD), Πανεπιστήμιο Πατρών, Χαρίδημος Βέργος
- Introduction to Verilog HDL, Synopsys Courseware, Jorge Ramírez