

Приручник за софтвер *LTSpice XVII*

⌞ Цртање шеме и основне симулације, ревизија 4 ⌞

Александар Пајкановић
`aleksandar.pajkanovic@etf.unibl.org`

28. новембар 2017.

Садржај—Сврха овог документа је да на формалан начин корисника који се по први пут сусреће са софтвером *LTSpice* упозна са истим, те неким његовим особинама које га чине интересантним, моћним и елегантним за кориштење у оквиру групе предмета Катедре за електронику. Документ је замишљен само као почетна тачка, с обзиром да је *LTSpice* већ дуго присутан на тржишту, редовно се одржава, постоји одлично уређена и ажурирана документација, прегршт ресурса и преко 65 000 активних корисника. Ово је ревизија 4 *Приручника* и документ није коначан.

Глава 1

Увод

У тренутној ревизији документа, умјесто увода [преузмите](#)¹ и испратите презентацију о Оправданости увођења симулатора *LTSpice XVII* у наставу на Катедри за електронику, Електротехничког факултета Универзитета у Бањој Луци.

Презентација је доступна јавности и, у оквиру тренутне ревизије, чини саставни дио *Приручника*. На својим страницама, презентација садржи упутства о инсталацији и ажурирању софтвера, затим списак карактеристика и предности симулатора. Најважнији подаци су у вези са доступном литературом и ресурсима на тему симулације кола (страница 11).

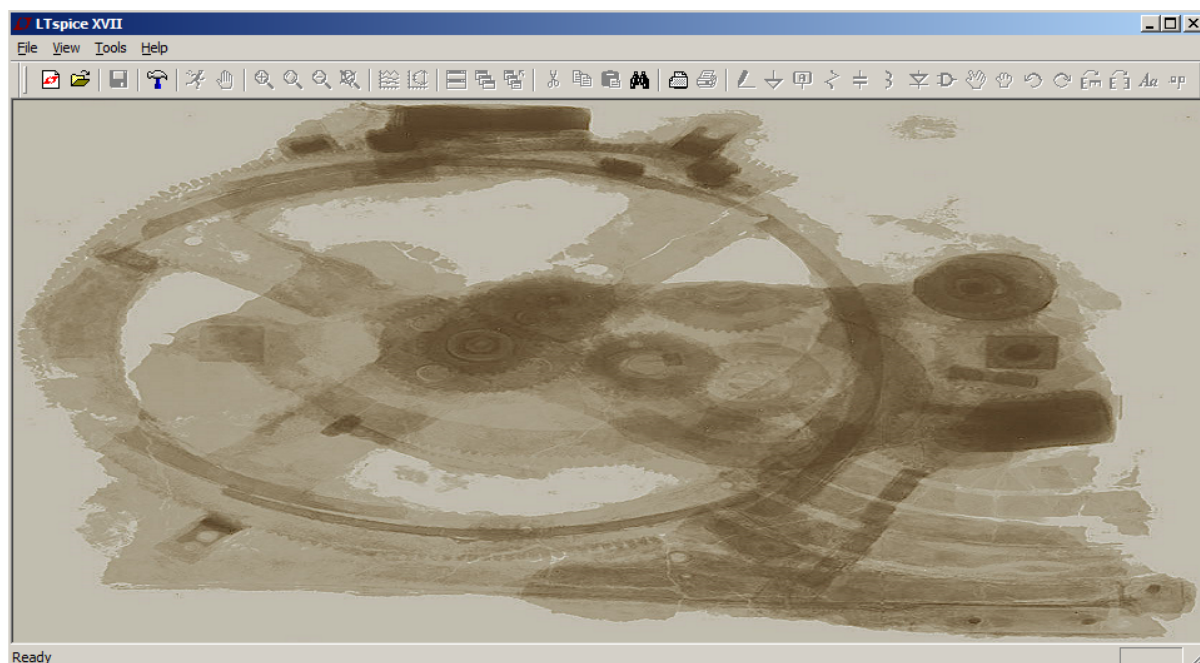
Молим Вас да презентацију [преузмете](#)¹ и посветите јој одговарајућу пажњу - посебно страни 11.

¹<https://docs.google.com/presentation/d/10ndh4qimhLr1S9Lj2JLDRAVYv1dXSqo6p0fr-E-PbXw/edit?usp=sharing>

Глава 2

Корисничко окружење

Након покретања софтвера (стандардно, двоструки клик), добија се графичко корисничко окружење (енгл. *Graphical User Interface - GUI*) као на слици 2.1



Слика 2.1. Графичко окружење

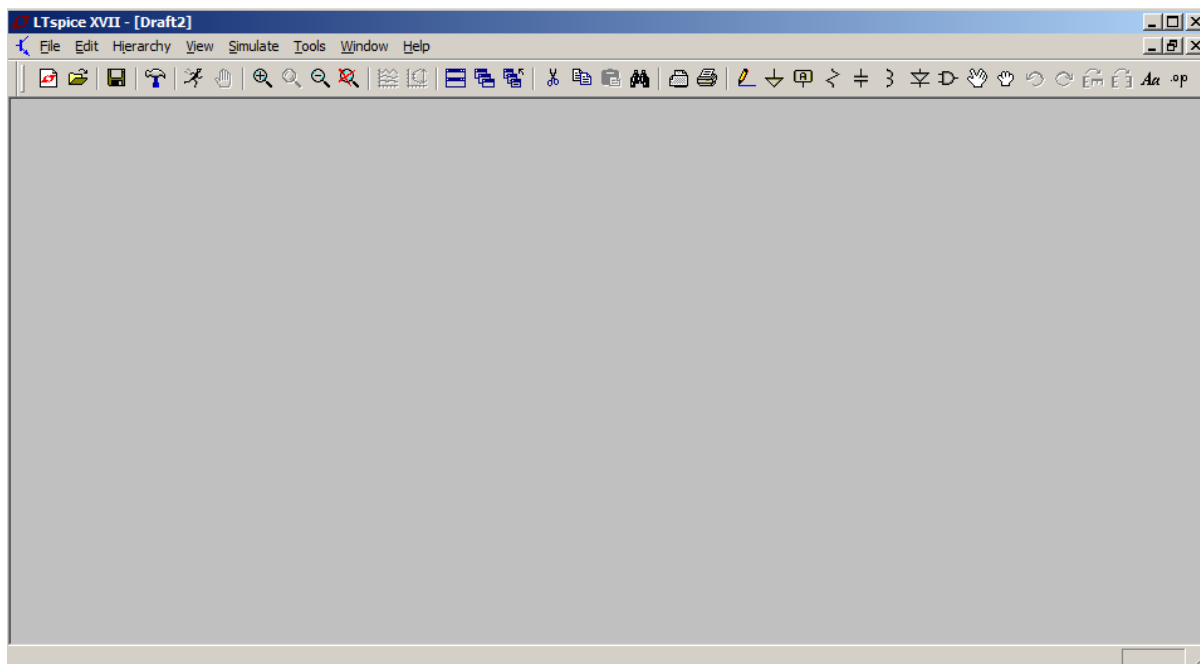
Први корак, у сваком случају, јесте креирање нове шеме, тј. новог, празног, дијаграма, који ће се користити за цртање шеме. Кликом на иконицу *New Schematic* (прва слијева у реду испод главног менија), добија се празна шема, као на слици 2.2.

За разлику од слике 2.1, на слици 2.2 јасно се види да су омогућене и друге иконице у реду испод главног менија. Оне представљају алате софтвера, како у вези са манипулацијом прозором и датотеком, тако и електричном шемом која се црта.

Предност *LTSpice* је постојање пречица на тастатури за огромну већину акција, посебно оних најчешћих. Пречице су дате у форми табеле ([преузете одавдје](http://cds.linear.com/docs/en/software-and-simulation/LTspice_ShortcutFlyerC.pdf)¹) на полеђини овог документа.

Нема потребе да се пречице на почетку уче напамет, довољно је да страна са

¹http://cds.linear.com/docs/en/software-and-simulation/LTspice_ShortcutFlyerC.pdf



Слика 2.2. Нова празна шема

пречицама буде доступна кориснику током рада - наравно, под условом, да се корисник заиста користи пречицама - па ће их упамтити рефлексивно. При том пречице су интуитивне - на примјер, ако је потребно додати отпорник у шему, довољно је притусни R , а затим кликнути лијевим тастером миша на позицију гдје се елемент додаје. Тако је пречица за калем - L , а за кондензатор - C .

На једноставном примјеру демонстрирано је цртање шеме најважније шаблона у електричним склоповима - раздјелника напона. Прије почетка цртања, важно је имати у виду да се команда „један корак уназад” (енгл. *Undo*) задаје притиском на тастер F9.

2.1 Цртање шеме раздјелника напона

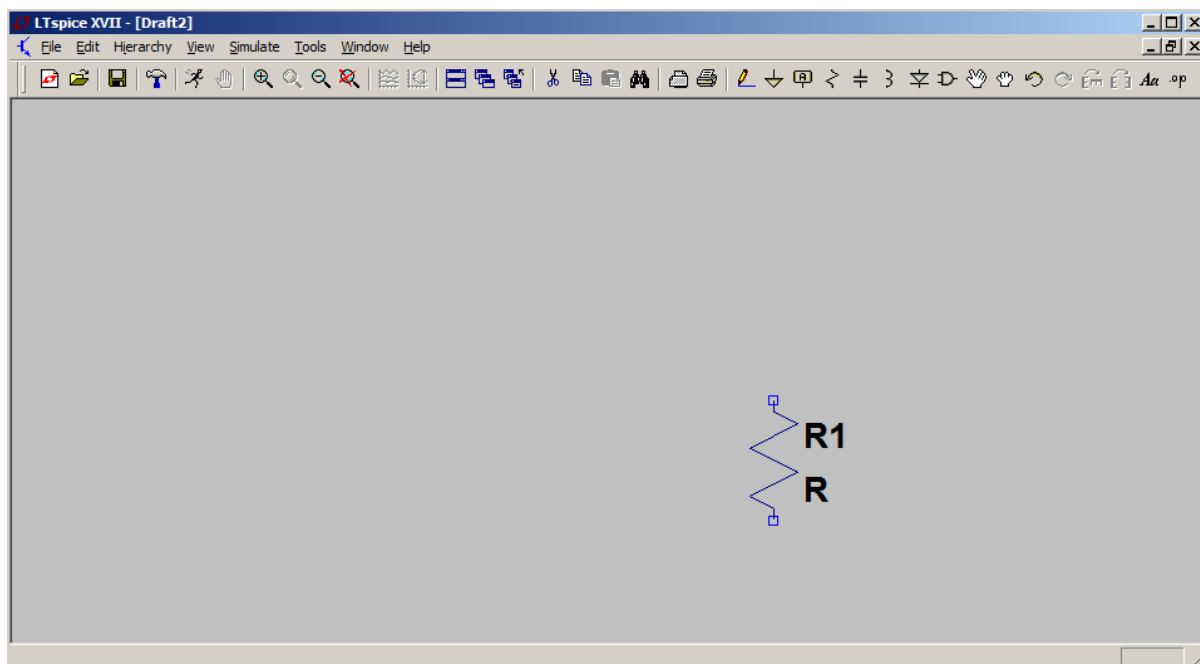
Нека је прозор *LTSpice* активан. Притиснете R на тастури, а затим кликните лијевим тастером миша било гдје. Резултат ове двије операције приказан је на слици 2.3.

На тастатури притиснути тастере **Ctrl+R**, како би наредни отпорник био ротиран за $\pi/2$. Потом још један клик лијевог миша за позиционирање, као на слици 2.4.

Посљедњи елемент потребан за напонски раздјелник је напонски извор. Пречица за „Нову компоненту” у општем случају јесте F2, па се може искористити у овом тренутку. Ова акција отвара прозор као на слици 2.5.

Да би се изабрао напонски извор потребно је, одмах након F2 на тастатури притиснути и тастере **vo** па **Enter**, и на крају још лијевим тастером миша позиционирати напонски извор на шему. Резултат ових акција приказан је на слици 2.6

Сљедећи корак је успостављање веза између елемената, тј. дефинисање чворова електричне шеме. За почетак цртања линија везе, притиснути тастер F3, а затим кликнути на један од извода једног од елемената. На примјер, нека то буде горњи извод напонског извора. Са још два клика, спојити горњи извод напонског извора са лијевим изводом отпорника R_2 . Иако „са још два клика” звучи загонетно, чим



Слика 2.3. Раздјелник напона - први отпорник

се угледа изглед курсора (након притиска **F3**) и види његово понашање након првог клика (на горњи извод напонског извора), постаће јасно гдје треба да буду та два клика.

Остале чворове у колу спојити, тако да коначан резултат буде као на слици 2.8.

Прије симулације, неопходно је и дефинисати нулти чвор, односно масу или уземљење, ткз. *GND*. Притиснути тастер **G** на тастатуре, а затим кликнути на одговарајући позицију. Резултат ове двије операције приказан је на слици 2.9. Наравно, шема није завршена, јер је неопходно спојити симбол нуле са једним од чворова кола. Нека то, на примјер, буде негативан извод напонског извора - метод је већ познат, користити тастер **F3**.

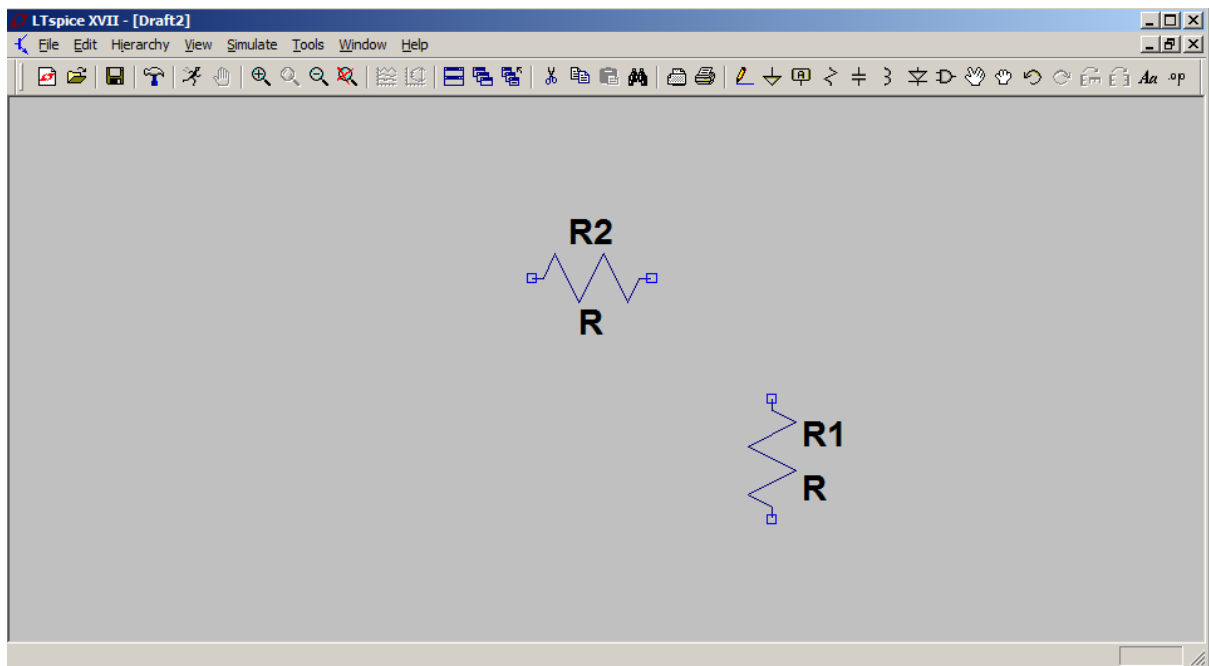
Вриједности компонената уносе се на сљедећи начин. Десним тастером миша кликнути на отпорник R_1 . Појављује се прозор као на слици 2.10, у којем је одмах активно поље *Resistance*, па је довољно само наставити куцати потребну вриједност отпорника - нека то буде 10k, а затим притиснути **Enter**.

Ове три акције поновити и над отпорником R_2 (с тим да је сада вриједност 20k), што доводи до стања приказаног на слици 2.11.

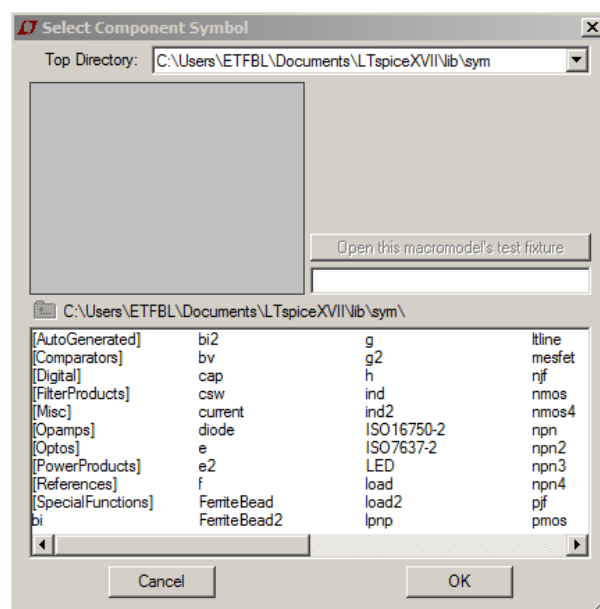
За унос вриједности напонског извора, искористити клик десног миша као и у претходна два случаја. На тај начин добија се прозор приказан на слици 2.12.

Унијети вриједност 12, па притиснути **Enter**.

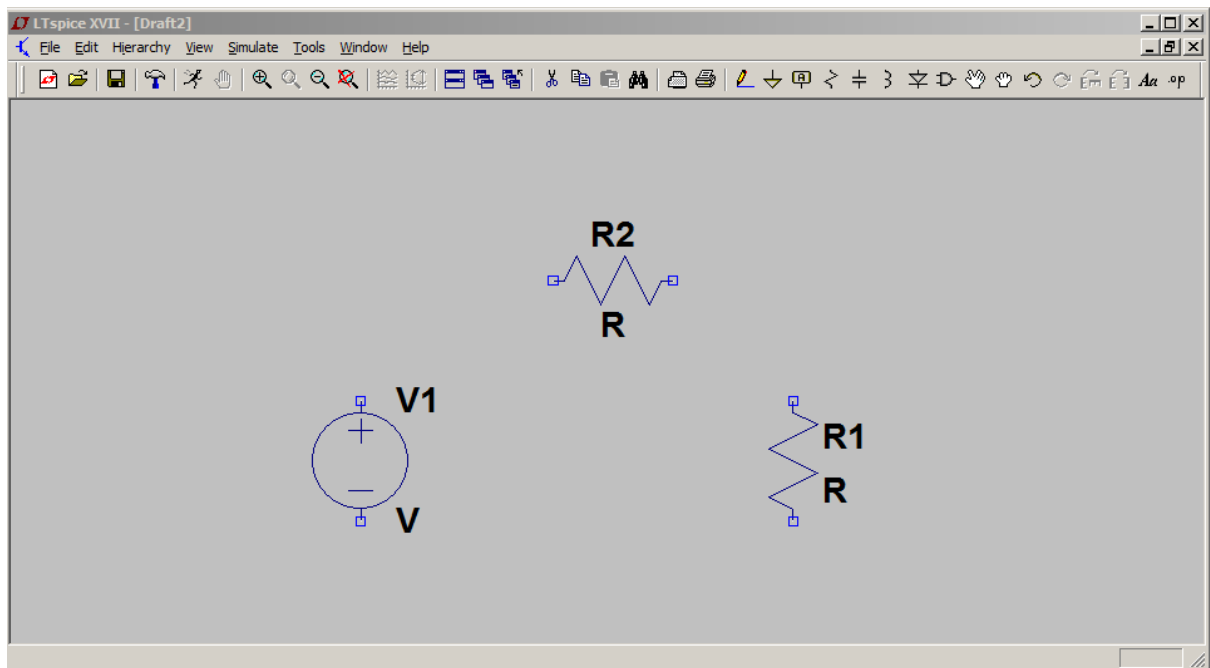
Коначно, сви елементи су нацртани, сви чворови су спојени, назначен је нулти чвор, задате су вриједности свих елемената. Симулација може да почне.



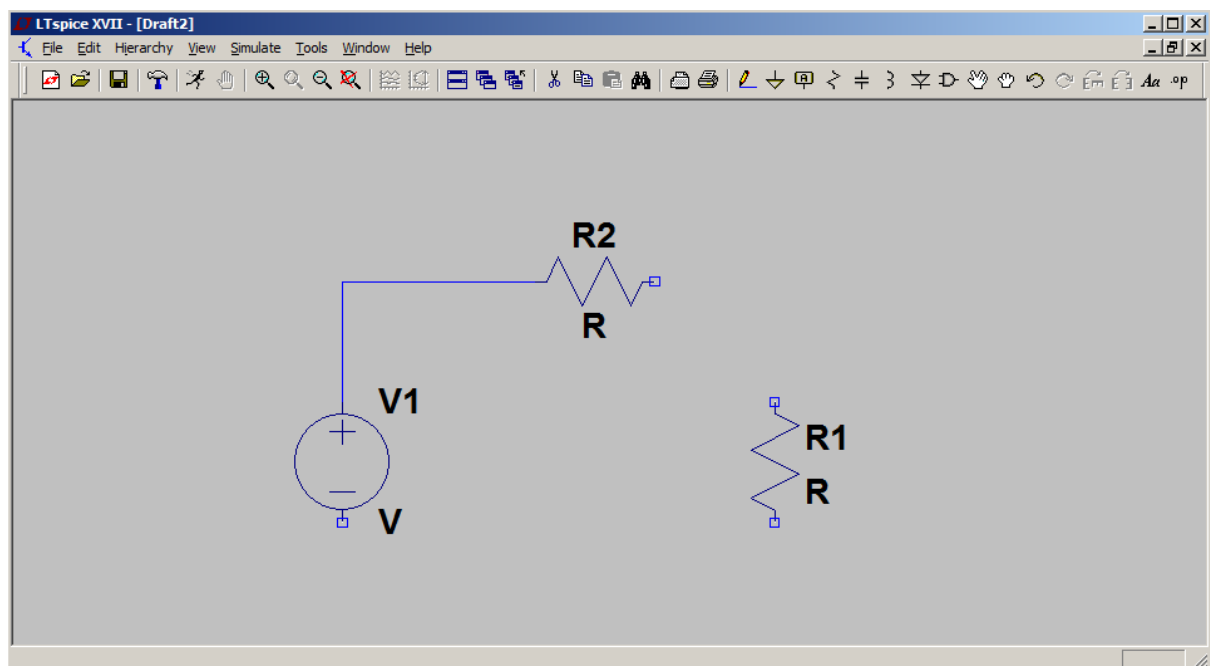
Слика 2.4. Раздјелник напона - други отпорник



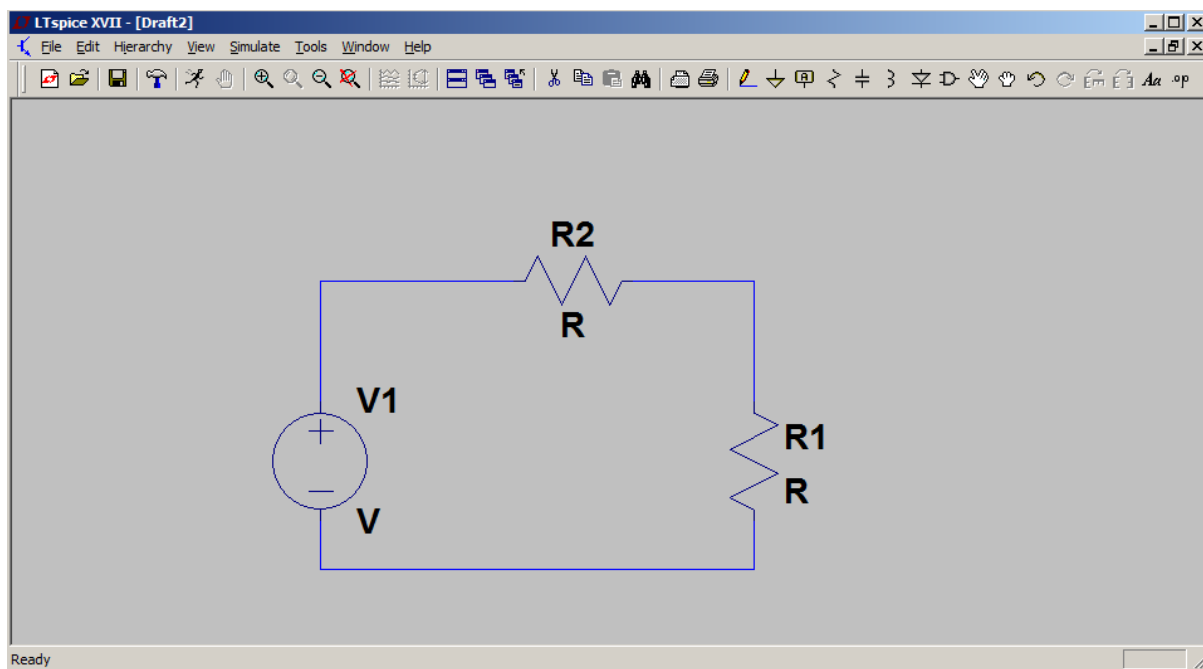
Слика 2.5. Раздјелник напона - нова компонента у општем случају



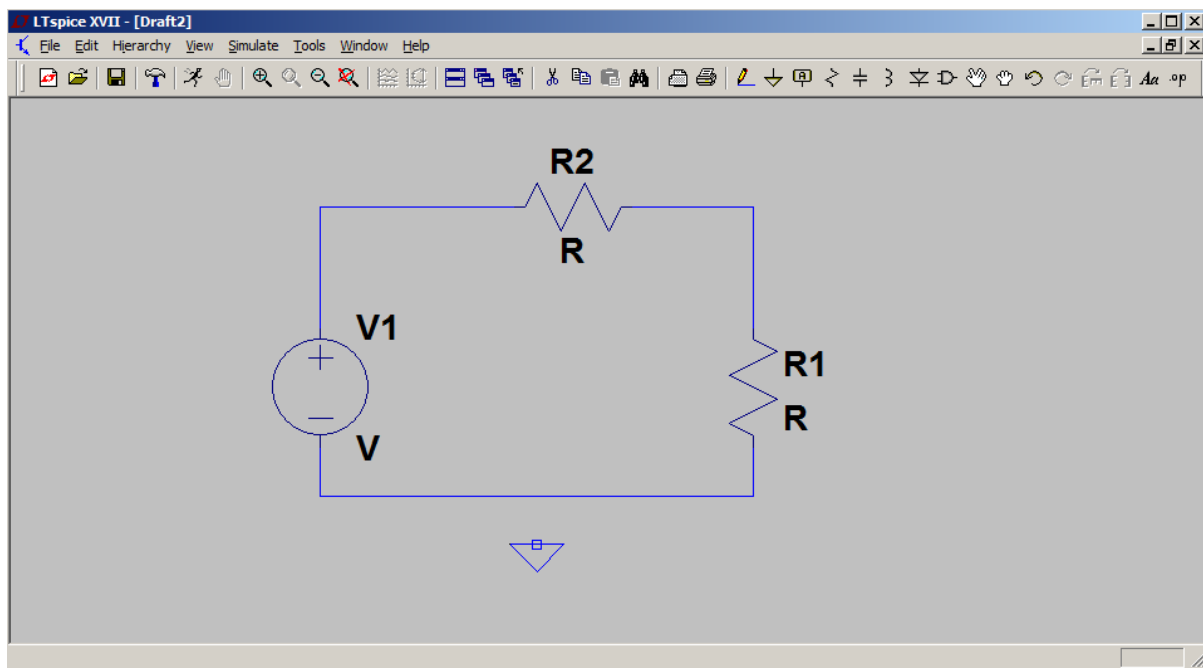
Слика 2.6. Раздјелник напона - напонски извор



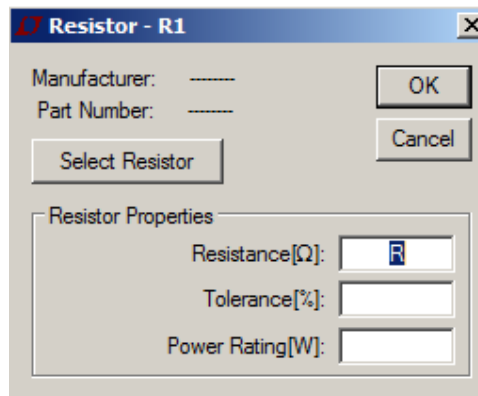
Слика 2.7. Раздјелник напона - први чвор



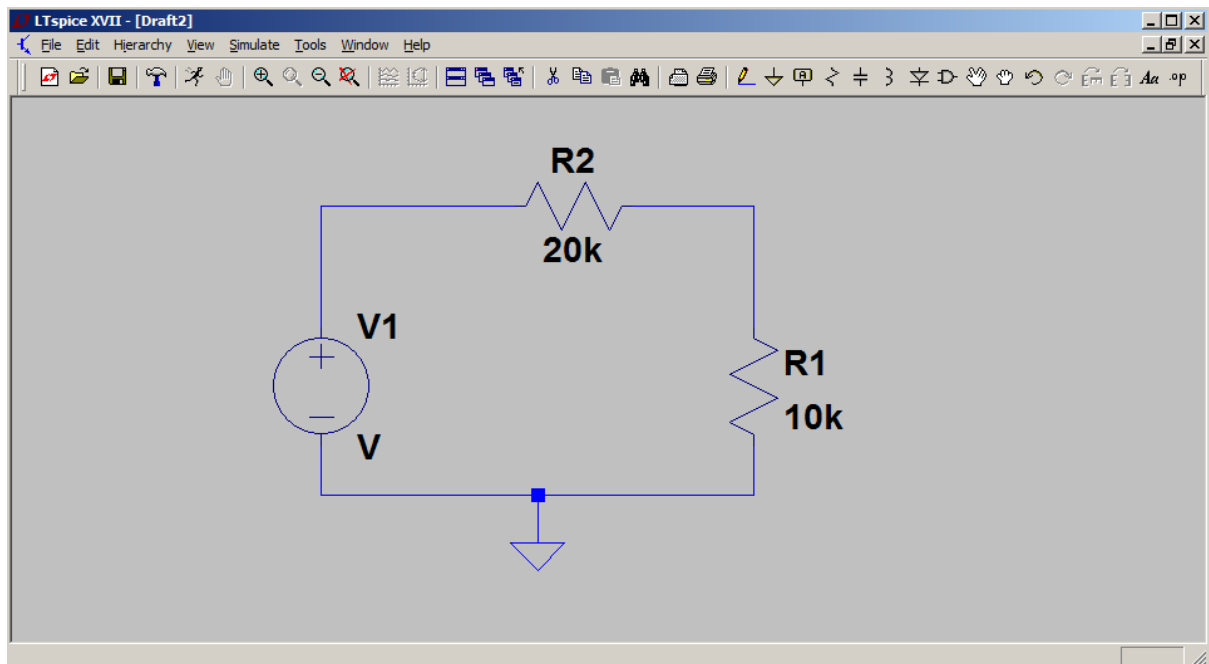
Слика 2.8. Раздјелник напона - други чвор



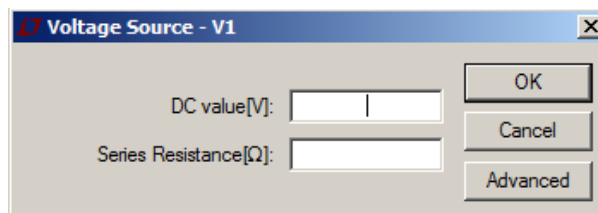
Слика 2.9. Раздјелник напона - нула, маса, уземљење, *GND*



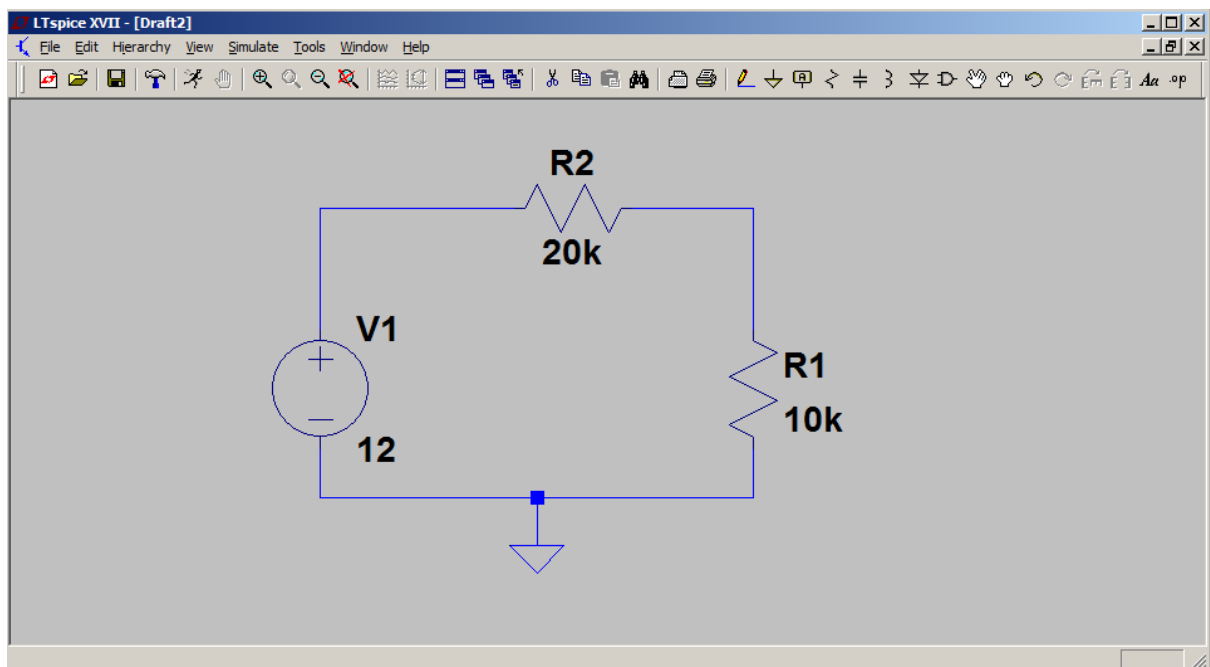
Слика 2.10. Раздјелник напона - прозор за унос вриједности отпорника



Слика 2.11. Раздјелник напона - унесене вриједности отпорника



Слика 2.12. Раздјелник напона - прозор за унос вриједности напонског извора



Слика 2.13. Раздјелник напона - унесене вриједности свих елемената

Глава 3

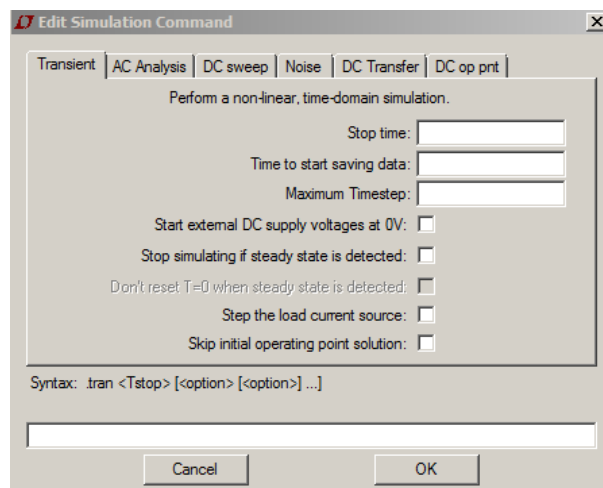
Симулације

У ревизији 2 *Приручника* обрађени су слjedeћи типови симулација:

1. симулација радне тачке,
2. симулација понашања кола при промјени напона једносмјерног напона,
3. временска анализа, одзив на импулсну побуду.

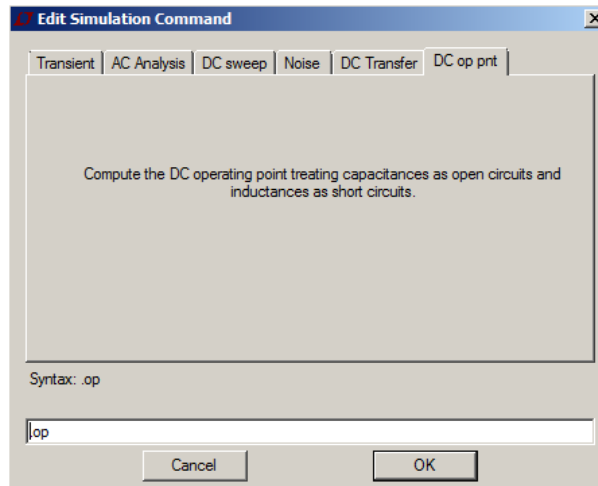
3.1 Симулација радне тачке

Настављајући рад на пројекту раздјелника напона привремено заустављен при стању приказаном на слици 2.13, треба да се подесе параметри симулатора. Кликом на иконицу пету слијева испод главног менија, *Run*, добија се прозор као на слици 3.1, са више језичака.



Слика 3.1. Подешавање временске симулације - подразумијевано активни језичак прозора за подешавање симулације

Тренутно активни језичак посвећен је подешавању временске (транзијентне) симулације, па није од интереса у оквиру овог пододјелка. Симулација радне тачке подешава се посљедњим језичком у низу, насловљеним *DC op pnt*. Кликом изабрати тај језичак, чиме се добија прозор као на слици 3.2.



Слика 3.2. Раздјелник напона - подешавање симулације радне тачке

Очигледно, овдје нема потребе ни за каквим подешавањима. То има смисла и у контексту чињенице да је ово симулација намијењена искључиво једносмјерној анализи при тачно одређеним вриједностима компонената, и то при тачно једној вриједности за сваки од параметара. Зато је слједећа акција лијевим тастером миша кликнути ОК.

Одмах потом добија се текстуални испис рјешења у форми као на слици 3.3.

```

--- Operating Point ---
V(n002) :      4          voltage
V(n001) :     12          voltage
I(R2) :     -0.0004      device_current
I(R1) :      0.0004      device_current
I(V1) :     -0.0004      device_current

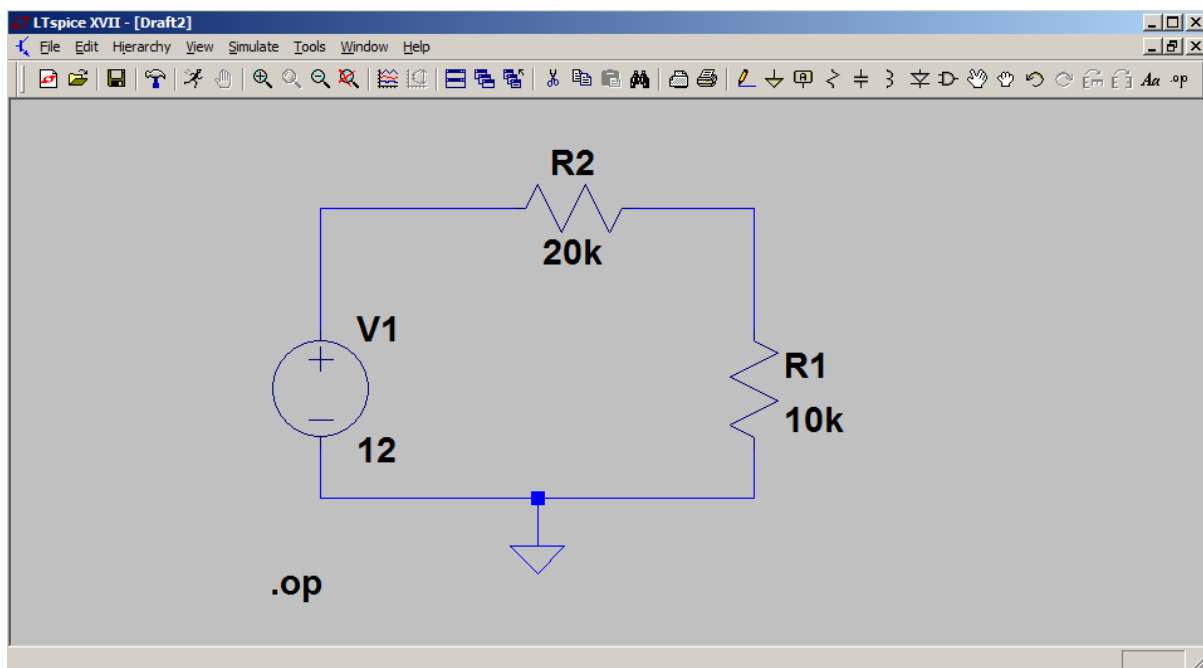
```

Слика 3.3. Раздјелник напона - текстуални испис резултата симулације радне тачке

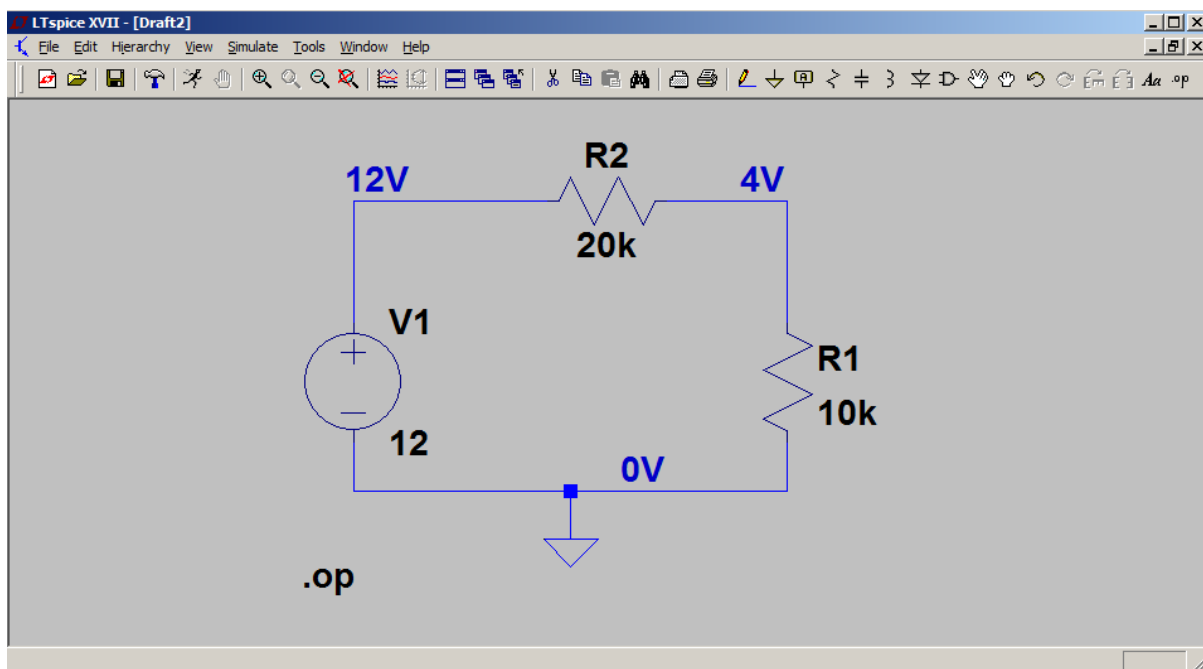
Након клика ОК и шема је измијењена, па се, након затварања текстуалног исписа рјешења, у прозору за цртање шеме види стање као на слици 3.4. Наиме, појављује се *Spice* директива `.op`, што је у ствари текстуални начин издавања наредбе симулатору да уради симулацију радне тачке.

Шема је постала интерактивна, што је могуће потврдити постављањем показивача миша (још увијек не кликнути) на неки од чворова или елемената. Ако се, на примјер, постави показивач миша на чвор између два отпорника у доњој траци прозора софтвера (енгл. *Status Bar*) видјеће се износ напона. Такође, показивањем на отпорник, у доњој траци прозора се виде информације у вези са струјом кроз њега, те његовом снагом дисипације.

Кликом на чвор између два отпорника (показивач миша умјесто крстића поприма облик црвене сонде) на шеми се исписује вриједност једносмјерног напона тог чвора - добијена као резултат симулације. Наравно, то се може урадити и за преостале чворове у колу, па се добија ситуација као на слици 3.5.



Слика 3.4. Раздјелник напона - *Spice* директива за симулацију радне тачке



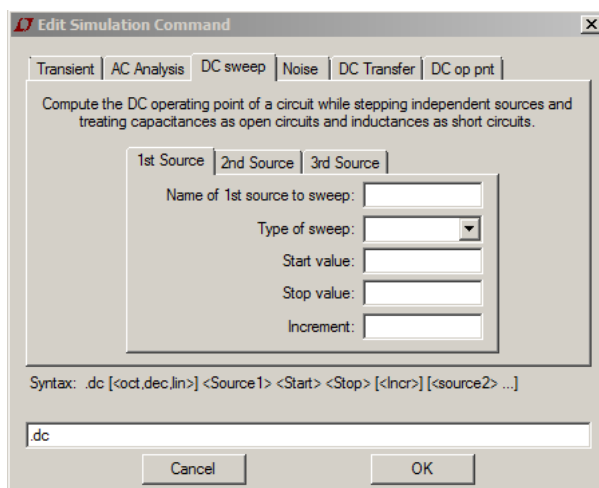
Слика 3.5. Раздјелник напона - приказивање резултата симулације радне тачке на шеми

3.2 Симулација промјене једносмјерног напона

Задржавши пројекат симулиран у одјелјку 3.1 отвореним, врста симулације се може измијенити на два начина:

1. избором: *Simulate* → *Edit Simulation Cmd*, односно
2. десним кликом на постојећу команду *.op*.

Оба ова потеза отварају прозор приказан на слици 3.2. Избором језичка *DC sweep*, добија се прозор као на слици 3.6



Слика 3.6. Раздјелник напона - подешавање симулације промјене једносмјерног напона

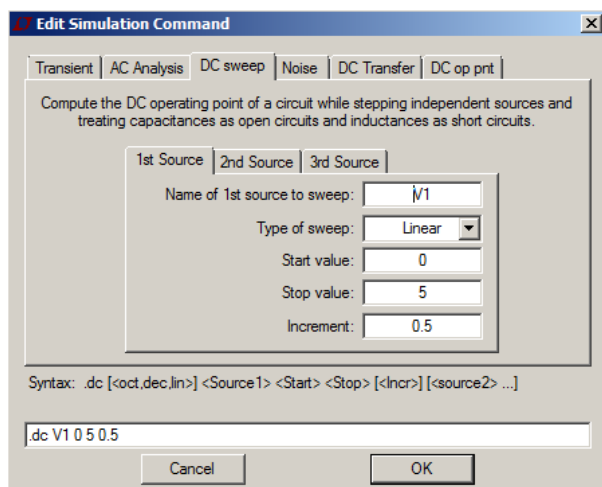
На овај начин могуће је независно мијењати до три напонска извора, а у наставку је дат примјер промјене једног, будући да је за остале приступ аналоган. Прво је потребно унијети назив извора чији напон ће се мијењати. У случају раздјелника напона, то је *V1*.

Затим се бира врста корака симулације: линеаран, по октави или декади, те конкретне вриједности у форми листе. Свака од ове четири могућности има своју примјену, која често зависи од врсте кола и врсте симулације. У случају једномјерних напона, најчешће је интересантно посматрати линеарну промјену, па је то избор и у овом случају.

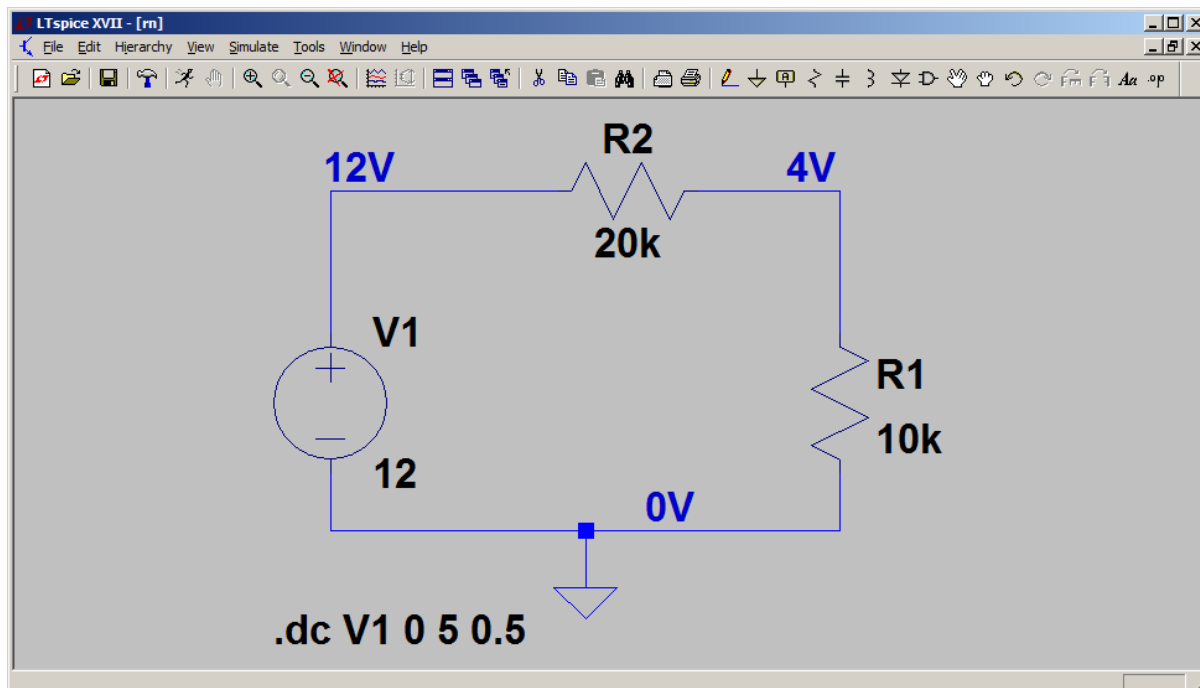
Наредна два поља служе за уност почетне и крајње вриједности напона, тј. граничних вриједности напона у оквиру којих ће се напон генератора *V1* мијењати. Разлика крајње и почетне вриједности назива се опсег. Посљедње поље представља корак симулатора, тј. размак између двије тачке у којима софтвер прорачунава напоне и струје кола. Да би резултати симулације били смислени, неопходно је да ова вриједност буде пригодно изабрана, а то значи много мања од опсега - конкретно, треба да буде најмање десет пута мања од опсега, а често и до 100 или више пута мања. Наравно, ово је само почетна вриједност за корак, те није искључено да се у наредној итерацији симулације кола вриједност корака прилагођава. Нека су почетна и крајња вриједност 0 V и 5 V, а корак, у складу са претходном дискусијом, 0.5 V

Примјетно је како се, током попуњавања ових поља, у пољу на дну прозора аутоматски попуњава *Spice* директива за ову врсту симулације. По завршеном уносу,

прозор изгледа као на слици 3.7. Избором тастера ОК, шема је модификована новом директивом и коначан изглед приказан је на слици 3.8.



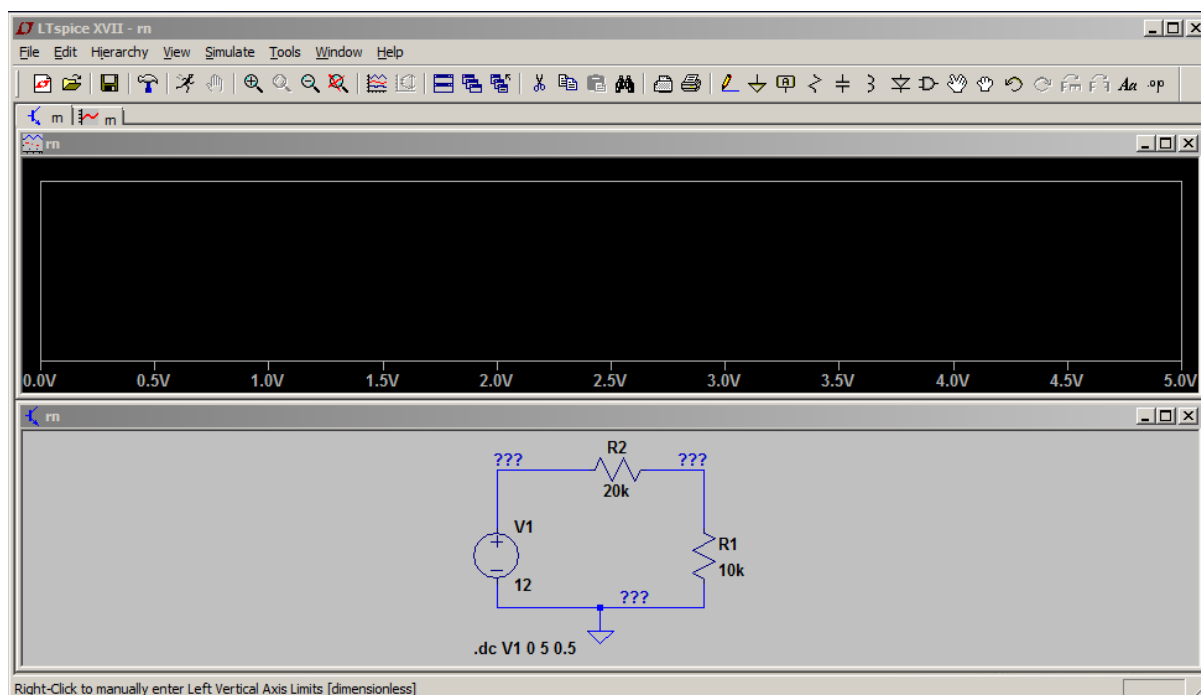
Слика 3.7. Раздјелник напона - подешавање симулације промјене једносмјерног напона, унесене вриједности



Слика 3.8. Раздјелник напона - *Spice* директива за симулацију промјене једносмјерног напона

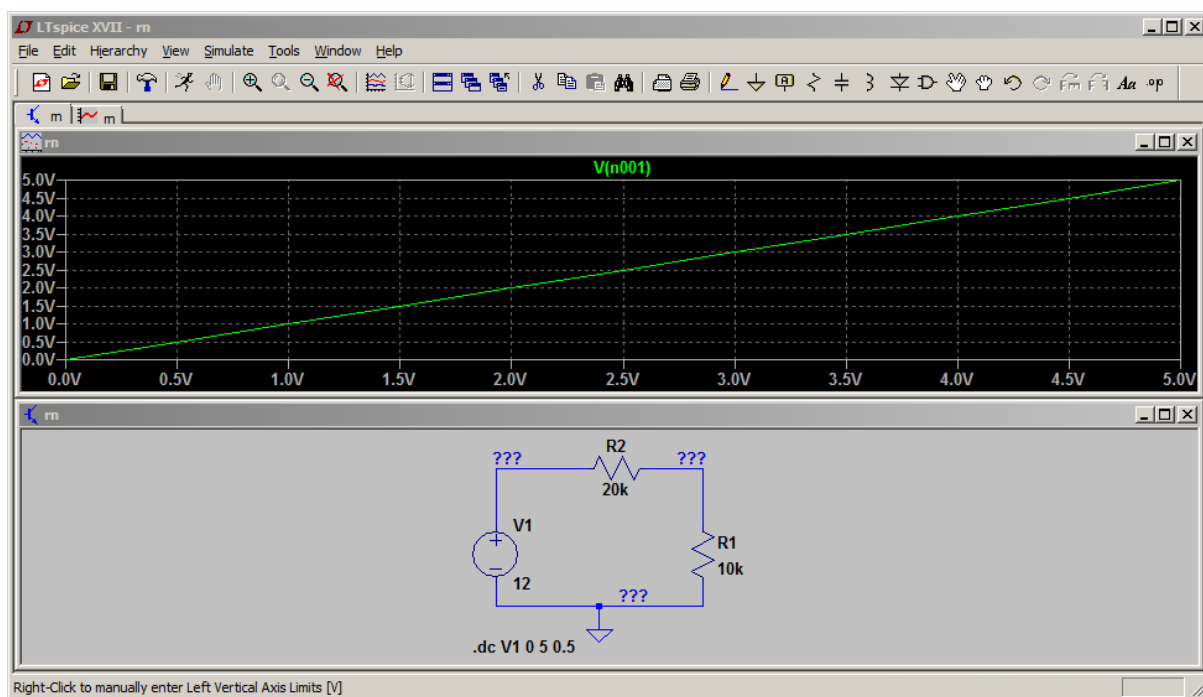
Симулација се покреће на познат начин, а након успјешног завршетка, прозор симулатора подијељен је на два хоризонтална дијела, као на слици 3.9. Горњи прозор црне позадине служи за графички приказ резултата симулације. Апсциса представља промјену улазне величине - што је у овом случају напон генератора V1. Ордината у почетку није дефинисана, па тренутно и нема ознаке. Да би и ордината добила значење, потребно је изабрати величину са шеме (напон или струју) која ће се посматрати. Лијевим кликом на позитиван крај генератора напона V1, у прозору

за графички приказ добија се промјена напона тог чвора у зависности од промјене напона генератора. Наравно, с обзиром да се ради о истом напону, добија се крива нагиба 1, као на слици 3.10

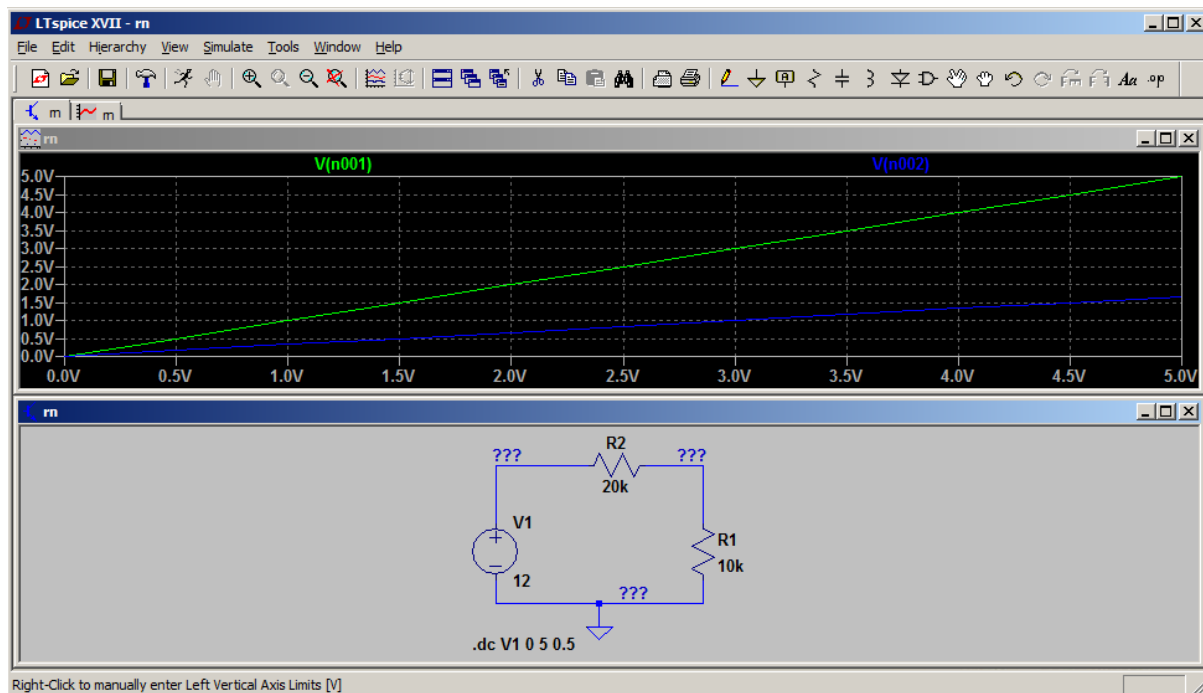


Слика 3.9. Раздјелник напона - завршена симулација

Да би се добила информација о излазном напону, потребно је лијевим тастером миша кликнути на чвор између два отпорника - тај напон се може сматрати излазним напонем када је у питању раздјелник напона. Одмах се у горњем прозору појављује и плава линија која осликава зависност излаза раздјелника напона од промјене улазног напона, као на слици 3.11.



Слика 3.10. Раздјелник напона - приказ промјене напона генератора, тј. напона на улазу раздјелника



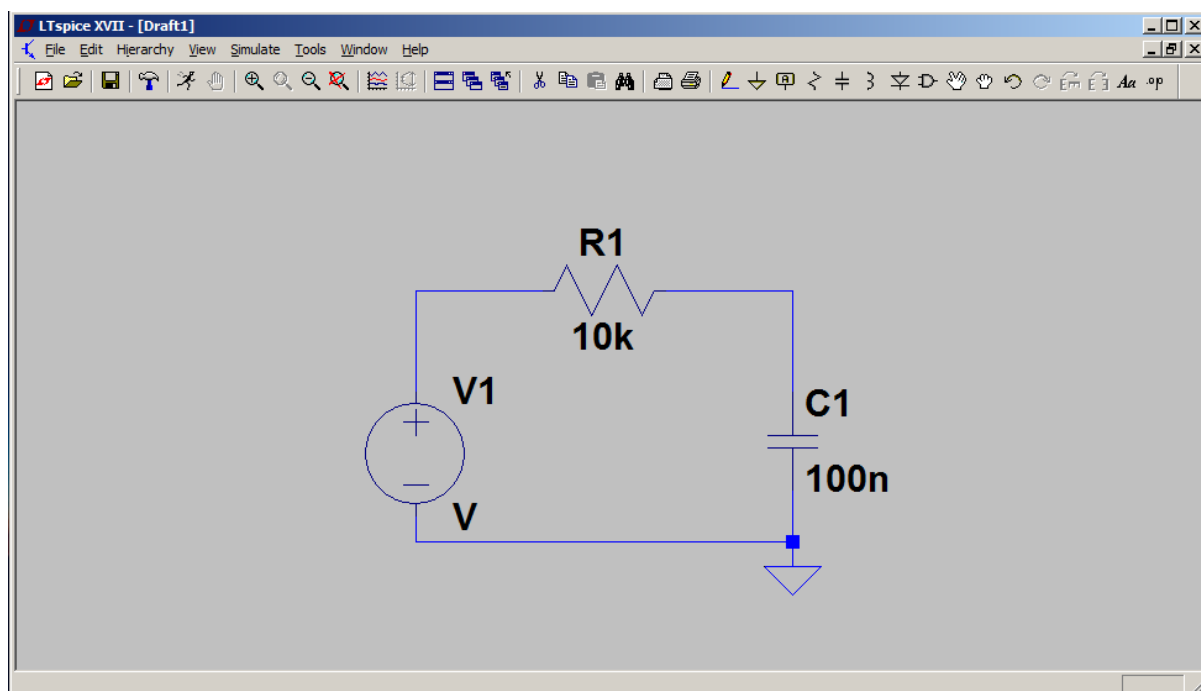
Слика 3.11. Раздјелник напона - приказ промјене напона на излазу раздјелника

3.3 Временска анализа

Да би се анализирано понашање електричног кола у зависности од протока времена, неопходно је промијенити промјенљиву симулације. У претходном случају промјенљива симулације био је напон генератора. Другим ријечима, коло је рјешавано за сваки од корака дефинисаних приликом подешавања симулације, али увијек у истом временском тренутку, тј. у еквилибријуму и независно од протока времена. У овом одјељку, главна промјенљива симулације је вријеме.

Временску анализу могуће је извршити користећи једносмјерне напонске изворе (какав је био V1 кориштен у одјељку 3.2). Ипак, такви извори се користе искључиво као напајања или референце, док је за побуду неопходно користити извор који је такође функција времена. Тек је на тај начин могуће посматрати одзив кола у времену - било на простопериодичну или импулсну побуду.

За потребе демонстрације временске анализе кориштењем симулатора *LTspice* припремљено је RC коло као на слици 3.12. Знајући да су и отпорник и кондензатор, у ствари, двије врсте импедансе, и ово коло се може посматрати као раздјелник напона.



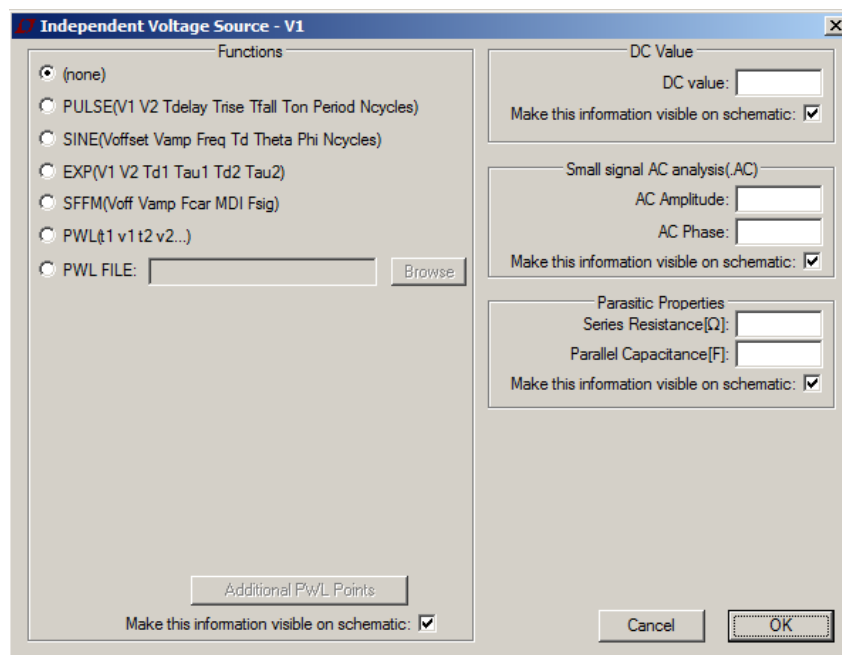
Слика 3.12. Раздјелник напона - RC коло

На претходној слици унесене су вриједности оба пасивна елемента, али је генератор напона остао недефинисан - зато што је потребно унијети параметре импулсне побуде. Десним кликом на генератор добија се прозор као на слици 2.6. У овом прозору могуће је подесити само генератор једносмјерног напона, па је за остале врсте генератора потребно кликнути на тастер **Advanced**. Прозор који се добија приказан је на слици 3.13

За подешавање генератора импулсне побуде бира се друга по реду опција, као на слици 3.14.

Да би се добила импулсна побуда параметри које је неопходно унијети су:

1. напонски ниво прије почетка импулса, тј. почетни напон,



Слика 3.13. Подешавање напредних опција генератора

2. напонски ниво током трајања импулса, тј. напон када је генератор укључен,
3. вријеме задржавања, тј. вријеме до почетка импулса,
4. вријеме раста, тј. вријеме од почетка раста напона генератора од почетног напона до напонског нивоа током трајања импулса,
5. вријеме пада, тј. вријеме од почетка опадања напонског нивоа импулса, до почетног напона,
6. вријеме трајања импулса, тј. вријеме трајања укљученог стања генератора,
7. период понављања.

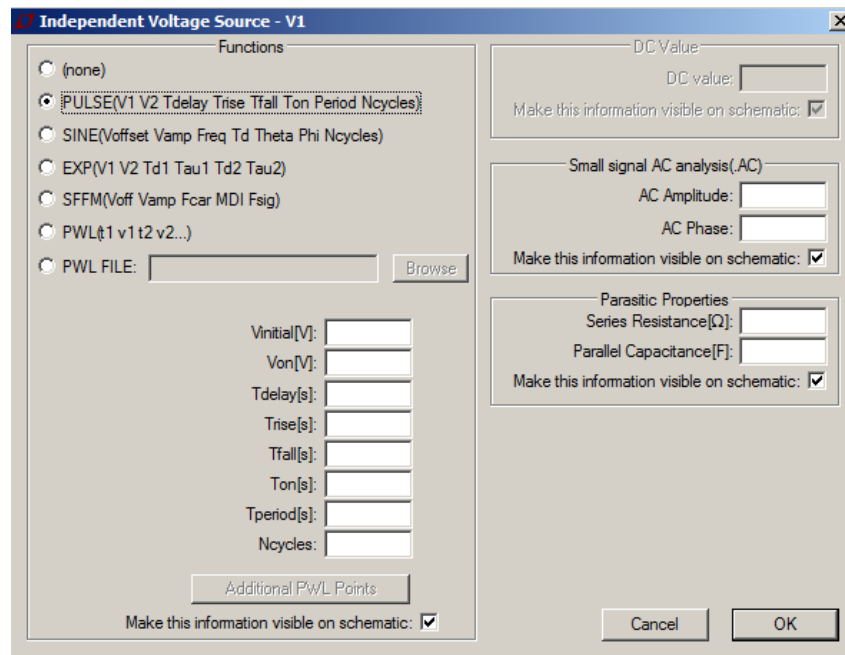
Нека су унесене вриједности као на слици 3.15, те потврђене кликом ОК.

Сљедећи корак је подешавање временске анализе. Почетни прозор подешавања симулације приказан је на слици 3.1, и подразумевано отвара језичак за подешавање временске анализе. Најважнији параметар је вријеме до којег ће симулатор пратити понашање кола. Могуће је дефинисати и корак, те још неке напредне опције, али нека су, у овом случају, унесене вриједности као на слици 3.16, те потврђене кликом ОК.

Коло је, сада, спремно за симулацију, али због лакшег сналажења међу таласним облицама који ће се јавити као резултати временске анализе, могуће је именовати чворове. Притиском на тастер F4 тастатуре, добија се прозор као на слици 3.17.

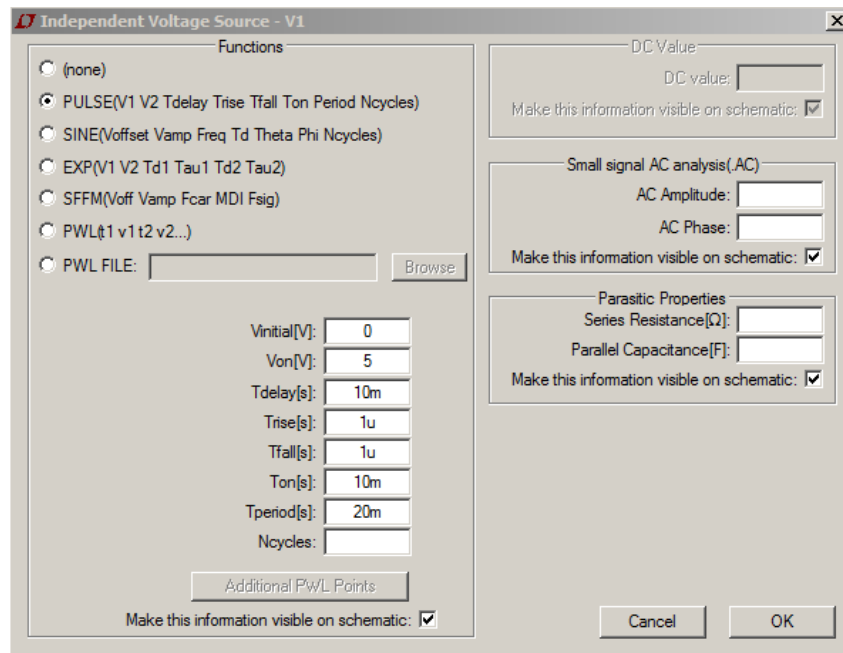
Нека се улазни чвор зове *vin* а излазни *vout*. Да би се то име додијелило чвору, унесе се у отворени прозор, кликне ОК, а затим кликне на жељени чвор. Радњу поновити и за други чвор. Коначан изглед шеме дат је на слици 3.18.

Након успјешног покретања и завршетка симулације, добра пракса је увијек увјерити се да се напонски извор понаша како је предвиђено. Због тога је први корак приказ таласног облика напона на позитивном крају напонског извора. Резултат ове акције приказан је на слици 3.19.

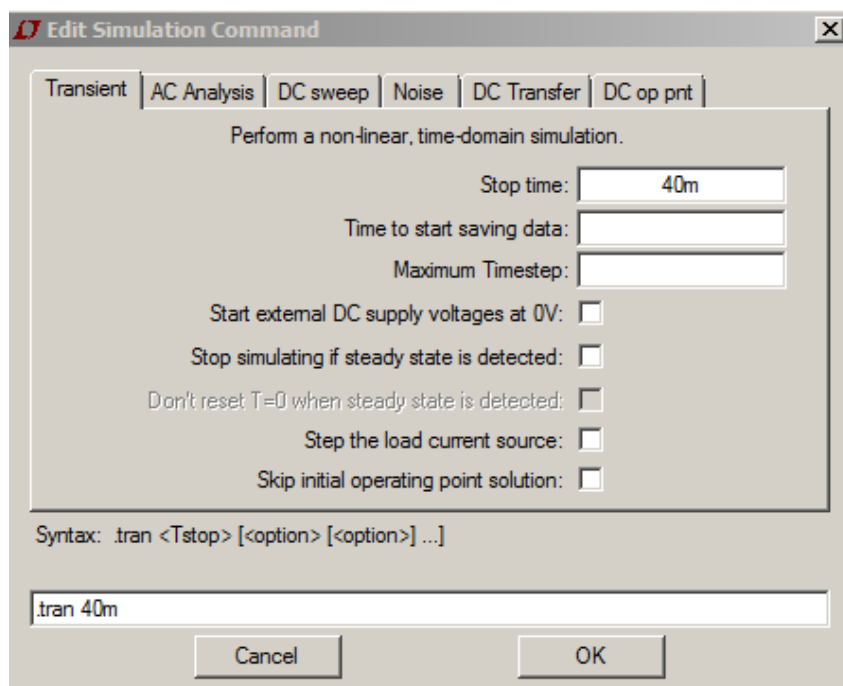


Слика 3.14. Подешавање генератора импулсне побуде

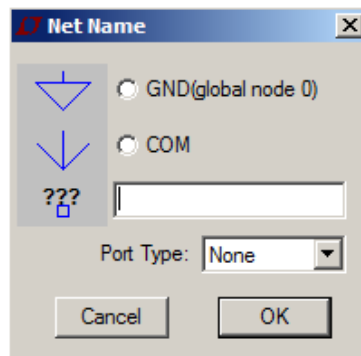
Коначно, таласни облик излазног напона, рјешење кола у свим временским тренуцима од $t=0$ до $t=40 \text{ ms}$, добија се кликом на чвор v_{out} , а приказан је на слици 3.20.



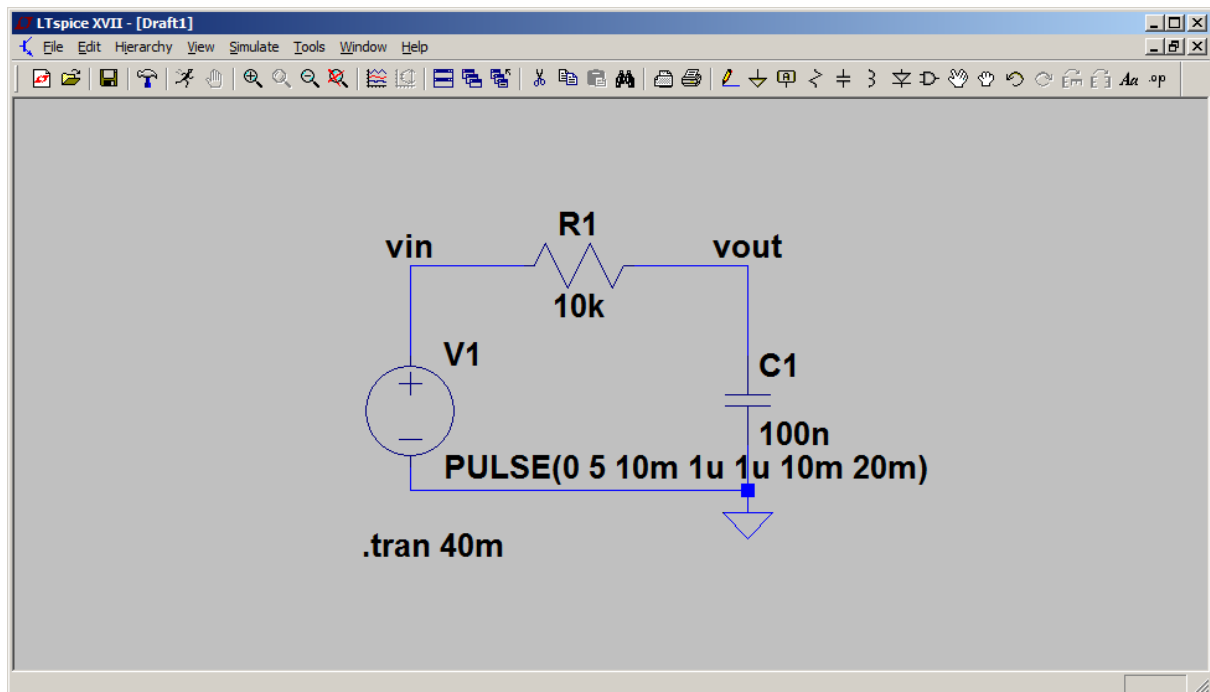
Слика 3.15. Подешавање генератора импулсне побуде - унесене вриједности



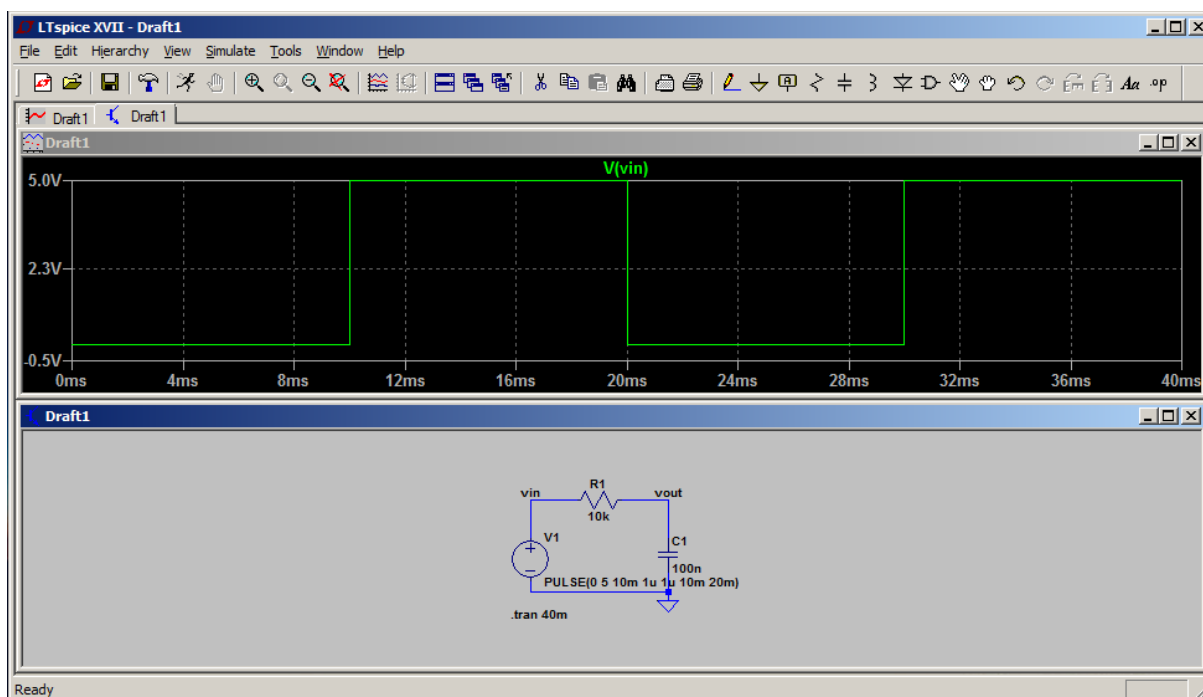
Слика 3.16. Подешавање временске анализе - унесене вриједности



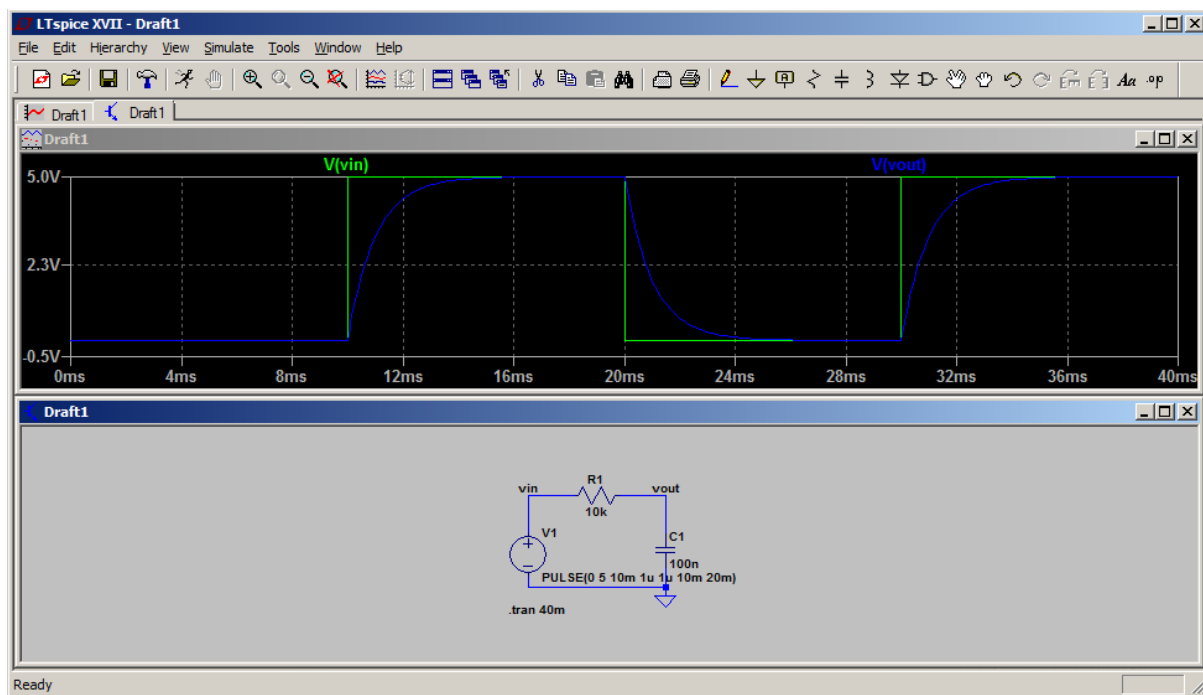
Слика 3.17. Унос назива чвора



Слика 3.18. Раздјелник напона - RC коло - коначан изглед



Слика 3.19. Раздјелник напона - RC коло - таласни облик улазног напона



Слика 3.20. Раздјелник напона - RC коло - резултати симулације, талсни облик излазног напона

3.4 Параметарска анализа

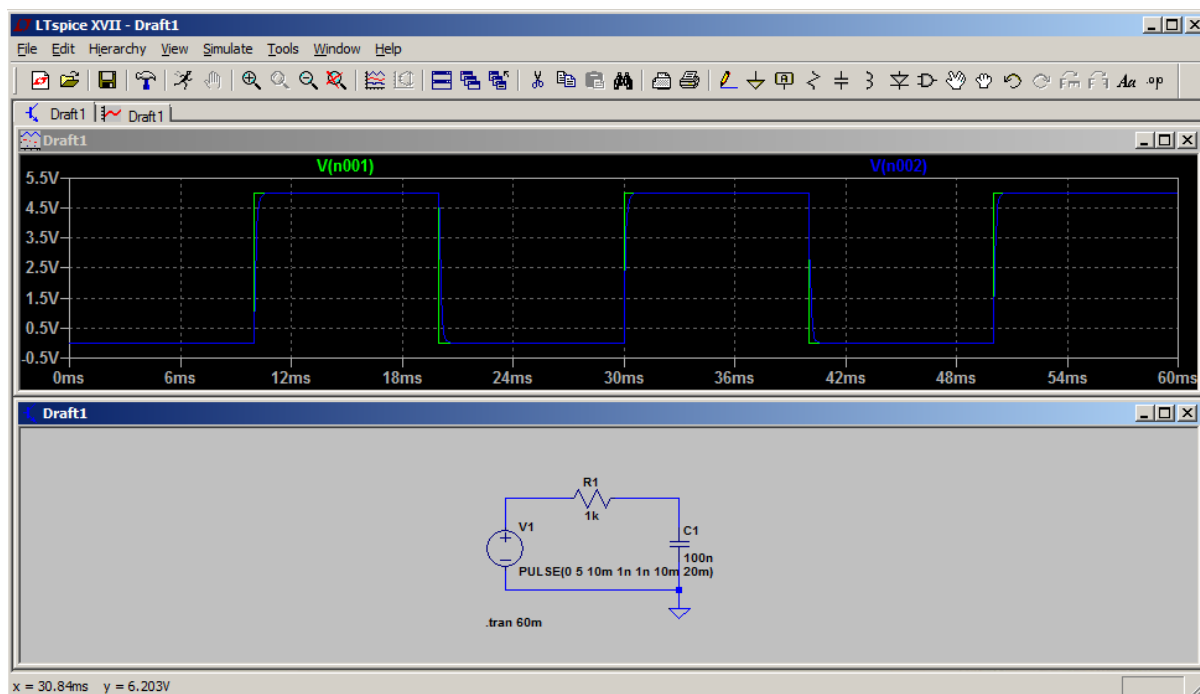
Симулација електричног кола је један вид аутоматизације рјешавања електричног кола. У досадашњим одјељцима аутоматизовани су два процеса: исписивање једначина кола, те рјешавање тих једначина - односно добијање струја и напона кола.

У одјељку 3.2 показано је како исто коло ријешити у више итерација, при чему је у свакој итерацији мијењан напон улазног једносмјерног генератора. Тако је на слици 3.11 приказано рјешење („излазни” напон раздјелника напона) за сваку задату вриједност улазног генератора напона V_1 . Тако је уведена додатна димензија аутоматизације - тј. умјесто да се покреће 10 пута симулација радне тачке (одјељак 3.1), покренута је једна симулација промјене једносмјерног напона, а резултат приказан графички.

И временска анализа се може посматрати у истом контексту. Умјесто да се коло са слике 3.12 рјешава за сваки временски тренутак ручно водећи рачуна о тренутној вриједности напона улазног генератора, покренута је једна симулација која итеративно рјешава коло, водећи рачуна о вриједности напона улазног генератора у сваком временском тренутку.

У оба ова случаја, вриједност компонената је константна - отпорности и капацитивности су увијек исте. Понекад је интересантно посматрати како се одзив кола понаша у зависности од промјене вриједности компоненте. Могуће је, наравно, покренути три симулације у временском домену за коло са слике 3.12 прије сваког покретања мијењајући капацитивност тако да износи 100 nF, 1 μ F и 10 μ F.

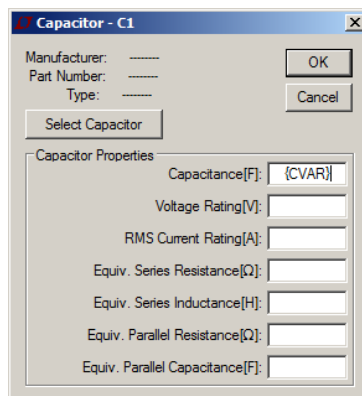
Овај поступак се аутоматизује кориштењем *Spice* команде (директиве) **STEP**. Прилагодити шему и резултат приказан на 3.20 тако да одговара слици 3.21.



Слика 3.21. Резултати симулације RC кола

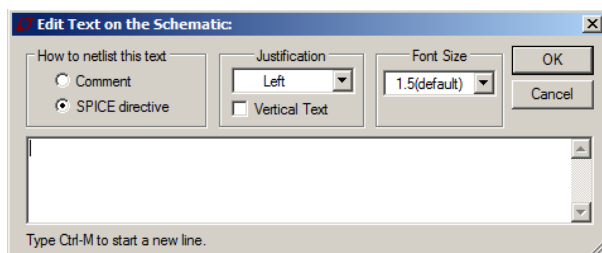
Да би вриједност компоненте била промјенљива, неопходно је дефинисати промјенљиву (варијаблу), односно параметар који се мијења у различитим итерацијама

симулације. Десним тастером миша кликнути на компоненту чију је вриједност потребно мијењати итеративно. Параметар, односно промјенљива симулације се дефинише тако што се њен назив у витичастим заградама унесе умјесто вриједности капацитивности, као на слици 3.22. Притиснути **Enter** или кликнути **OK**.



Слика 3.22. Резултати симулације RC кола

Сада је потребно дефинисати опсег управо креиране промјенљиве, те начин промјене унутар тог опсега. Притиском на тастер **S** тастатуре, добија се дијалог као на слици 3.23. У ово поље уносе се *Spice* директиве, одосно команде, па тако и поменути **STEP**.



Слика 3.23. Резултати симулације RC кола

Нека су вриједности кондензатора од интереса три наведене прије неколико пасуса. У поље дијалога са претходне слике унијети:

```
.step param CVAR list 100n 1u 10u
```

Ова директива би се могла превести псеудо-кôдом како слиједи:

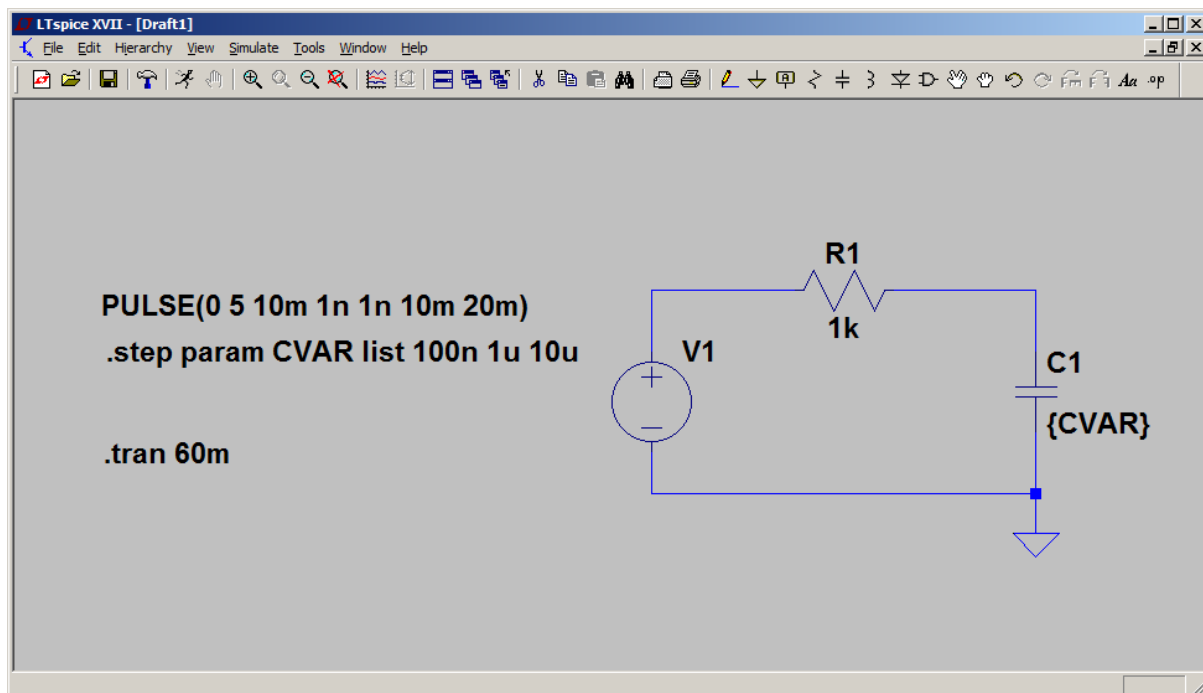
```
int CVAR[3] = {100n, 1u, 10u}
for(int i = 0; i < 3; i++)
    {Run simulation at C1=CVAR[i]}
```

Другим ријечима, дакле: „за сваку од вриједности у низу **CVAR** покренути исту симулацију”.

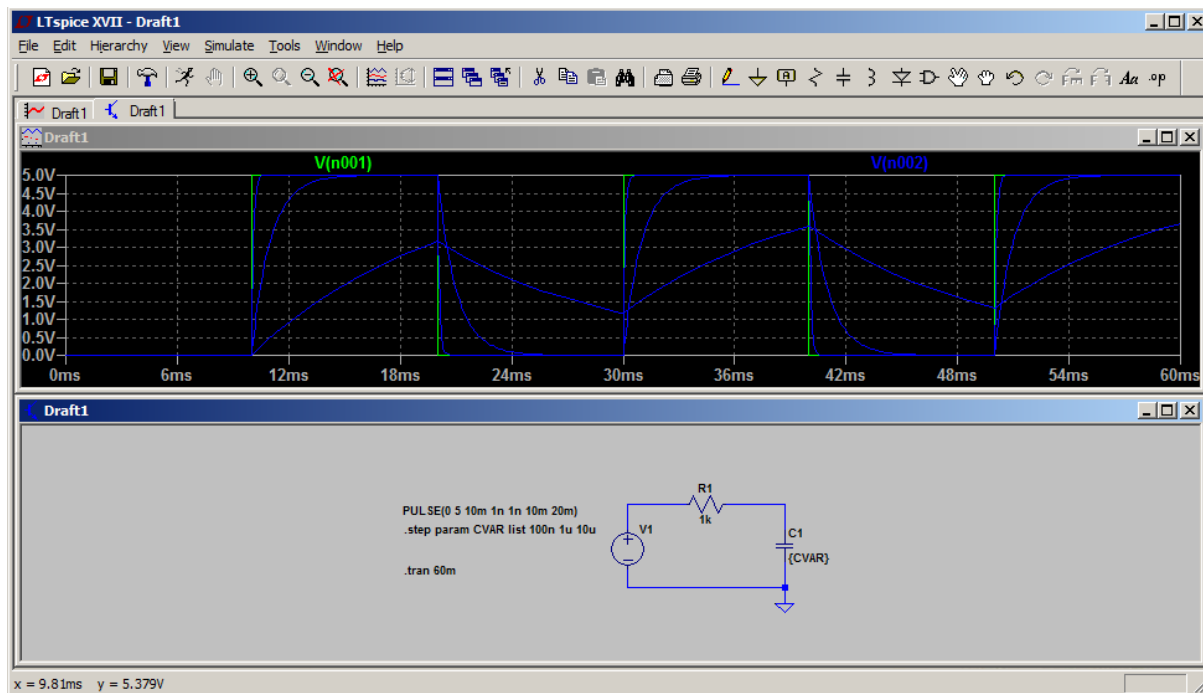
Користећи се опцијама **Move** и **Drag** довести шему у стање као на слици 3.24.

Покретање симулације даје резултате као на слици 3.25.

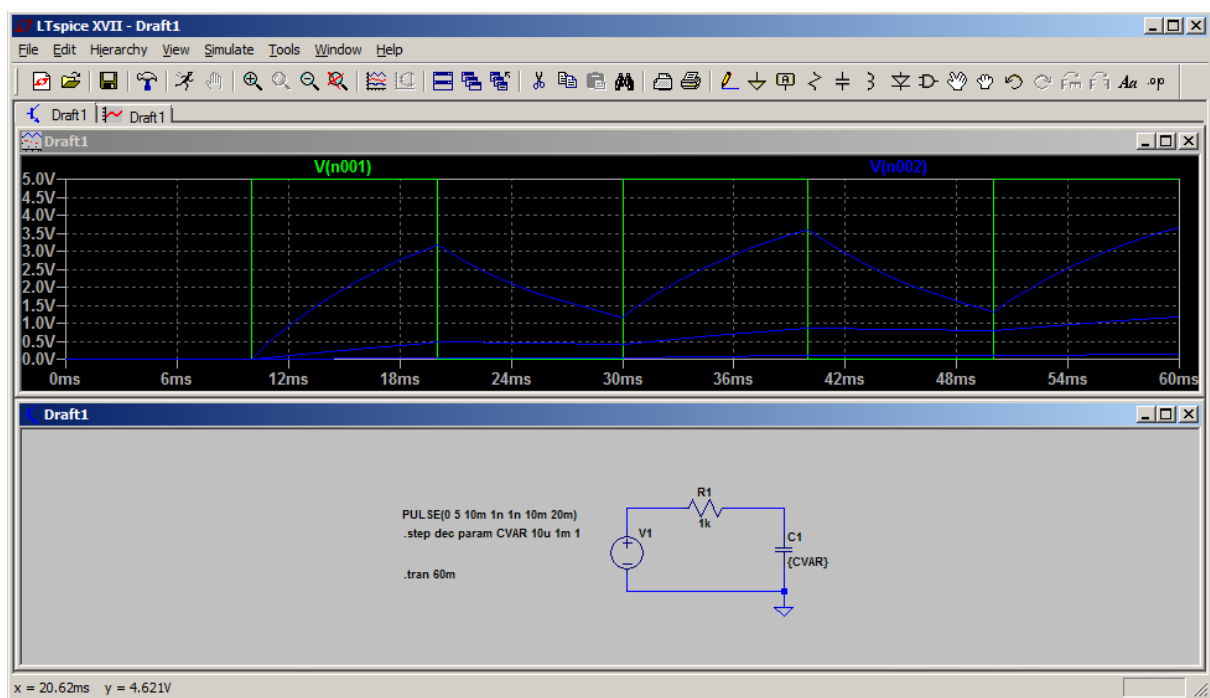
Други начин задавања промјене унутар опсега вриједности је приказан на слици 3.26 и аналоган је задављу промјене једносмјерног напона описаног у одјелјку 3.2.



Слика 3.24. Резултати симулације RC кола



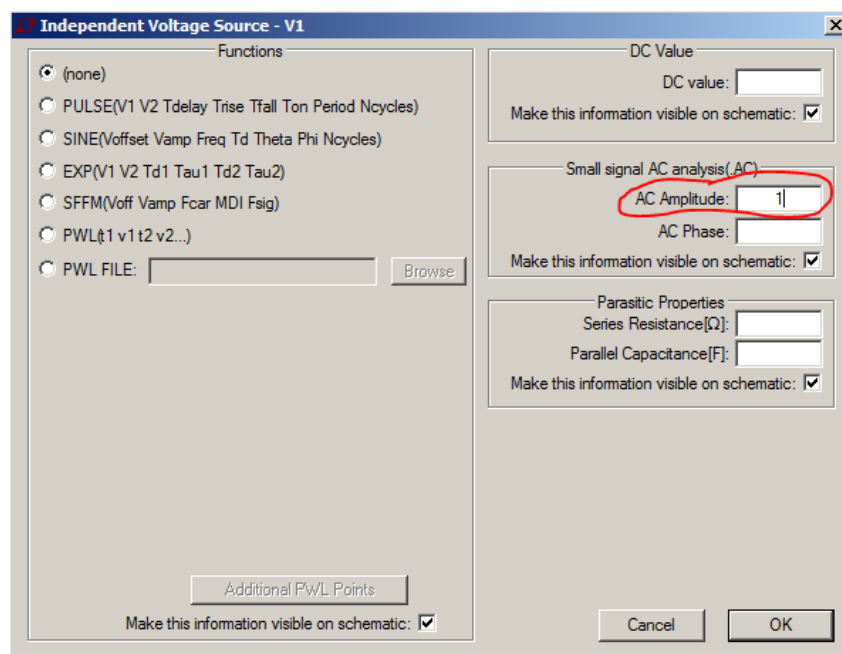
Слика 3.25. Резултати симулације RC кола



Слика 3.26. Резултати симулације RC кола

3.5 Фреквенцијска анализа

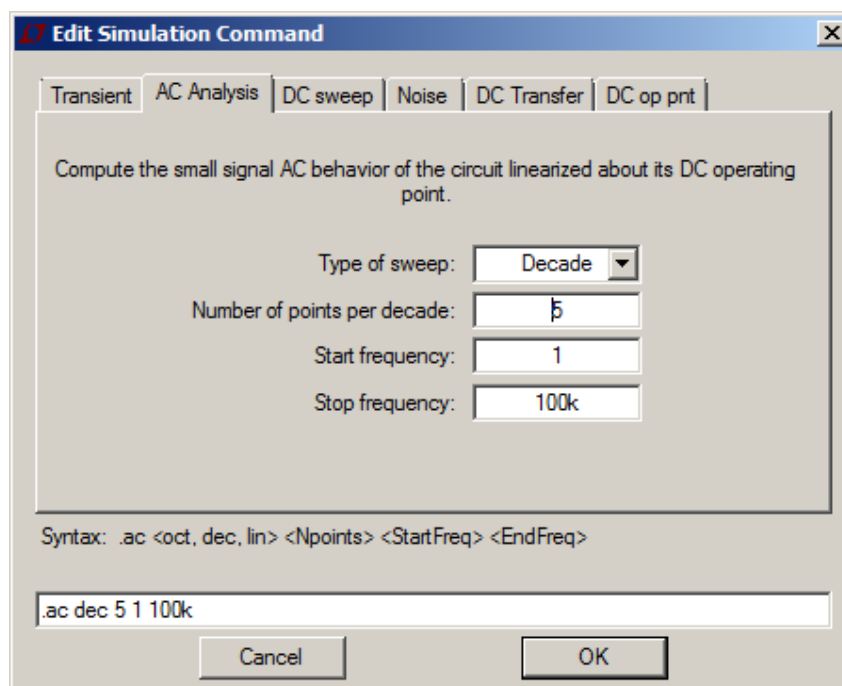
Фреквенцијска анализа је још један вид аутоматизације, с тим да се у овом случају симулације итеративно врше за различите учестаности. Прво је потребно улазни генератор са слике 3.20 прилагодити - довести га у стање као што је приказано на слици 3.27.



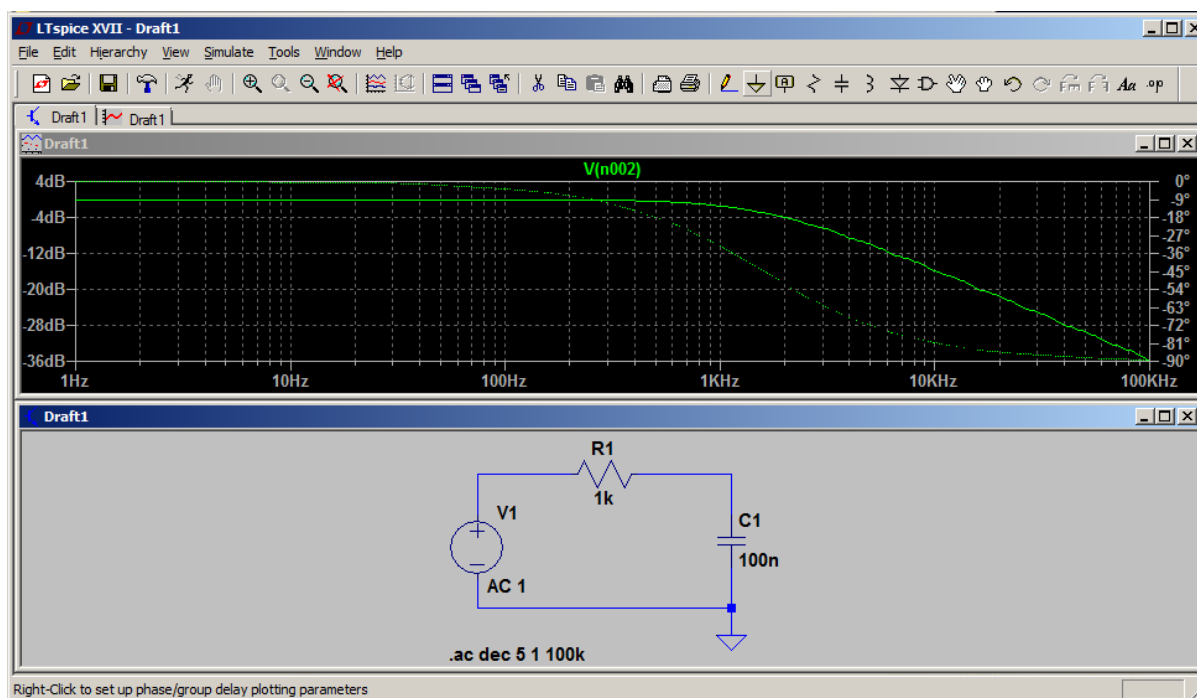
Слика 3.27. Резултати симулације RC кола

Сљедећи корак је дефинисати одговарајући тип симулације. Десним кликом на постојећи и избором језичка **AC Analysis**, добија се одговарајући дијалог. Унијети податке као на слици 3.28.

Коначан изглед шеме и графички приказ добијених резултата дат је на слици 3.29. Пуна линија представља магнитуду одзива (ордината лијево), док црткана линија представља фазну маргину одзива (ордината десно).



Слика 3.28. Резултати симулације RC кола



Слика 3.29. Резултати симулације RC кола

Глава 4

Енкапсулација и тестно коло

Елементе сваке од шема до сада посматраних могуће је, према намјени сваког елемента, подијелити на два скупа:

- елементи кола које обавља функцију (нпр. отпорници раздјелника напона са слике 3.8), и
- елементи кола које задаје побуду и омогућава читавање одзива (нпр. напонски извор са слике 3.8).

4.1 Енкапсулација

Један основних принципа објектно оријентисаног програмирања јесте енкапсулација. Ради се о јасном разграничењу између нивоа апстракције, чиме се постиже ефикаснији рад на сваком од њих. Преведено у контекст софтвера за цртање шема и симулатора, то значи да треба раздвојити коло које обавља функцију (у случају слике 3.8, функција је „дијелење напона”), од кола које задаје побуду и омогућава читавање одзива.

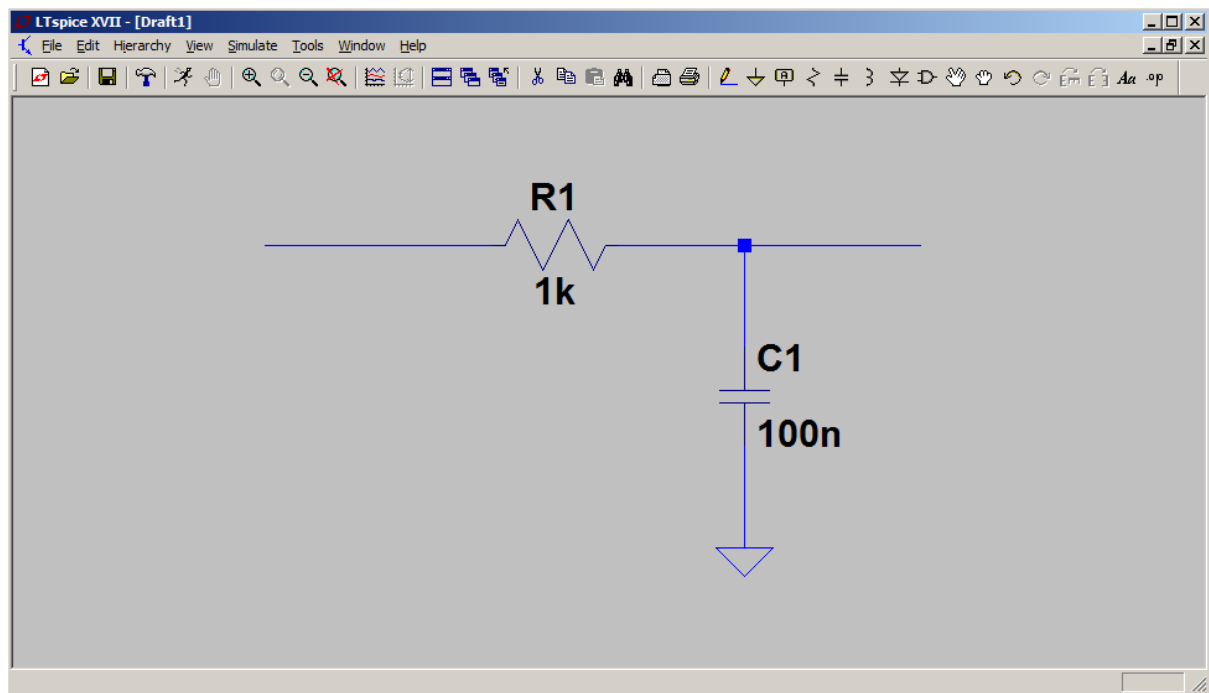
Енкапсулација се, суштински, врши тако што се коло које обавља функцију замијени симболом, тј. цртежом одговарајућег облика, броја улазни и броја излазних приступа. Затим се, у новој шеми, тај симбол црта, као што се црта и симбол неког од стандардних елемената (отпорника или кондензатора, на примјер), те му се задаје побуда, напајање и све што је потребно за омогућавање исправног рада и читавања одзива. Симбол, у ствари, представља показивач на енкапсулирано коло.

На примјеру RC кола са слике 3.12 показани су кораци за креирање симбола на основу нацртаног кола.

Први корак је цртање RC кола у форми приказаној на слици 4.1.

Потом је потребно назначити гдје се налазе улазни а гдје излазни приступи (енгл. *pin* или *port*, зависно од контекста). Притиском на F4, добија се прозор као на слици 4.2, па се улазни приступ поставља подешавањима приказаним на слици 4.2а, а излазни подешавањима приказаним на слици 4.2б. Наравно, називи *ulaz* и *izlaz* су произвољни.

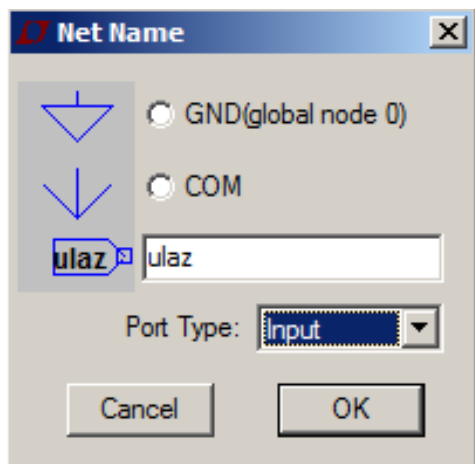
Након постављања опција као на слици 4.2а, кликнути ОК и креирани приступ поставити на одговарајуће мјесто. Исто поновити и након креирања излазног приступа, што би требало да резултује стањем приказаним на слици 4.3.



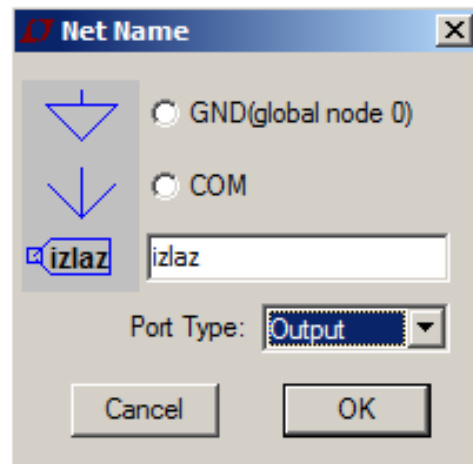
Слика 4.1. Припрема за енкапсулацију - RC коло

У складу са сликом 4.4, из падајућег меније *Hierarchy* изабрати опцију *Open this Sheet's symbol*, па потврдно одговорити на питање које ће уследити. Овим се креира симбол, а резултат је приказан на слици 4.5.

Изглед симбола дат на слици 4.5 је подразумевјеван и може се мијењати по потреби - у складу са намјеном кола које представља. У овом случају, нека симбол остане у подразумевјеваној форми, само је неопходно сачувати га.

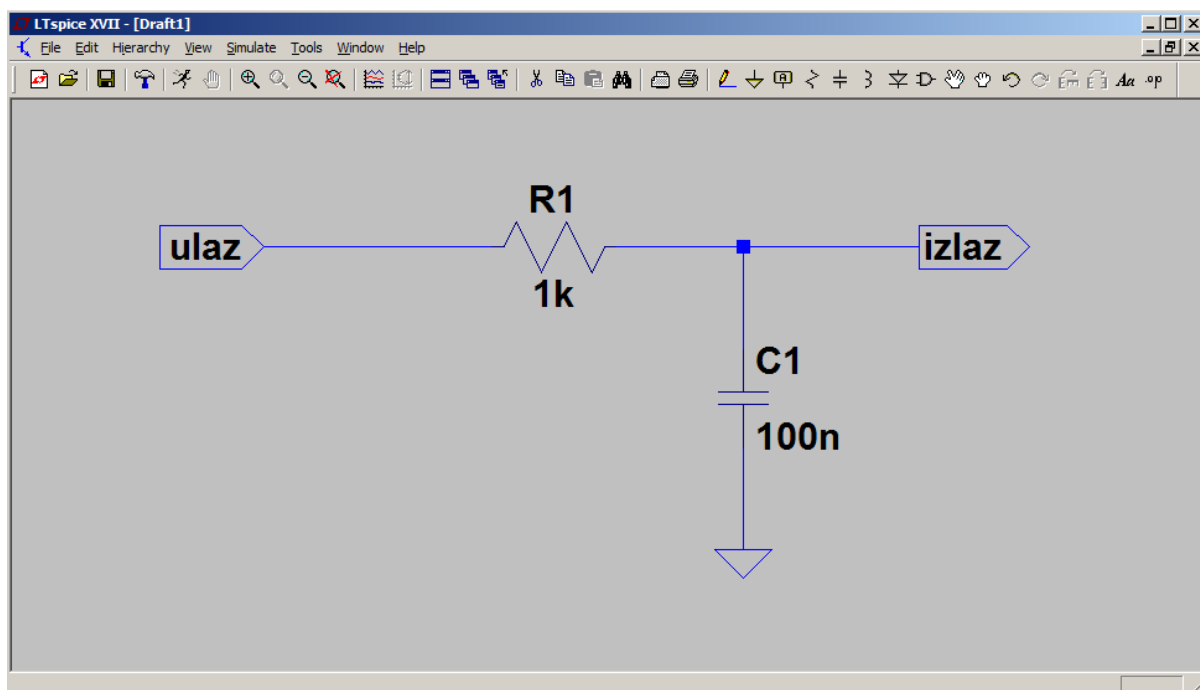


а)

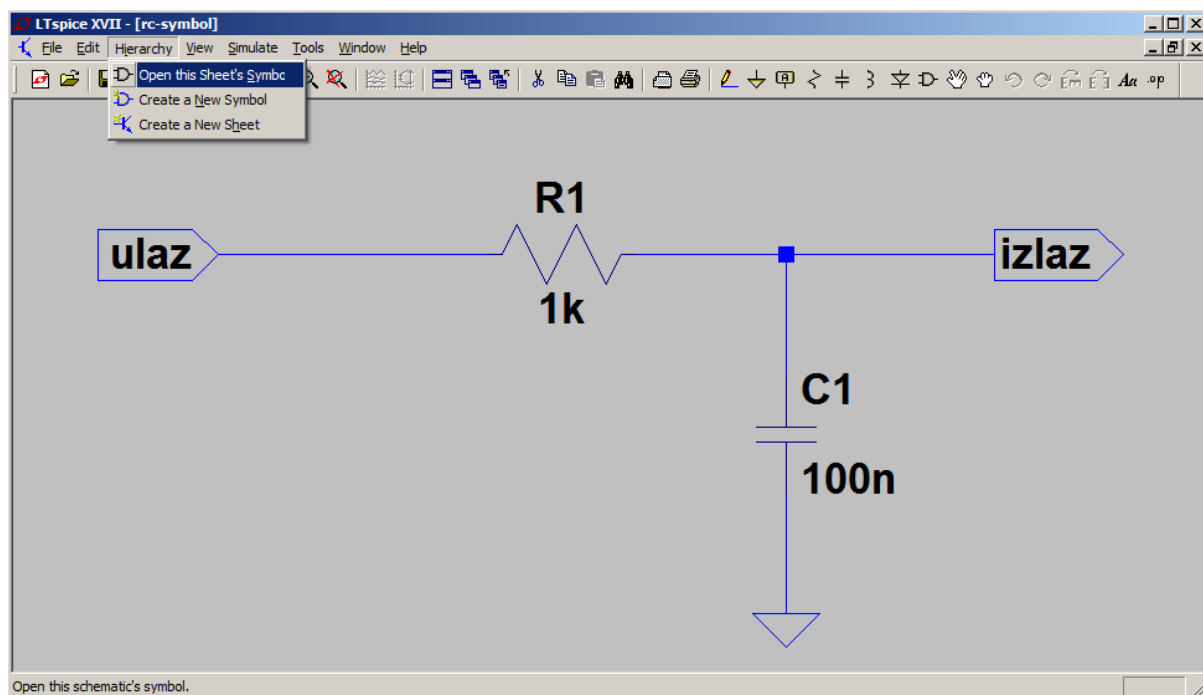


б)

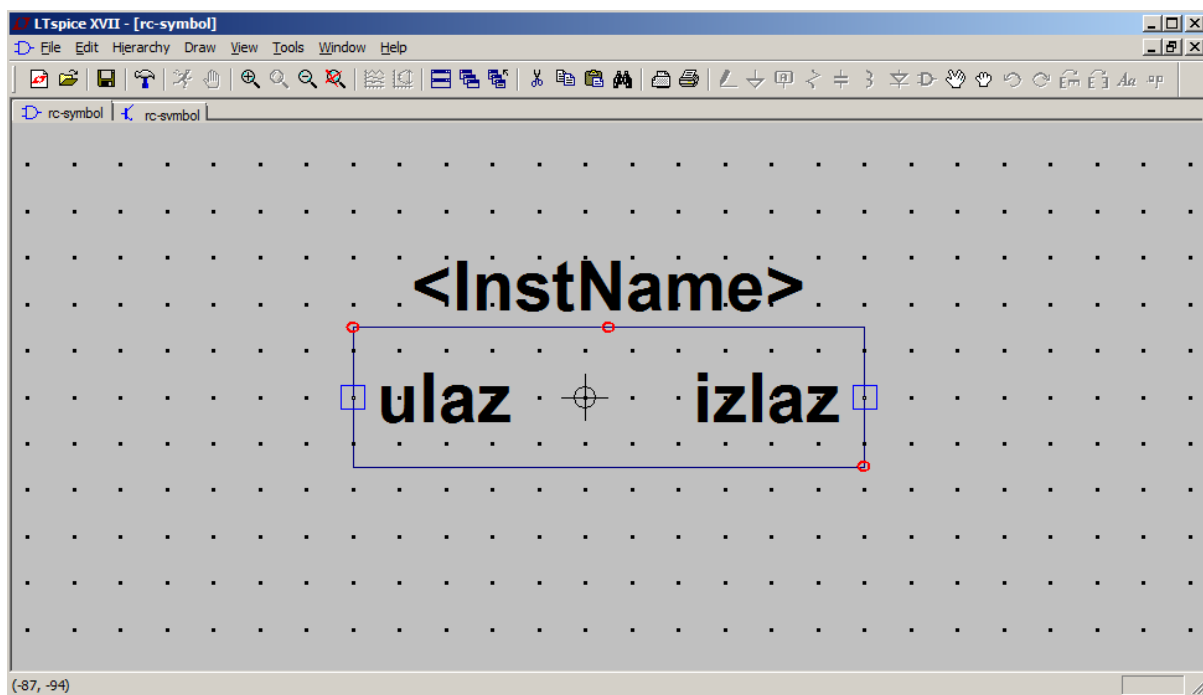
Слика 4.2. Постављање а) улазних и б) излазних приступа



Слика 4.3. Коначан изглед шеме RC кола спремног за енкапсулацију



Слика 4.4. Наредба за креирање симбола

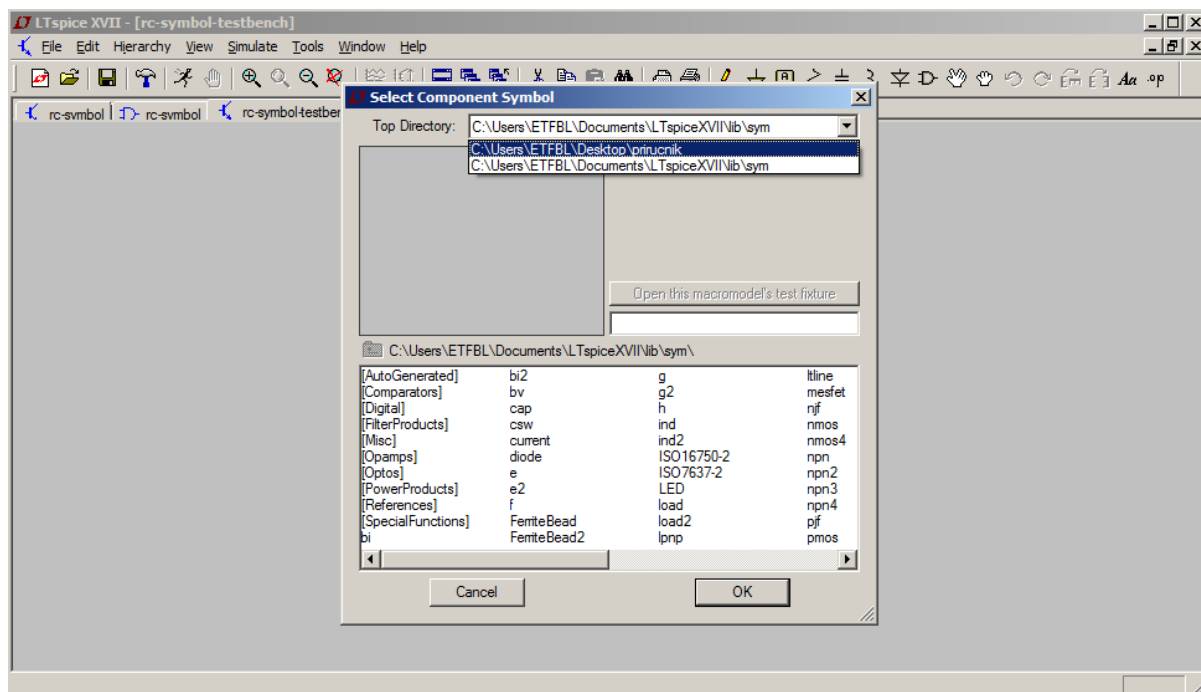


Слика 4.5. Подразумијевани изглед симбола

4.2 Тестно коло

Тестно коло (енгл. *testbench*) представља виши ниво апстракције, на којем је енкапсулирано коло (тј. коло које обавља функцију) замијењено симболом креираним у претходном одјелу. Осим симбола, тестно коло садржи и побуду, те ставке које омогућавају читавање резултата. У овом случају побуда је напонски генератор, а за читавање резултата довољно је задати врсту симулације. Оба ова корака већ су добро позната, па је детаљно описан само процес додавања симбола - тзв. инстанцирање енкапсулираног кола.

Тестно коло се прави у новом пројекту, тј. новој шеми - коју је, да би било могуће инстанцирати управо креирани симбол, неопходно сачувати на истој локацији на којој је сачуван симбол (ако симбол није сачуван на локацији стандардне *LTspice* библиотеке. У тој новој шеми, сачуваној, притиском тастера F2 добија се добро познати прозор за додавање компоненти. Сада је потребно, као на слици 4.6 изабрати путању на којој се налазе шема тестног кола и симбол.

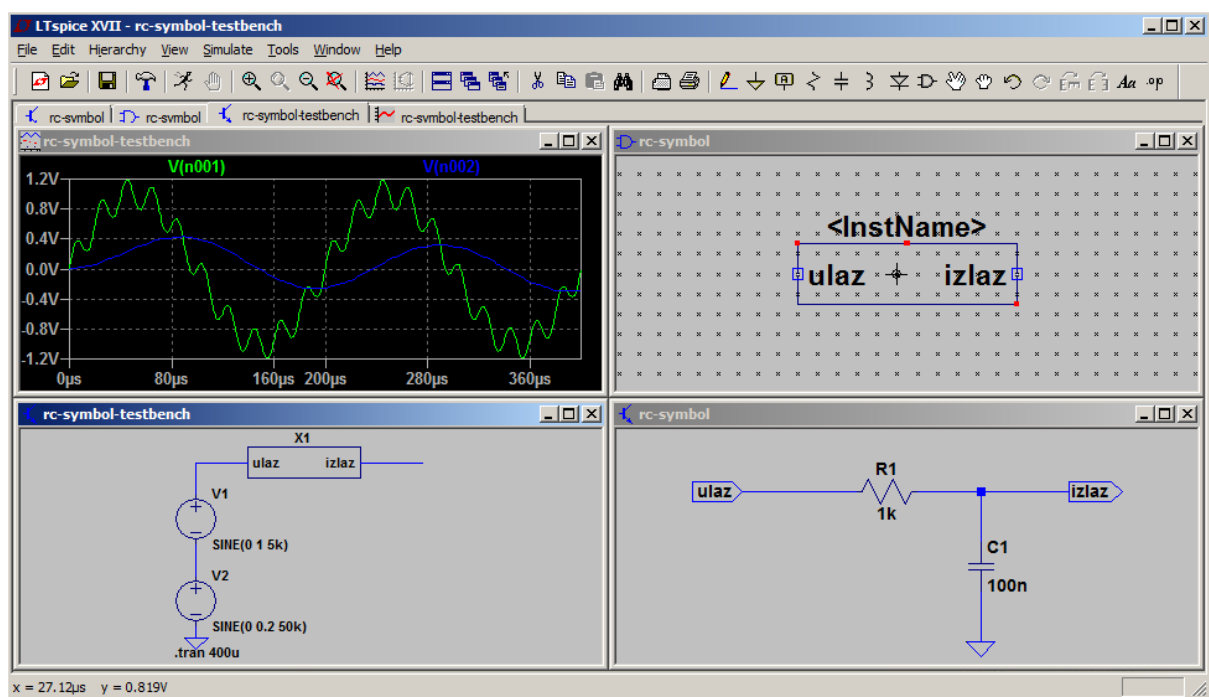


Слика 4.6. Инстанцирање креираног симбола

Наравно, ако је симбол сачуван на локацији стандардне библиотеке (путања која није селектована на слици 4.6), нема потребе за измјеном.

Након избора одговарајуће локације, могуће је изабрати креирани симбол и кликом на тастер ОК, односно, притиском тастера **Enter** инстанцирати га.

Тестном колу се додају напонски извор и тип симулације као на слици 4.7. Покретањем симулације добијају се резултати приказани на истој слици.



Слика 4.7. Тестно коло: побуда, инстанциран симбол, тип симулације и добијени резултати

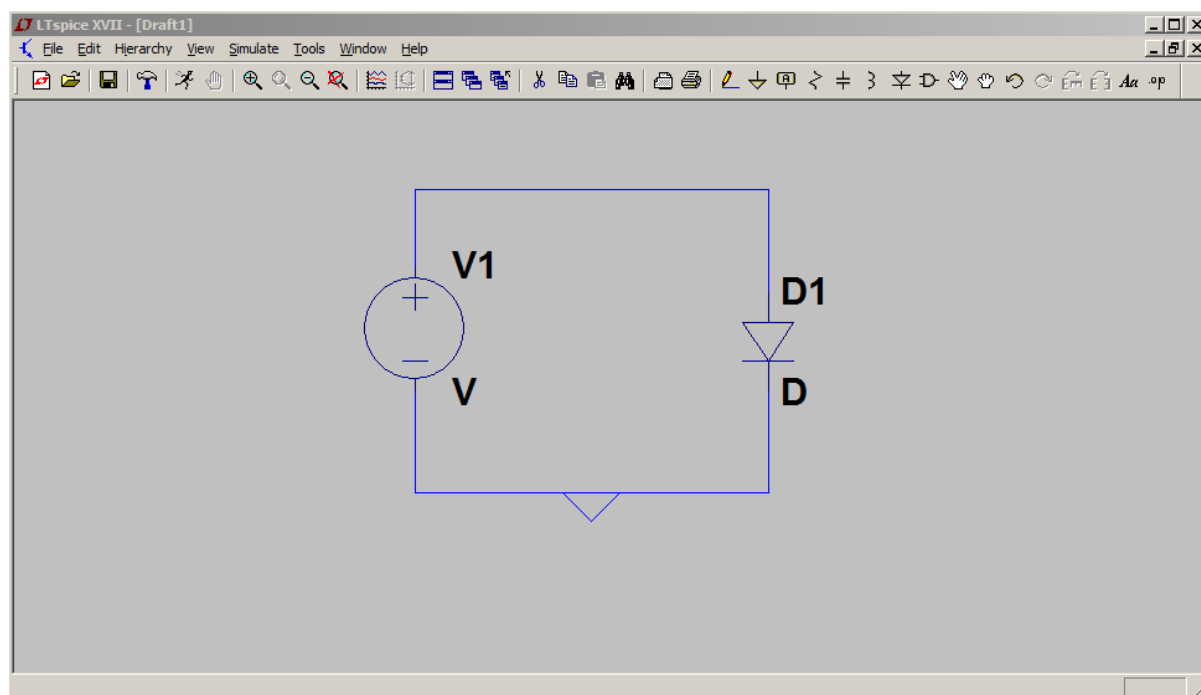
Глава 5

Примјене

У овом одјељку, алати и вјештине научени у претходним примијењени су за рјешавање конкретних проблема.

5.1 Снимање струјно-напонске зависности диоде

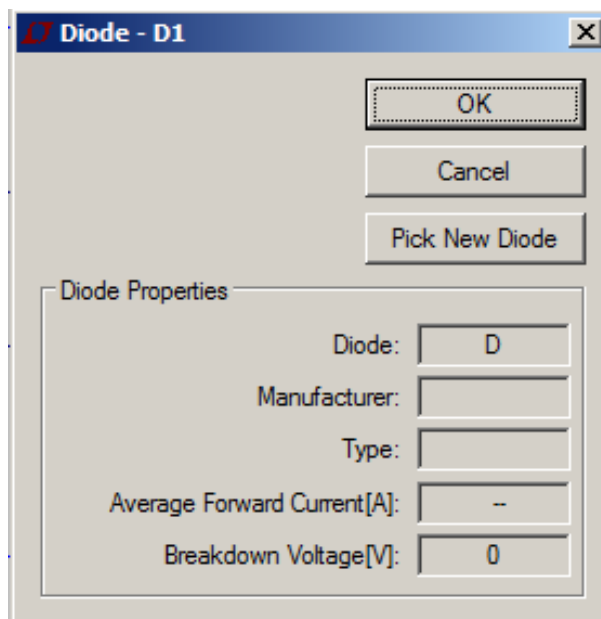
Симбол диоде се додаје у шему притиском на тастер D, односно кликом на одговарајућу иконицу палете у врху прозора, десно. Користећи један од ова два начина и претходно стечена знања, нацртати шему као на слици 5.1



Слика 5.1. Поставка за снимање струјно-напонске зависности диоде

Диода је нелинеаран елемент, па је неопходно изабрати модел који описује његово понашање. Кликком десног тастера миша на симбол диоде добија се дијалог са слике 5.2. Кликком на *Pick New Diode* се добија на увид библиотека тренутно доступних модела, као што је приказано на слици 5.3.

Изабрати ознаке 1N4148 и кликнути OK. Избор је могућ и двоструким кликом на ставку у табели. Сада шема изгледа као на слици 5.4

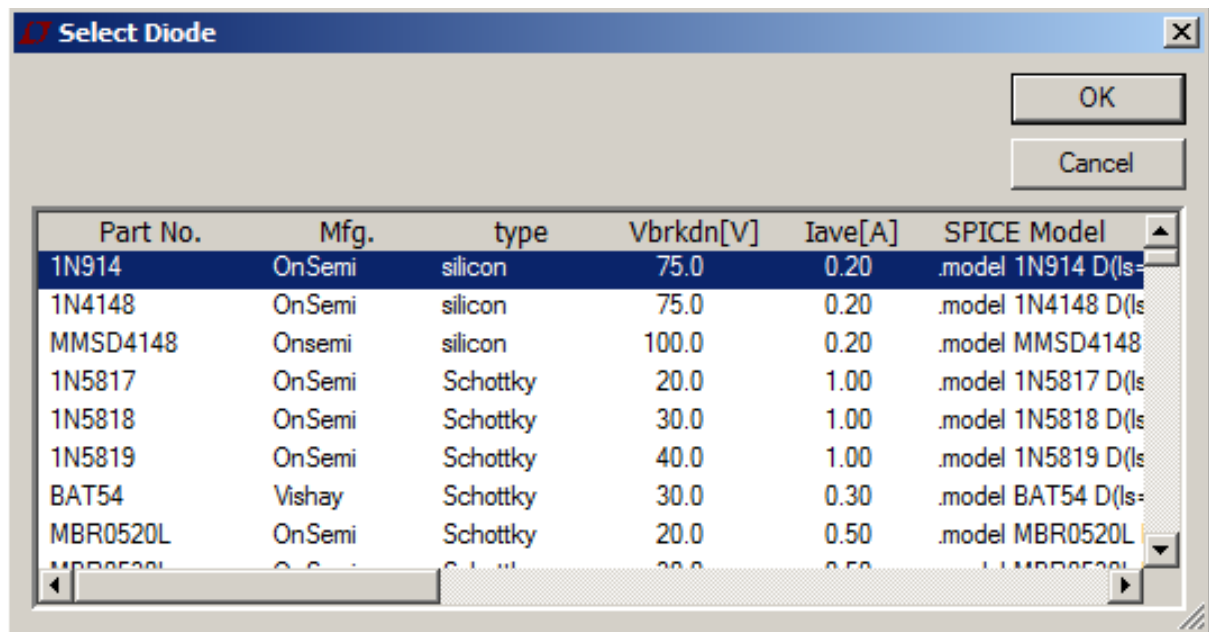


Слика 5.2. Својства симбола диоде

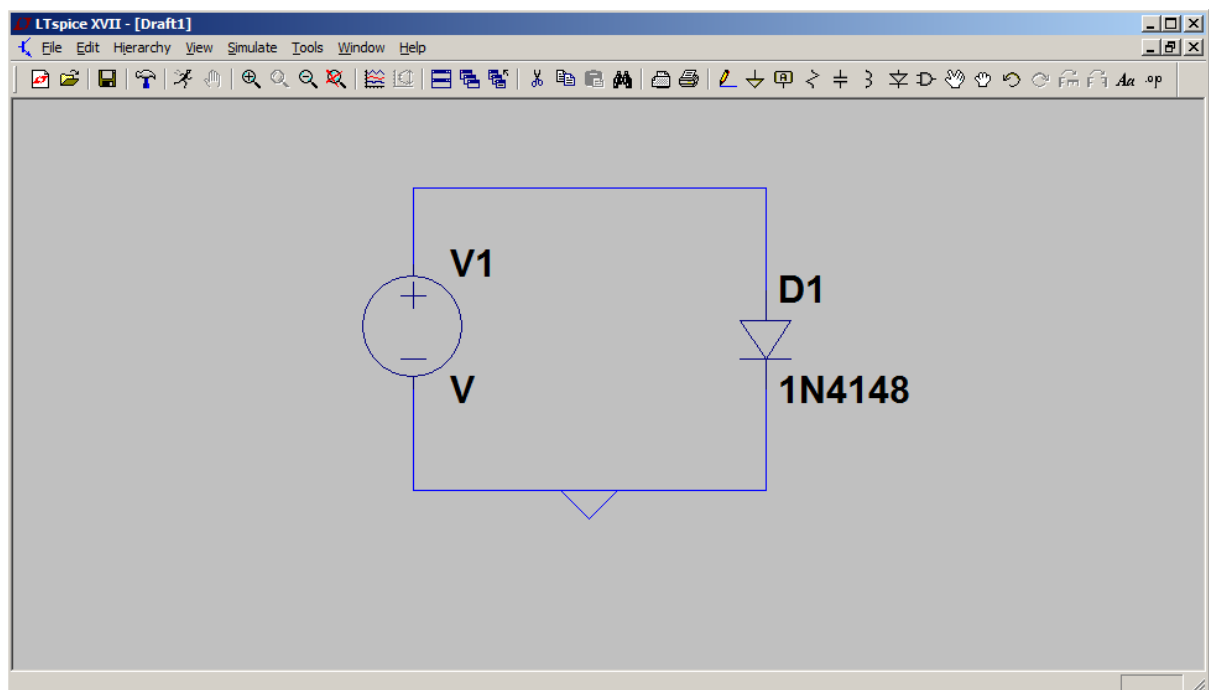
Симбол компоненте је, дакле, само показивач на структуру података која ће симулатору пренијети информацију о понашању електронске компоненте. Таква структура података назива се модел.

На слици 5.5 приказан је коначан изглед шеме - након што је дефинисан генератор и тип симулације - али и струјно-напонска карактеристика.

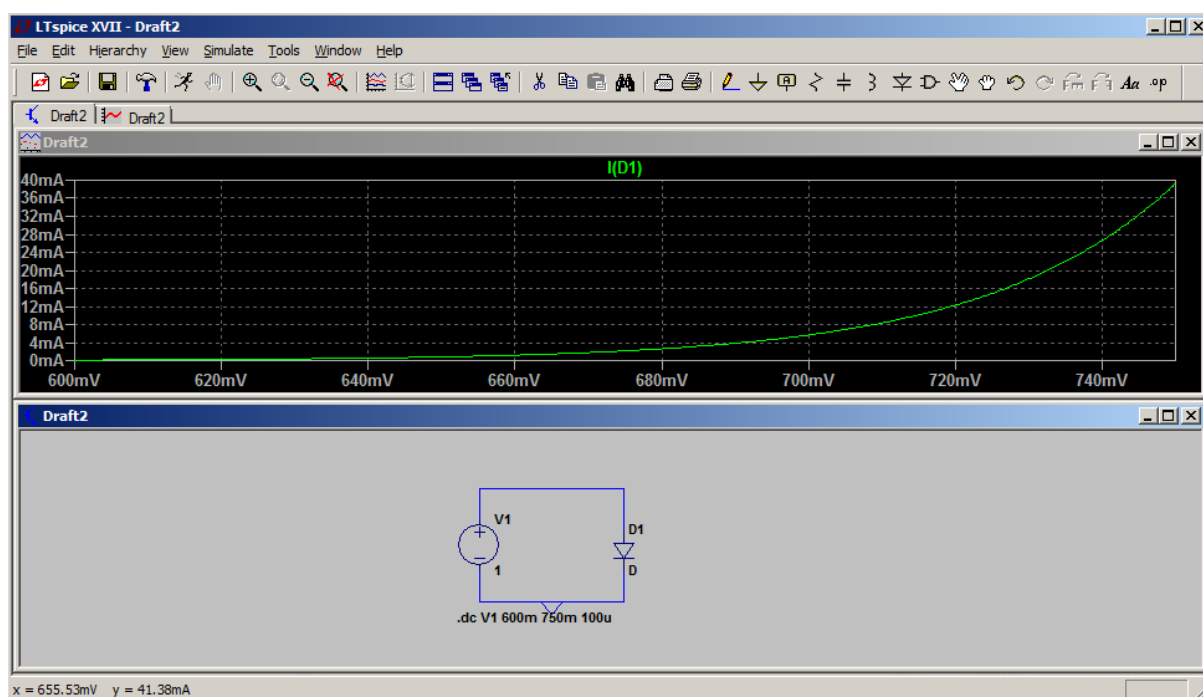
На основу слике 5.5 и знања стечених у одјелку 3.2, дефинисати генератор и тип симулације тако да се добије исти, или довољно сличан, резултат.



Слика 5.3. Списак доступних модела диоде



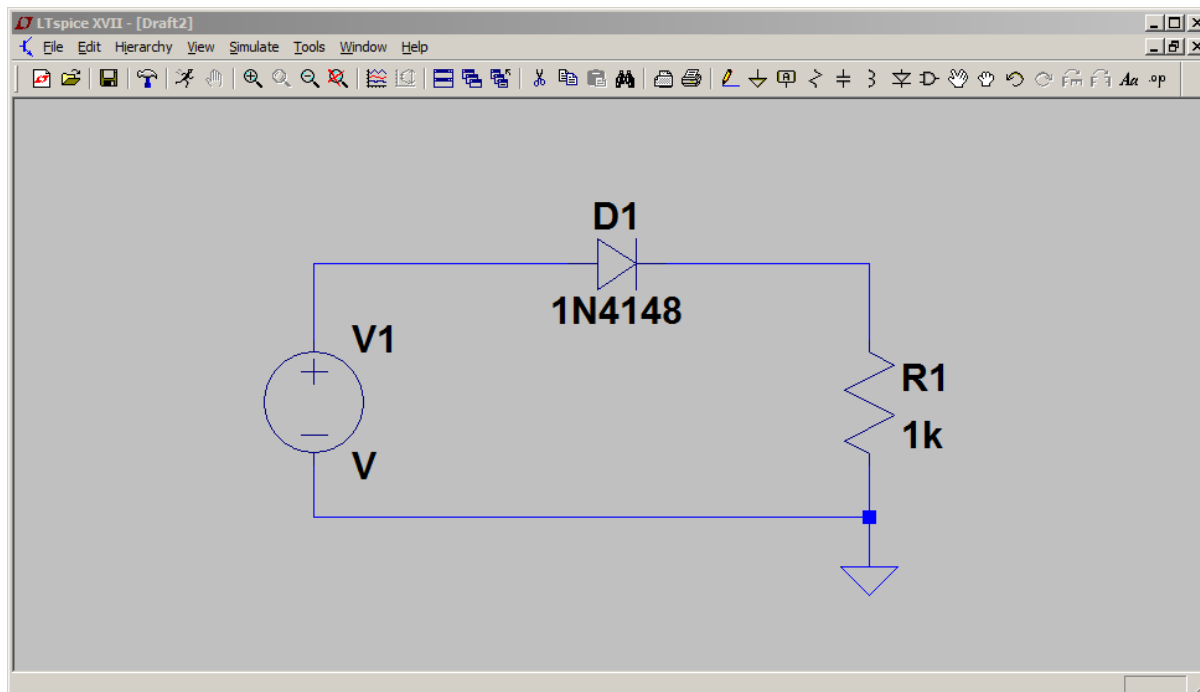
Слика 5.4. Поставка за снимање струјно-напонске зависности диоде - модел диоде дефинисан



Слика 5.5. Струјно-напонска зависност диоде

5.2 Одзив полуталасног исправљача на простопериодичну побуду

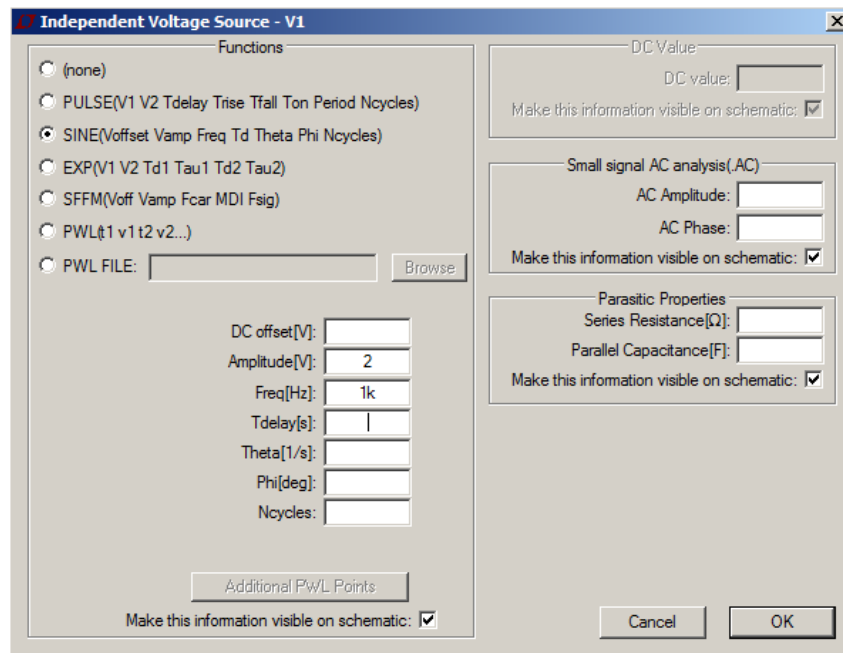
Шема полуталасног исправљача дата је на слици 5.6.



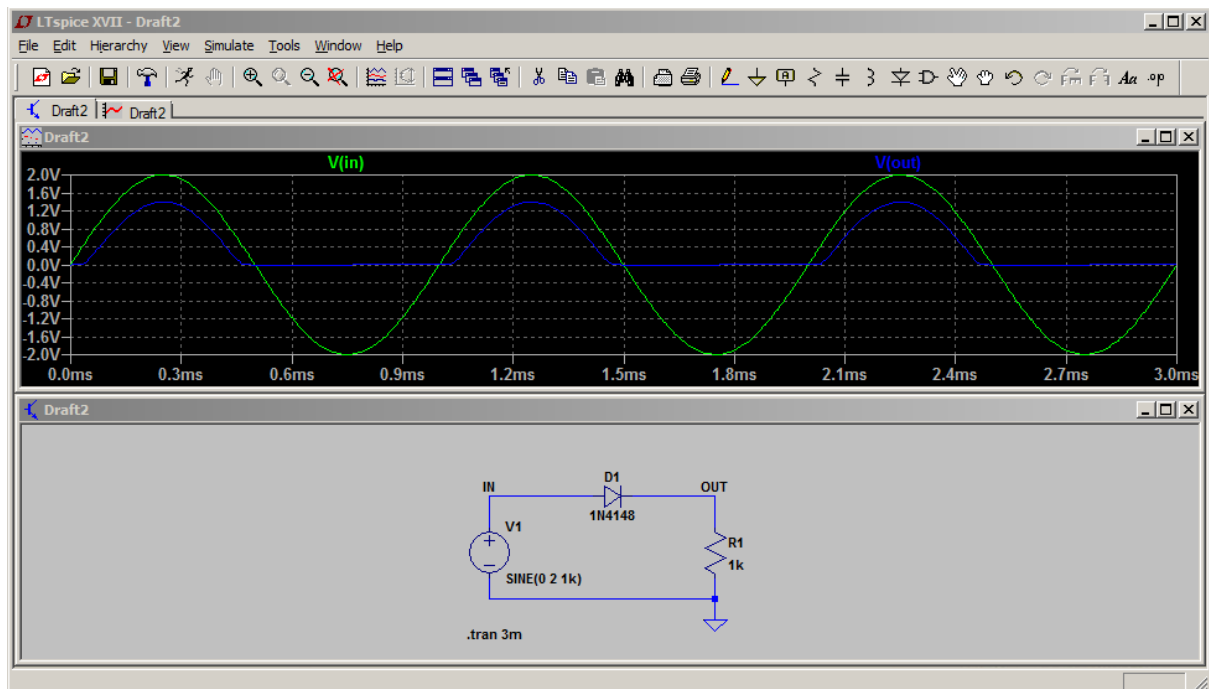
Слика 5.6. Струјно-напонска зависност диоде

За реализацију простопериодичне побуде потребно је прилагодити напонски генератор на начин приказан на слици 5.7. Кључни параметри су амплитуда и учестаност, а могуће је додати и друге, као што је једносмјерна компонента.

Дефинисати тип симулације и додијелити називе чворовима као на слици 5.8. Покретање симулације даје одзив полуталасног исправљача на простопериодичну побуду - на истој слици.



Слика 5.7. Струјно-напонска зависност диоде



Слика 5.8. Струјно-напонска зависност диоде

LTspice HotKeys			
	Schematic	Symbol	Waveform
Modes	ESC - Exit Mode	ESC - Exit Mode	
	F3 – Draw Wire		
	F5 – Delete	F5 – Delete	F5 – Delete
	F6 – Duplicate	F6 – Duplicate	
	F7 – Move	F7 – Move	
	F8 – Drag	F8 – Drag	
	F9 – Undo	F9 – Undo	F9 – Undo
	Shift+F9 – Redo	Shift+F9 – Redo	Shift+F9 – Redo
	Ctrl+Z – Zoom Area	Ctrl+Z – Zoom Area	Ctrl+Z – Zoom Area
	Ctrl+B – Zoom Back	Ctrl+B – Zoom Back	Ctrl+B – Zoom Back
View	Space – Zoom Fit		Ctrl+E – Zoom Extents
	Ctrl+G – Toggle Grid		Ctrl+G – Toggle Grid
	U – Mark Uncon. Pins	Ctrl+W – Attribute Window	'O' - Clear
	A – Mark Text Anchors	Ctrl+A – Attribute Editor	Ctrl+A – Add Trace
	Alt+Click - Power		Ctrl+Y – Vertical Autorange
	Ctrl+Click - Attr. Edit		Ctrl+Click - Average
	Ctrl+H – Halt Simulation		Ctrl+H – Halt Simulation
	R – Resistor	R – Rectangle	
	C – Capacitor	C – Circle	
	L – Inductor	L – Line	
Place	D – Diode	A – Arc	
	G – GND		
	S – Spice Directive		
	T – Text	T – Text	
	F2 – Component		
	F4 – Label Net		
	Ctrl+E – Mirror	Ctrl+E – Mirror	
	Ctrl+R – Rotate	Ctrl+R – Rotate	

Simulator Directives - Dot Commands	
Command	Short Description
.AC	Perform a Small Signal AC Analysis
.BACKANNO	Annotate the Subcircuit Pin Names on Port currents
.DC	Perform a DC Source Sweep Analysis
.END	End of Netlist
.ENDS	End of Subcircuit Definition
.FOUR	Compute a Fourier Component
.FUNC	User Defined Functions
.FERRET	Download a File Given the URL
.GLOBAL	Declare Global Nodes
.IC	Set Initial Conditions
.INCLUDE	Include another File
.LIB	Include a Library
.LOADBIAS	Load a Previously Solved DC Solution
.MEASURE	Evaluate User-Defined Electrical Quantities
.MODEL	Define a SPICE Model
.NET	Compute Network Parameters in a .AC Analysis
.NODESET	Supply Hints for Initial DC Solution
.NOISE	Perform a Noise Analysis
.OP	Find the DC Operating Point
.OPTIONS	Set Simulator Options
.PARAM	User-Defined Parameters
.SAVE	Limit the Quantity of Saved Data
.SAVEBIAS	Save Operating Point to Disk
.STEP	Parameter Sweeps
.SUBCKT	Define a Subcircuit
.TEMP	Temperature Sweeps
.TF	Find the DC Small-Signal Transfer Function
.TRAN	Do a Nonlinear Transient Analysis
.WAVE	Write Selected Nodes to a .WAV file

Suffix	Suffix	Constants
	f	E 2.7182818284590452354
T 1e12	p 1e-12	Pi 3.14159265358979323846
G 1e9	n 1e-9	K 1.3806503e-23
Meg 1e6	u 1e-6	Q 1.602176462e-19
K 1e3	M 1e-3	TRUE 1
	Mil 25.4e-6	FALSE 0

LTspice



See Demo