



이론, 실습, 시뮬레이션 

디지털 논리회로

개정 3판

Chapter 04. 논리게이트

학습목표 및 목차

- 논리게이트와 논리 레벨의 기본 개념을 이해할 수 있다.
- 논리게이트의 동작 원리 및 진리표, 게이트 기호들을 이해하고 이를 활용할 수 있다.
- 정논리와 부논리에 대해 설명할 수 있다.
- 게이트들의 전기적인 특성을 이해하고 이를 활용할 수 있다.

01. 논리 레벨

02. NOT 게이트와 버퍼 게이트

03. AND 게이트

04. OR 게이트

05. NAND 게이트

06. NOR 게이트

07. XOR 게이트

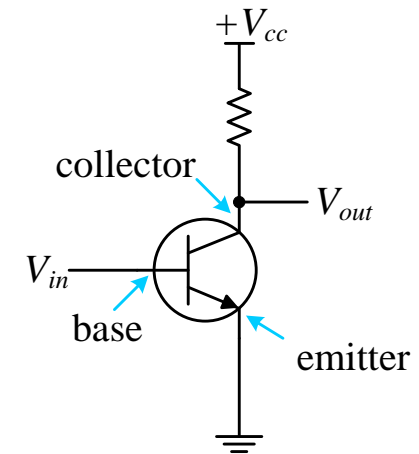
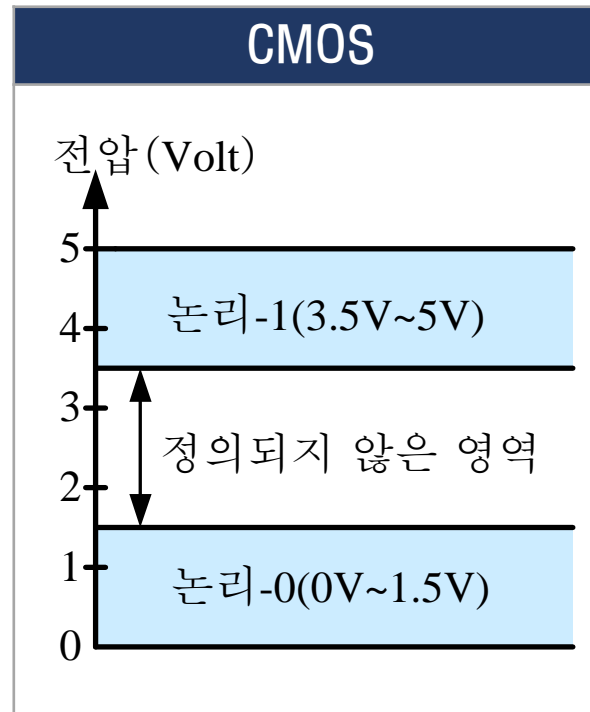
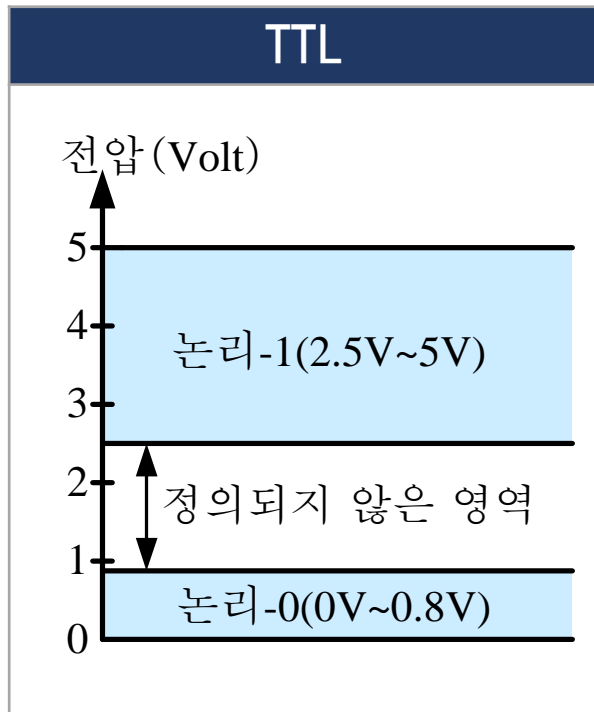
08. XNOR 게이트

09. 정논리와 부논리

10. 게이트의 전기적 특성

01 논리 레벨

■ TTL과 CMOS 논리 레벨 정의 영역



Transistor

디지털 회로에서 전자스위치로 사용되는 반도체 소자. 베이스에 적절한 전압을 인가하여 컬렉터-에미터 접합이 개방 또는 단락된 스위치처럼 동작한다.

02 NOT 게이트와 버퍼 게이트

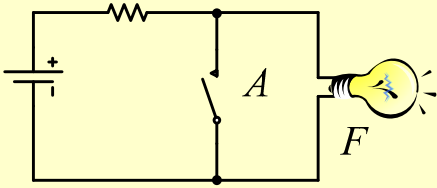
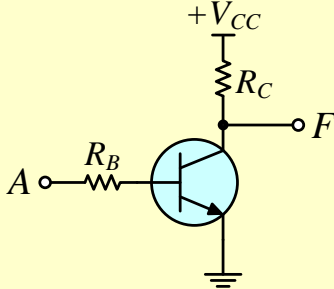
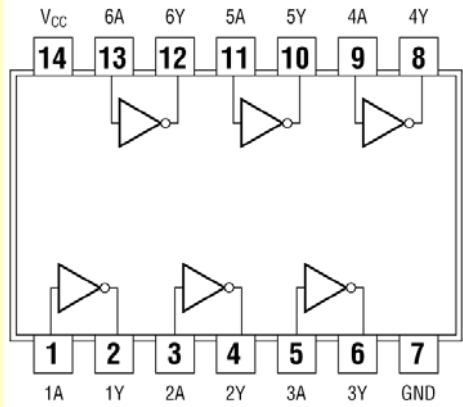
1. NOT 게이트

- 한 개의 입력과 한 개의 출력을 갖는 게이트로 논리 부정을 나타낸다.

진리표	동작파형	논리기호						
<table><tr><th>A</th><th>F</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	F	0	1	1	0	<div>입력 A 1 0 1 0</div> <div>출력 F 0 1 0 1</div>	<div>A —  — F</div>
A	F							
0	1							
1	0							

논리식
$F = \overline{A} = A'$

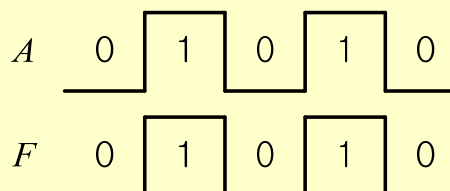
02 NOT 게이트와 버퍼 게이트

스위칭 회로	트랜지스터 회로	IC 7404 핀 배치도
		

02 NOT 게이트와 버퍼 게이트

2. 버퍼

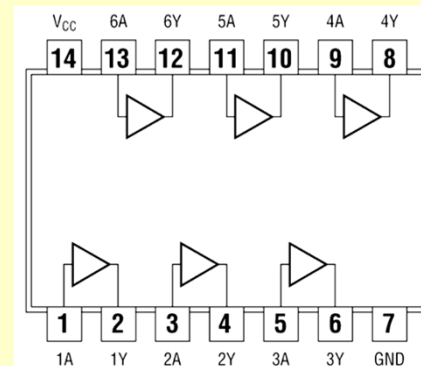
- 버퍼(buffer)는 입력된 신호를 변경하지 않고, 입력된 신호 그대로를 출력하는 게이트로 단순한 전송을 의미한다.
- 입력 신호가 1인 경우에는 출력 신호는 1이 되고, 입력 신호가 0인 경우에는 출력 신호는 0이 된다.

진리표	동작파형	논리기호						
<table><tr><td>A</td><td>F</td></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	A	F	0	0	1	1		
A	F							
0	0							
1	1							

논리식

$$F = A$$

IC 7407 핀 배치도



02 NOT 게이트와 버퍼 게이트

■ 3상태(tri-state) 버퍼

- 출력이 3개 레벨(High, Low, 하이 임피던스) 중의 하나를 갖는 논리소자

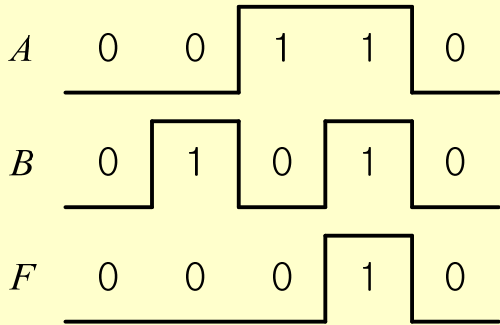

	진리표	논리기호	핀 배치도															
제어 입력이 Low 일 때	<table><tr><th>A</th><th>\bar{E}</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>Hi-Z</td></tr><tr><td>1</td><td>1</td><td>Hi-Z</td></tr></table>	A	\bar{E}	F	0	0	0	1	0	1	0	1	Hi-Z	1	1	Hi-Z		<p>74125</p>
A	\bar{E}	F																
0	0	0																
1	0	1																
0	1	Hi-Z																
1	1	Hi-Z																
제어 입력이 High 일 때	<table><tr><th>A</th><th>E</th><th>F</th></tr><tr><td>0</td><td>0</td><td>Hi-Z</td></tr><tr><td>1</td><td>0</td><td>Hi-Z</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	E	F	0	0	Hi-Z	1	0	Hi-Z	0	1	0	1	1	1		<p>74126</p>
A	E	F																
0	0	Hi-Z																
1	0	Hi-Z																
0	1	0																
1	1	1																

하이 임피던스 : 입력과 출력이 연결되어 있지 않은 상태

03 AND 게이트

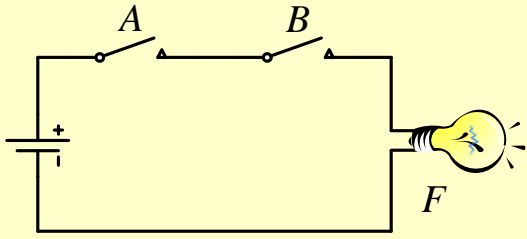
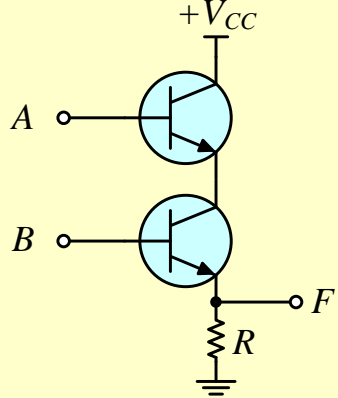
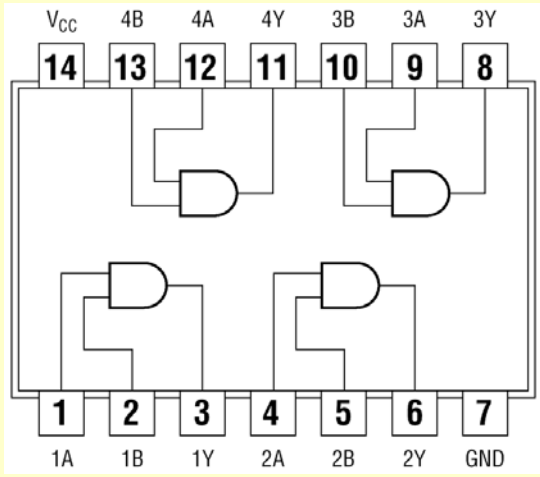
■ AND 게이트의 기본 개념(2입력)

- 입력이 모두 1(on)인 경우에만 출력은 1(on)이 되고, 입력 중에 0(off)인 것이 하나라도 있을 경우에는 출력은 0(off)이 된다.

진리표	동작파형	논리기호															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	0	1	0	0	1	1	1		
A	B	F															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
		논리식															
		$F = AB = A \cdot B$															

03 AND 게이트

■ AND 게이트의 회로 표현과 IC

스위칭 회로	트랜지스터 회로	IC 7408 핀 배치도
		

03 AND 게이트

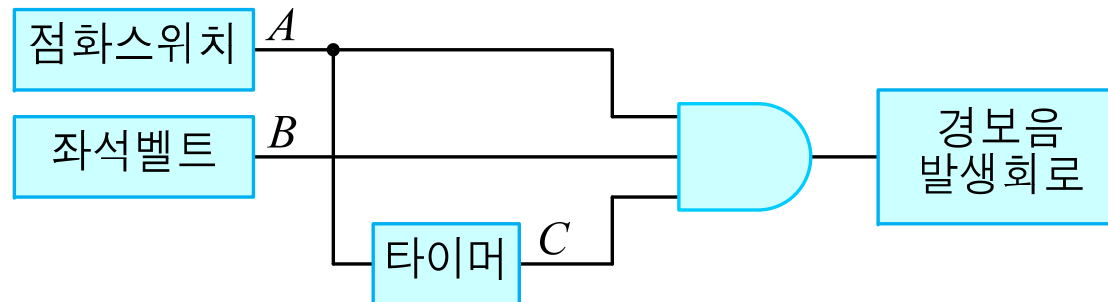
■ AND 게이트의 기본 개념(3입력)

진리표	동작파형	논리식																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	F	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1	<div><div>A</div><div>B</div><div>C</div><div>F</div></div>	$F = ABC = A \cdot B \cdot C$
A	B	C	F																																			
0	0	0	0																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	0																																			
1	0	0	0																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	1																																			
		논리기호																																				
		<div><div>A</div><div>B</div><div>C</div><div>F</div></div>																																				
	IC 7411 핀 배치도																																					

03 AND 게이트

■ AND 게이트를 이용한 자동차 좌석벨트 경고 시스템

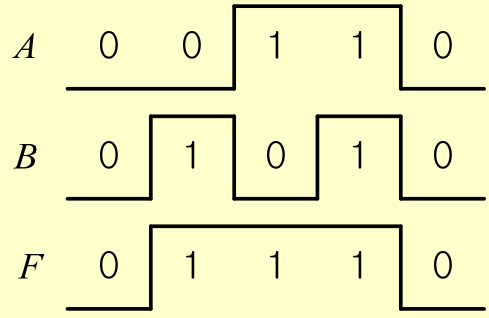
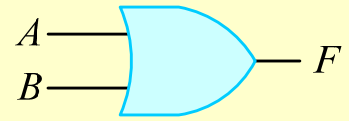
- 점화스위치(A)가 켜지고(High) 좌석벨트(B)가 풀려있는 상태(High)를 감지
- 점화스위치가 켜지면 타이머가 작동되어 타이머 C가 30초 동안 High로 유지
- 점화 스위치가 켜지고, 좌석벨트가 풀려있고, 타이머가 작동하는 3가지 조건하에
서 AND 게이트의 출력은 High가 되며, 운전자에게 주의를 환기시키는 경고음이
울리게 된다.
- 30초간 경고음 동작 후에는 경고음은 울리지 않으며, 처음부터 좌석벨트가 채워
져 있으면 경고음은 울리지 않는다.



04 OR 게이트

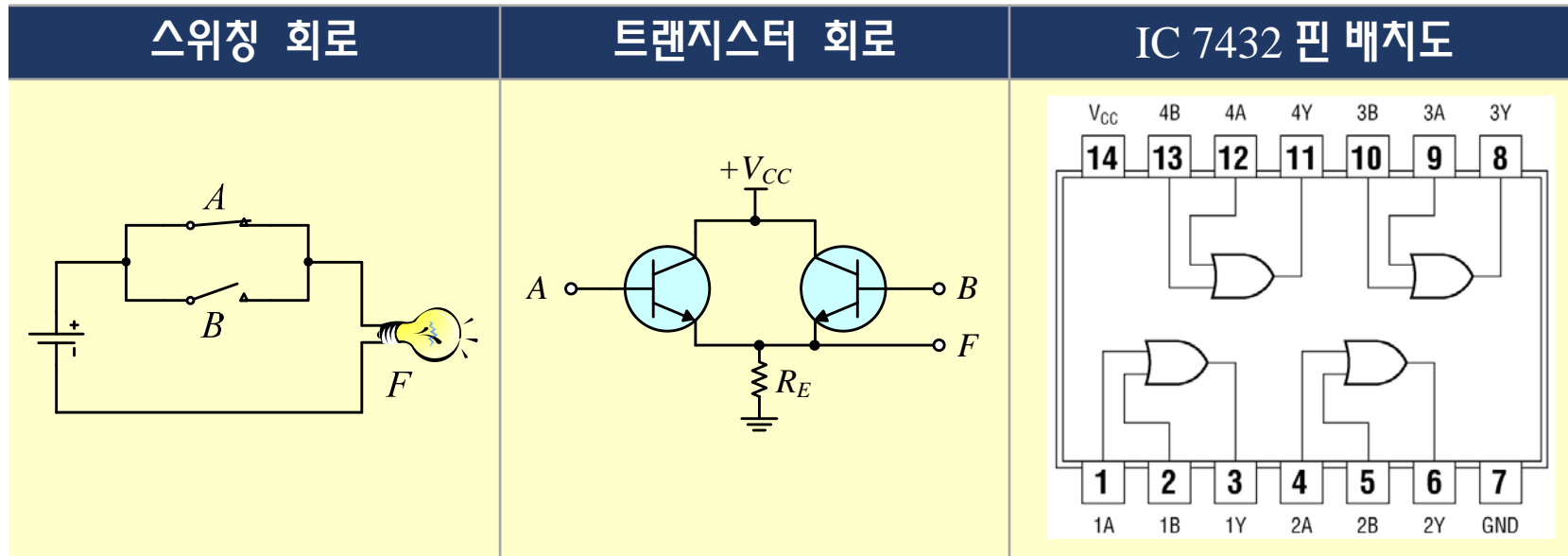
■ OR 게이트의 기본 개념(2입력)

- 입력이 모두 0인 경우에만 출력은 0이 되고, 입력 중에 1이 하나라도 있으면, 출력은 1이 된다.

진리표	동작파형	논리식															
<table><tr><th><i>A</i></th><th><i>B</i></th><th><i>F</i></th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	<i>A</i>	<i>B</i>	<i>F</i>	0	0	0	0	1	1	1	0	1	1	1	1		$F = A + B$
<i>A</i>	<i>B</i>	<i>F</i>															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
		논리기호															
																	

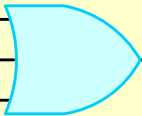
04 OR 게이트

■ OR 게이트의 회로 표현과 IC



04 OR 게이트

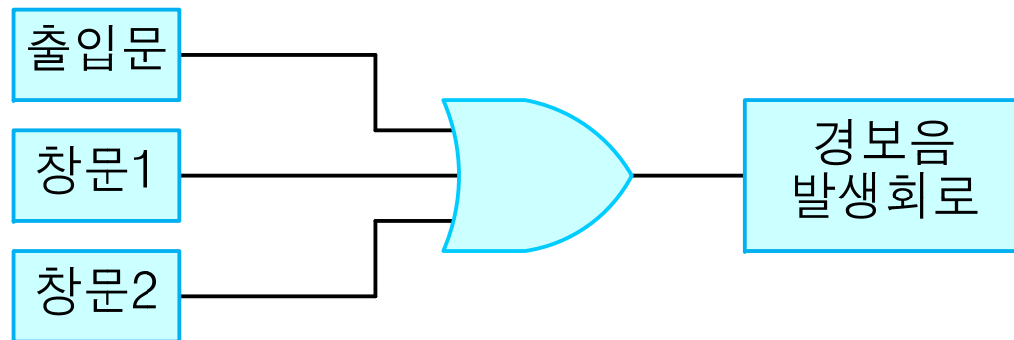
■ OR 게이트의 회로 표현과 IC

진리표	동작파형	논리식																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	F	0	0	0	0	0	0	1	1	0	1	0	1	0	1	1	1	1	0	0	1	1	0	1	1	1	1	0	1	1	1	1	1	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div></div> <div><div>B</div><div>0 0 1 1 0 0 1 1 0</div></div> <div><div>C</div><div>0 1 0 1 0 1 0 1 0</div></div> <div><div>F</div><div>0 1 1 1 1 1 1 1 0</div></div>	<div>$F = A + B + C$</div> <div>논리기호</div> <div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	0																																			
0	0	1	1																																			
0	1	0	1																																			
0	1	1	1																																			
1	0	0	1																																			
1	0	1	1																																			
1	1	0	1																																			
1	1	1	1																																			

04 OR 게이트

■ OR 게이트를 이용한 침입 탐지 시스템

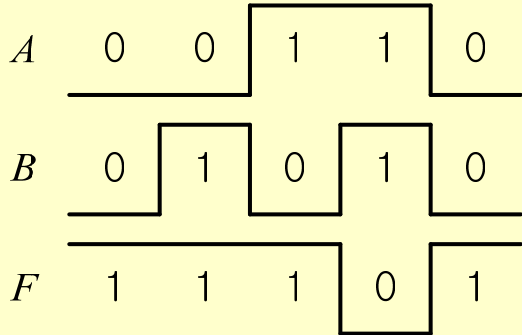
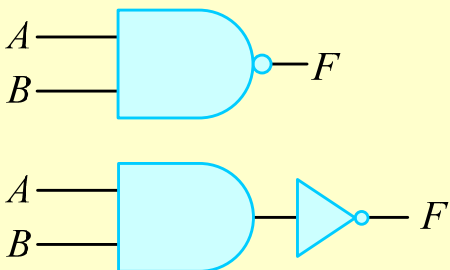
- 일반 가정에서 출입문 1개와 창문 2개가 있다고 가정
- 출입문과 창문에 설치된 각 센서는 자기 스위치(magnetic switch)로서 문이 열려 있을 때 High를 출력하고, 닫혀있을 때에는 Low를 출력한다.



05 NAND 게이트

■ NAND 게이트의 기본 개념(2입력)

- 입력이 모두 1인 경우에만 출력은 0이 되고, 그렇지 않을 경우에는 출력은 1이 된다.
- 이 게이트는 AND 게이트와는 반대로 작동하는 게이트로서, NOT AND의 의미로 NAND 게이트라고 부른다.

진리표	동작파형	논리식															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	1	1	0	1	1	1	0		$F = \overline{AB} = \overline{A} \cdot \overline{B}$
A	B	F															
0	0	1															
0	1	1															
1	0	1															
1	1	0															
		<div>논리기호</div> 															

05 NAND 게이트

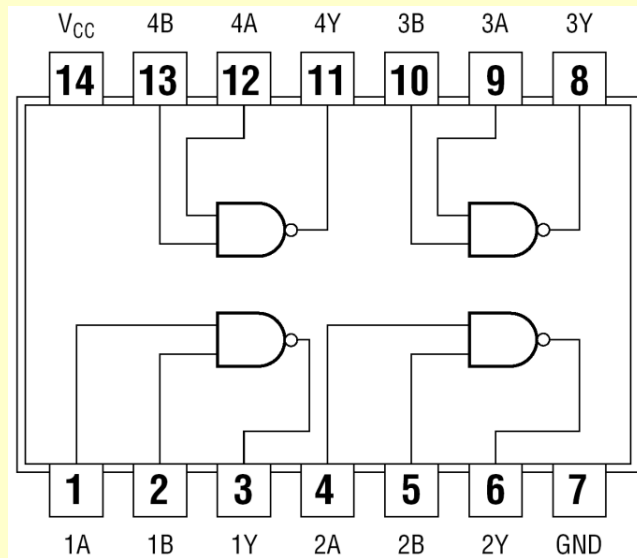
■ NAND 게이트의 기본 개념(3입력)

진리표	동작파형	논리식																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	F	0	0	0	1	0	0	1	1	0	1	0	1	0	1	1	1	1	0	0	1	1	0	1	1	1	1	0	1	1	1	1	0	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div><div>B</div><div>0 0 1 1 0 0 1 1 0</div><div>C</div><div>0 1 0 1 0 1 0 1 0</div><div>F</div><div>1 1 1 1 1 1 1 0 1</div></div>	<div>$F = \overline{ABC} = \overline{A \cdot B \cdot C}$</div> <div>논리기호</div> <div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	1																																			
0	0	1	1																																			
0	1	0	1																																			
0	1	1	1																																			
1	0	0	1																																			
1	0	1	1																																			
1	1	0	1																																			
1	1	1	0																																			

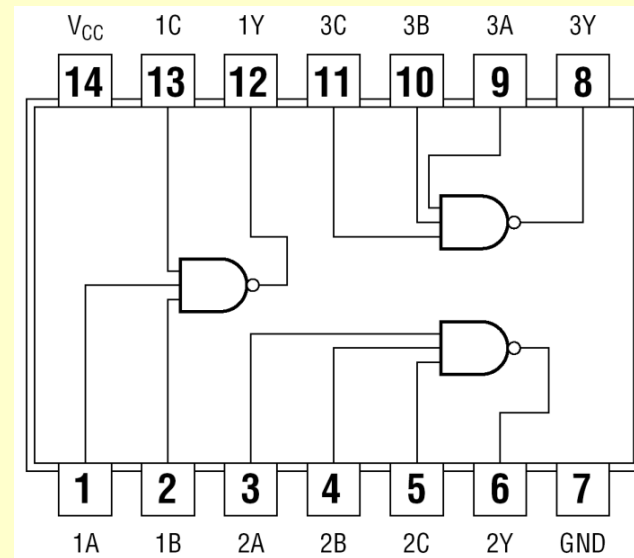
05 NAND 게이트

■ NAND 게이트의 IC

IC 7400 핀 배치도



IC 7410 핀 배치도



06 NOR 게이트

■ NOR 게이트의 기본 개념(2입력)

- 입력이 모두 0인 경우에만 출력은 1이 되고, 입력 중에 하나라도 1이 있는 경우는 출력은 0이 된다.
- 이 게이트는 OR 게이트와는 반대로 작동하는 게이트로, NOT OR의 의미로 NOR 게이트라고 부른다.

진리표	동작파형	논리식															
<table border="1"> <thead> <tr> <th>A</th><th>B</th><th>F</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>1</td></tr> <tr> <td>0</td><td>1</td><td>0</td></tr> <tr> <td>1</td><td>0</td><td>0</td></tr> <tr> <td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	F	0	0	1	0	1	0	1	0	0	1	1	0		$F = \overline{A + B}$
A	B	F															
0	0	1															
0	1	0															
1	0	0															
1	1	0															
		논리기호															

06 NOR 게이트

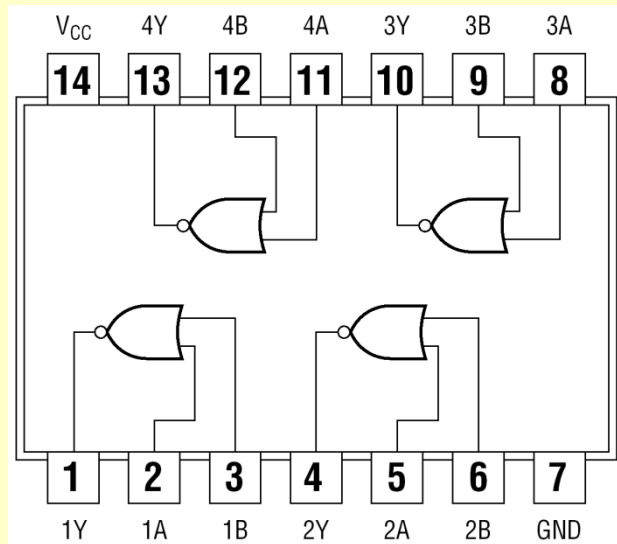
■ NOR 게이트의 기본 개념(3입력)

진리표	동작파형	논리식																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	F	0	0	0	1	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	0	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div><div>B</div><div>0 0 1 1 0 0 1 1 0</div><div>C</div><div>0 1 0 1 0 1 0 1 0</div><div>F</div><div>1 0 0 0 0 0 0 0 1</div></div>	<div>$F = \overline{A + B + C}$</div> <div>논리기호</div> <div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	1																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	0																																			
1	0	0	0																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	0																																			

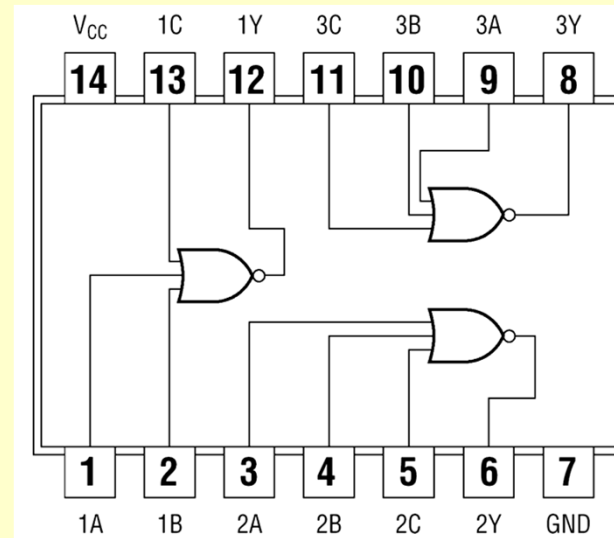
06 NOR 게이트

■ NOR 게이트 IC

IC 7402 핀 배치도



IC 7427 핀 배치도



07 XOR(eXclusive-OR) 게이트

■ XOR 게이트의 기본 개념(2입력)

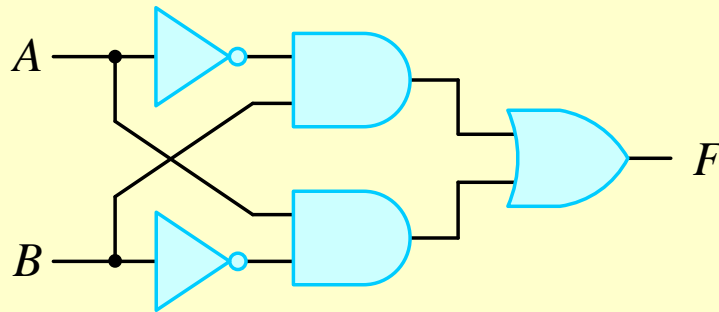
- 입력 중 홀수 개의 1이 입력된 경우에 출력은 1이 되고 그렇지 않은 경우에는 출력은 0이 된다.
- 2입력 XOR 게이트의 경우, 두 개의 입력 중 하나가 1이면 출력이 1이 되고, 두 개의 입력 모두가 0이거나 또는 두 개의 입력 모두가 1이라면 출력은 0이 된다.

진리표	동작파형	논리식															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	0		$F = A \oplus B = \overline{A}B + A\overline{B}$
A	B	F															
0	0	0															
0	1	1															
1	0	1															
1	1	0															
		<div>논리기호</div> 															

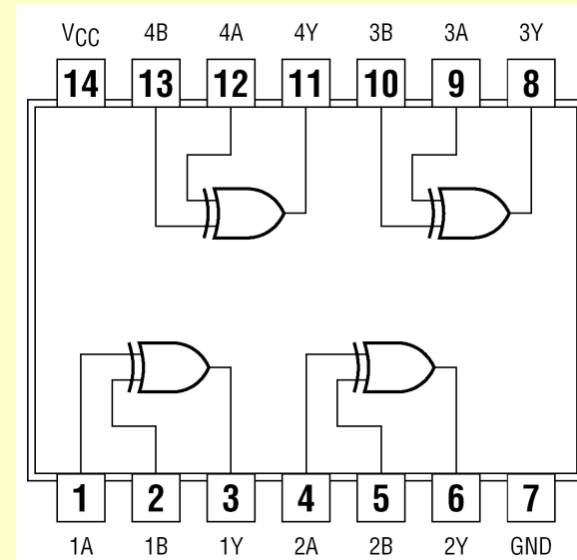
07 XOR(eXclusive-OR) 게이트

■ XOR 게이트의 기본 개념

AND-OR 게이트 표현

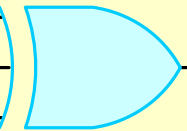


IC 7486 핀 배치도



07 XOR(eXclusive-OR) 게이트

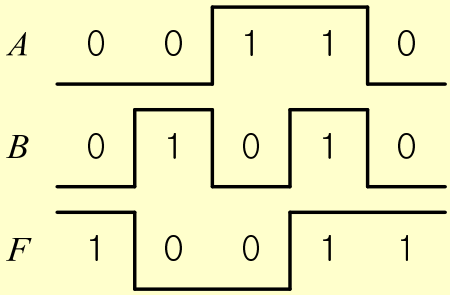
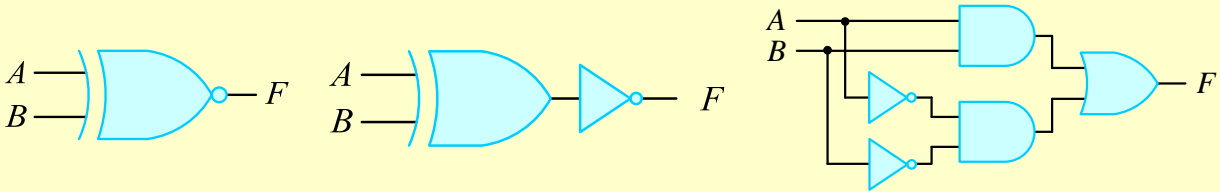
■ XOR 게이트의 기본 개념(3입력)

진리표	동작파형	논리식																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	F	0	0	0	0	0	0	1	1	0	1	0	1	0	1	1	0	1	0	0	1	1	0	1	0	1	1	0	0	1	1	1	1	<div><div>A</div><div>000011110</div><div>B</div><div>001100110</div><div>C</div><div>010101010</div><div>F</div><div>011010010</div></div>	<div>$F = A \oplus B \oplus C$</div> <div>논리기호</div> <div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	0																																			
0	0	1	1																																			
0	1	0	1																																			
0	1	1	0																																			
1	0	0	1																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	1																																			

08 XNOR(eXclusive-NOR) 게이트


■ XNOR 게이트의 기본 개념(2입력)

- 입력 중 짝수 개의 1이 입력될 때 출력이 1이 되고, 그렇지 않은 경우에는 출력은 0이 된다.
- 출력값은 XOR 게이트에 NOT 게이트를 연결한 것이므로 XOR 게이트와 반대이다.
- 2입력 XNOR 게이트의 경우 두 개의 입력이 다를 때 출력이 0이 되고, 두 개의 입력이 같으면 출력은 1이 된다.

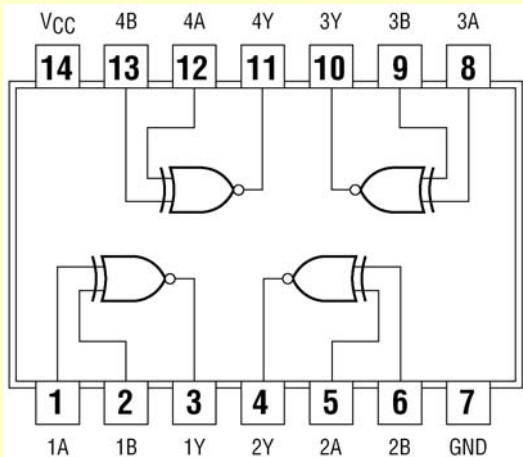
진리표	동작파형	논리식															
<table border="1"> <thead> <tr> <th>A</th><th>B</th><th>F</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>1</td></tr> <tr> <td>0</td><td>1</td><td>0</td></tr> <tr> <td>1</td><td>0</td><td>0</td></tr> <tr> <td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	F	0	0	1	0	1	0	1	0	0	1	1	1		$F = \overline{\overline{A}B} + \overline{A\overline{B}}$ $= \overline{A \oplus B}$ $= A \text{ e } B$
A	B	F															
0	0	1															
0	1	0															
1	0	0															
1	1	1															
논리기호																	

08 XNOR(eXclusive-NOR) 게이트

■ XOR 게이트의 기본 개념(3입력)

진리표	동작파형	논리식																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	F	0	0	0	1	0	0	1	0	0	1	0	0	0	1	1	1	1	0	0	0	1	0	1	1	1	1	0	1	1	1	1	0	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div></div> <div><div>B</div><div>0 0 1 1 0 0 1 1 0</div></div> <div><div>C</div><div>0 1 0 1 0 1 0 1 0</div></div> <div><div>F</div><div>1 0 0 1 0 1 1 0 1</div></div>	$F = \overline{A \oplus B \oplus C}$ $= A e B e C$
A	B	C	F																																			
0	0	0	1																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	1																																			
1	0	0	0																																			
1	0	1	1																																			
1	1	0	1																																			
1	1	1	0																																			
		논리기호																																				
		<div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>																																				

IC 74266 핀 배치도



09 정논리와 부논리

■ 논리 개념

전압레벨	정논리	부논리
+5V	High=1	High=0
0V	Low=0	Low=1

■ 정논리 AND = 부논리 OR

전압레벨			정논리 AND			부논리 OR		
A	B	F	A	B	F	A	B	F
L	L	L	0	0	0	1	1	1
L	H	L	0	1	0	1	0	1
H	L	L	1	0	0	0	1	1
H	H	H	1	1	1	0	0	0

09 정논리와 부논리

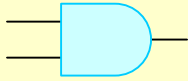
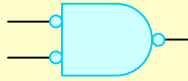
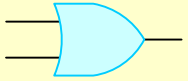
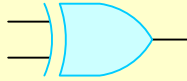
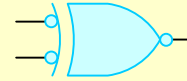
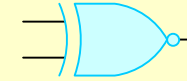
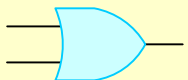
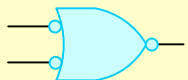
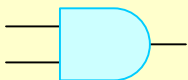
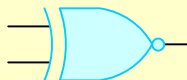

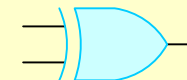
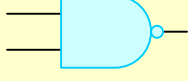
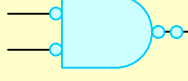
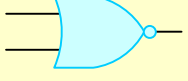
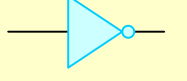
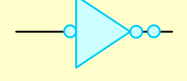
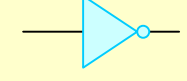
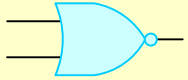
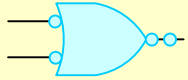
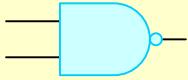
■ 정논리 NAND = 부논리 NOR

전압레벨			정논리 NAND			부논리 NOR		
<i>A</i>	<i>B</i>	<i>F</i>	<i>A</i>	<i>B</i>	<i>F</i>	<i>A</i>	<i>B</i>	<i>F</i>
<i>L</i>	<i>L</i>	<i>H</i>	0	0	1	1	1	0
<i>L</i>	<i>H</i>	<i>H</i>	0	1	1	1	0	0
<i>H</i>	<i>L</i>	<i>H</i>	1	0	1	0	1	0
<i>H</i>	<i>H</i>	<i>L</i>	1	1	0	0	0	1

☞ 표현 방법이 다를 뿐 실제로 정논리와 부논리는 논리적으로는 같다.

09 정논리와 부논리

■ 정논리와 부논리간의 게이트 대응

정논리	↔	부논리	정논리	↔	부논리
 AND		 OR	 XOR		 XNOR
 OR		 AND	 XNOR		 XOR
 NAND		 NOR	 NOT		 NOT
 NOR		 NAND			

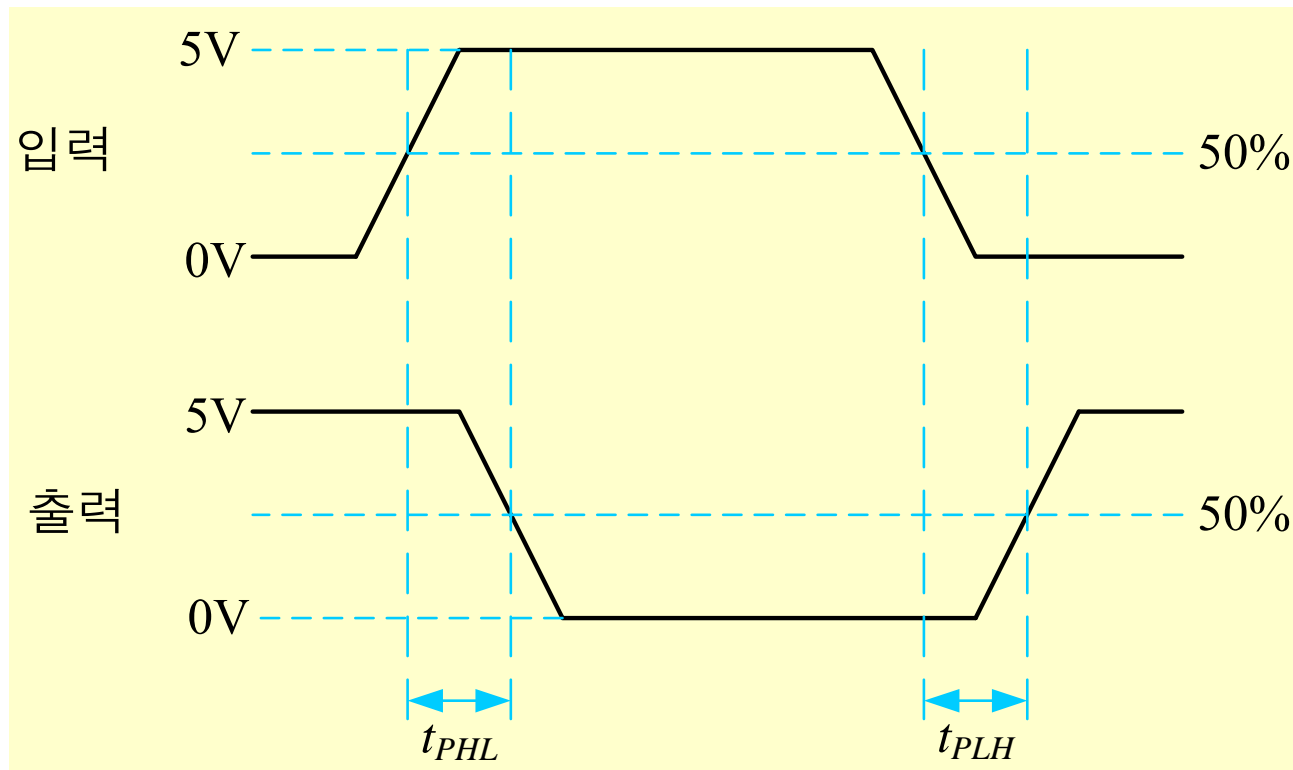
10 게이트의 전기적 특성

전파지연시간	<ul style="list-style-type: none">신호가 입력되어서 출력될 때까지의 시간을 말하며, 게이트의 동작 속도이다.
전력소모	<ul style="list-style-type: none">게이트가 동작할 때 소모되는 전력량
잡음여유도	<ul style="list-style-type: none">최대로 허용된 잡음 마진
팬-아웃	<ul style="list-style-type: none">하나의 게이트의 출력으로부터 다른 여러 개의 입력들로 공급되는 전류정상적인 동작으로 하나의 출력이 최대 몇 개의 입력으로 연결되는가를 나타낸다.

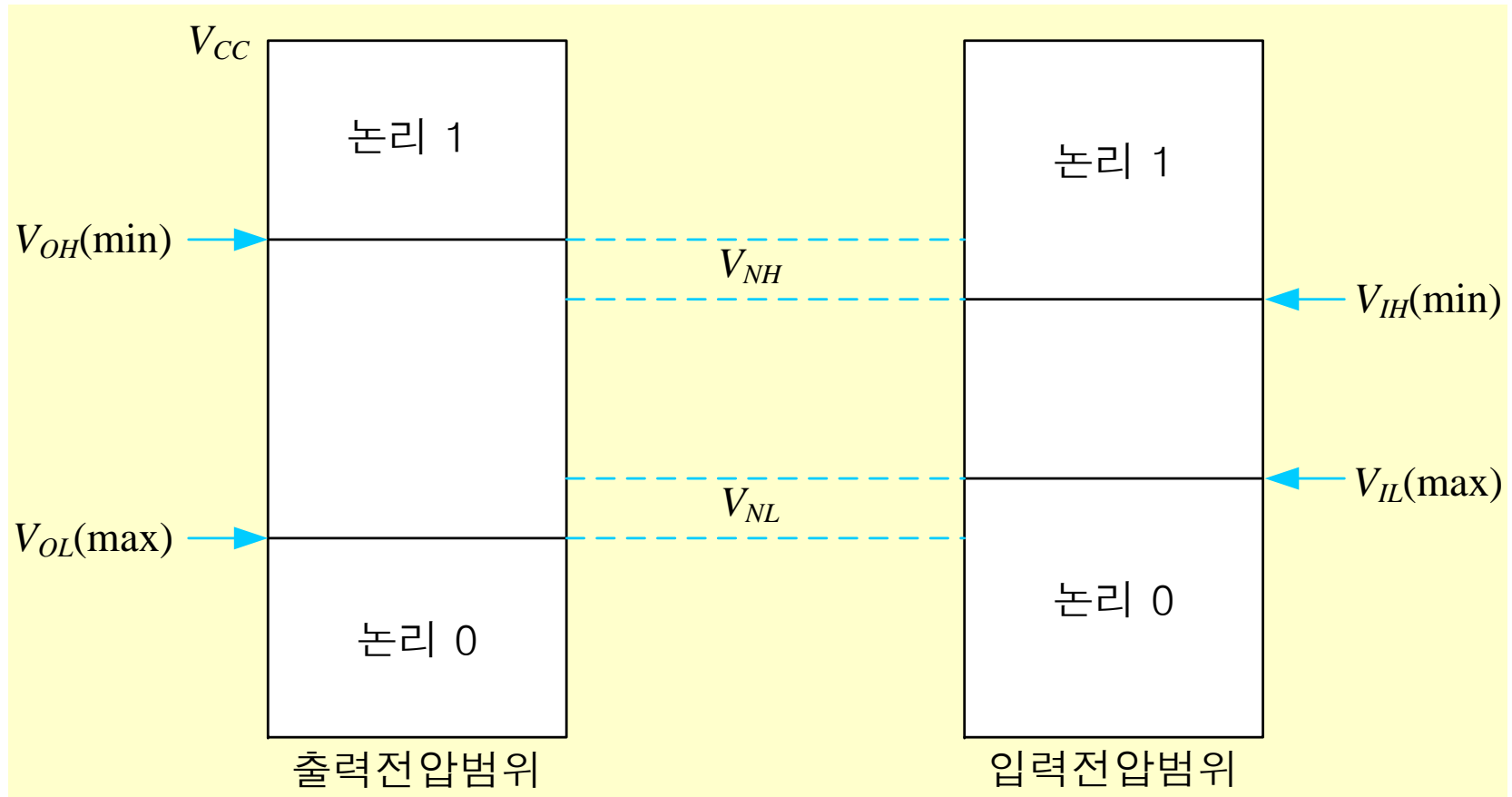
10 게이트의 전기적 특성

1. 전파지연시간(gate propagation delay time)

- 신호가 입력되어서 출력될 때까지의 시간을 말하며, 게이트의 동작 속도를 나타낸다.

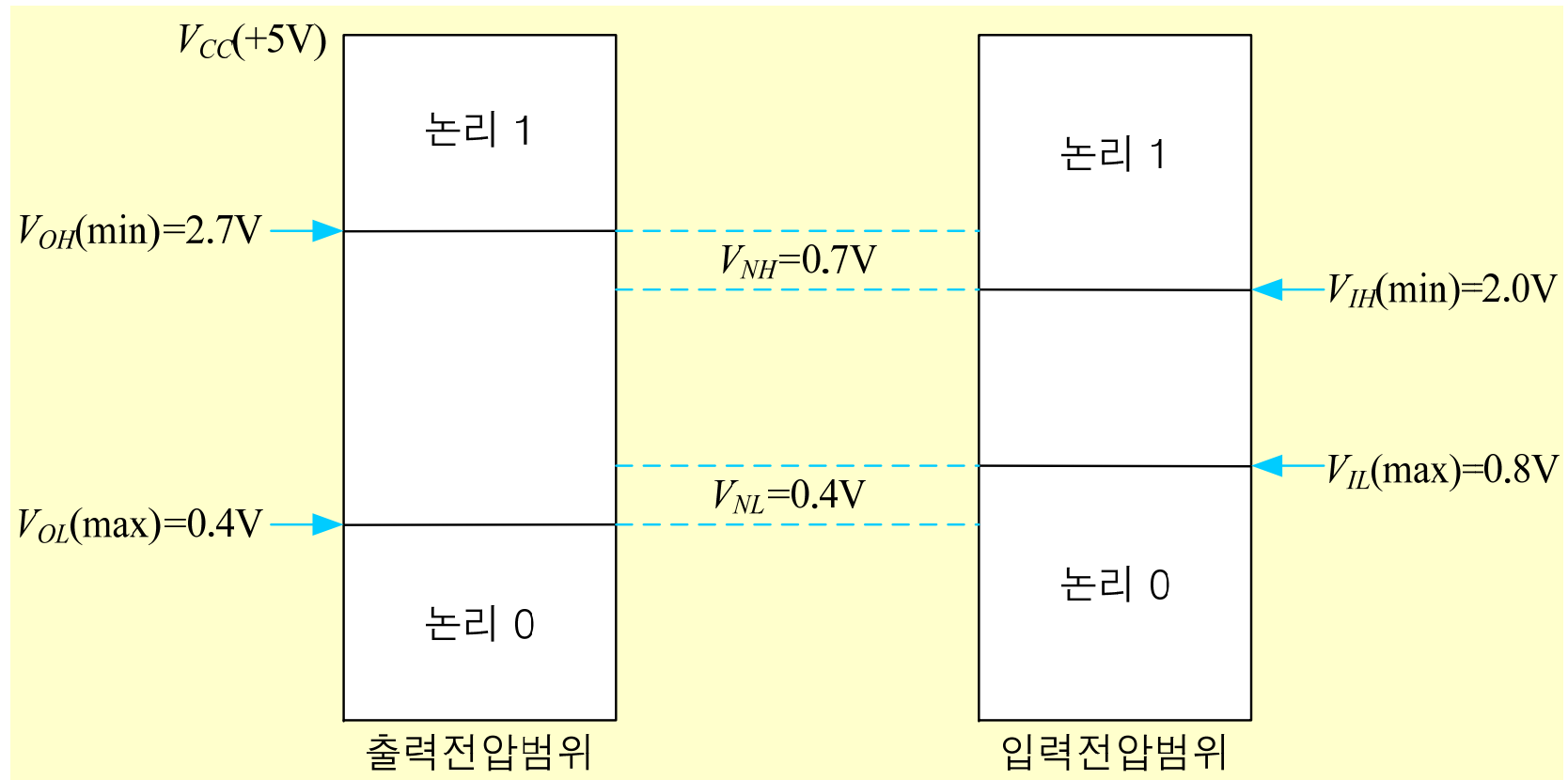


10 게이트의 전기적 특성



<입출력 전압 범위>

10 게이트의 전기적 특성

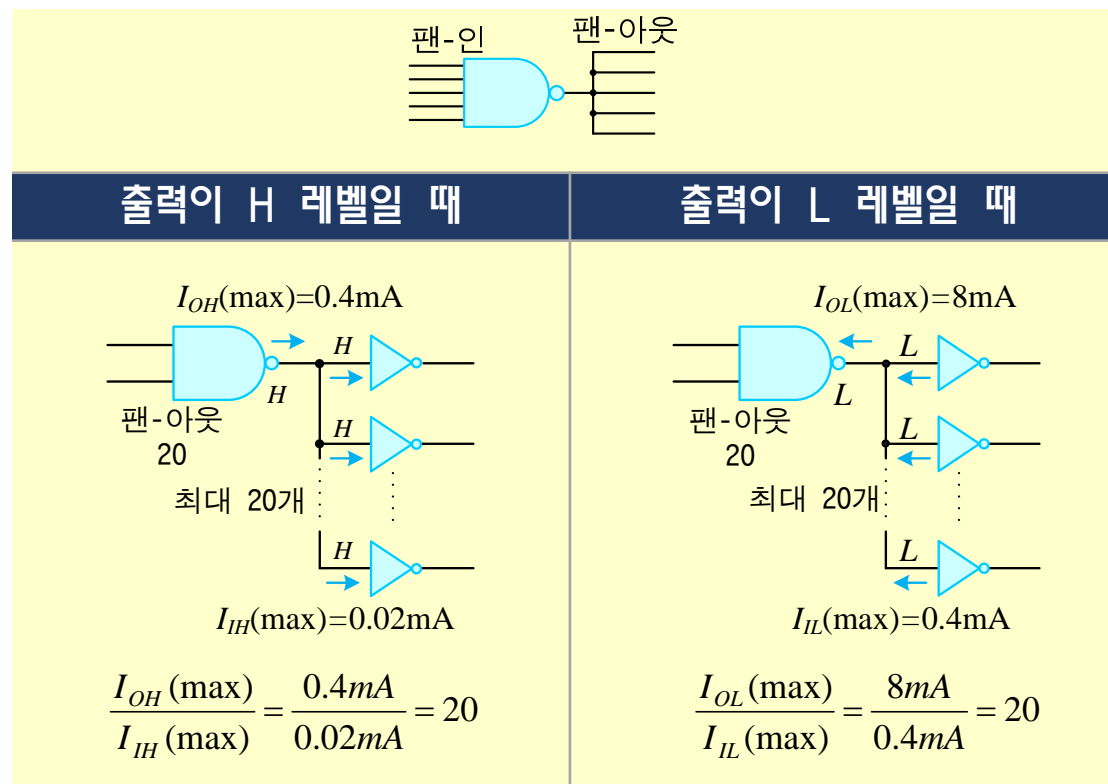


<LS-TTL의 입출력 레벨>

10 게이트의 전기적 특성

4. 팬-인(fan-in)과 팬-아웃(fan-out)

- 팬-아웃은 1 개의 게이트에서 다른 게이트의 입력으로 연결 가능한 최대 출력단의 수를 의미
- 팬-인은 1 개의 게이트에 입력으로 접속할 수 있는 단수를 의미



학습목표 및 목차

- 논리게이트와 논리 레벨의 기본 개념을 이해할 수 있다.
- 논리게이트의 동작 원리 및 진리표, 게이트 기호들을 이해하고 이를 활용할 수 있다.
- 정논리와 부논리에 대해 설명할 수 있다.
- 게이트들의 전기적인 특성을 이해하고 이를 활용할 수 있다.

01. 논리 레벨

02. NOT 게이트와 버퍼 게이트

03. AND 게이트

04. OR 게이트

05. NAND 게이트

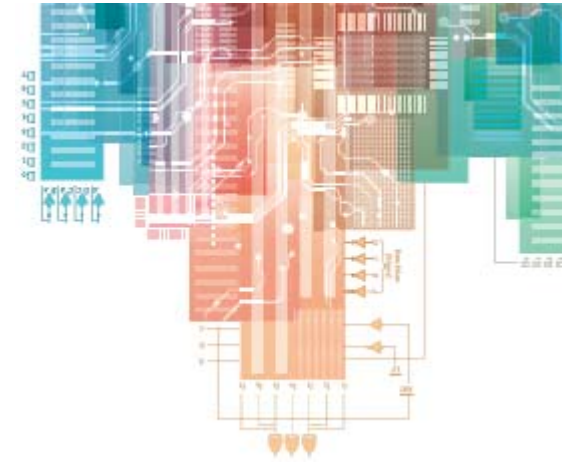
06. NOR 게이트

07. XOR 게이트

08. XNOR 게이트

09. 정논리와 부논리

10. 게이트의 전기적 특성



감사합니다 😊