

# ESPERIENZA 9

## Elettronica digitale sequenziale

Appoloni Alberto, Cisamolo Anna

(Dated: April 8, 2025)

Lo scopo dell'esperienza è la progettazione e la realizzazione di circuiti di elettronica digitale sequenziale.

Per meglio capire il funzionamento dei vari circuiti presenti nell'esperienza riportiamo di seguito il funzionamento di un singolo Flip-Flop D componente base dei circuiti di questa esperienza.

Esso è composto da due parti, dette *master* e *slave*, che consentono all'intero circuito di avere la proprietà di memorizzare i valori dati in ingresso. Il master e lo slave sono identici nella costruzione essendo entrambi due Flip-Flop RS. Tuttavia il comportamento dello slave è sempre opposto a quello del *master*, in quanto comandato dal valore negato del CLOCK.

Il comportamento di un generico Flip-Flop RS è tale che se il segnale nell'ingresso del CLOCK è pari a 1 esso riproduce in uscita il negato del segnale in ingresso. Viceversa se il CLOCK è pari a 0 il circuito continua a mantenere il valore che aveva memorizzato precedentemente.

Quindi se il segnale di CLOCK è pari a 1 il master porterà all'ingresso dello slave il negato del segnale di ingresso del circuito complessivo. Lo slave però si trova nella condizione di CLOCK uguale a 0 e quindi conserva lo stato che aveva già in uscita, che quindi non viene perturbato dalla variazione del segnale in ingresso allo slave.

Se invece il CLOCK è pari a 0, il master non trasmette più l'ingresso, continuando a mostrare in uscita l'ultimo dato acquisito prima del passaggio del CLOCK da 1 a 0. Tuttavia ora lo slave è nella condizione di poter acquisire il valore del segnale che gli viene dato in ingresso.

L'intero Flip-Flop D, quindi, per tutto il tempo in cui il CLOCK rimane con il valore 0 mostrerà l'ultimo valore acquisito dal master. Tale valore rimarrà anche quando il CLOCK tornerà a 1, ma questa volta grazie alla capacità di memoria dello slave. Il dato verrà cambiato solamente nel momento che il CLOCK tornerà nuovamente a 0 e quindi il master avrà acquisito un nuovo valore in memoria, il quale verrà riprodotto in uscita dallo slave per un altro periodo di CLOCK.

Questa capacità del Flip-Flop D può essere sfruttata per ottenere dei circuiti più complessi, come ad esempio il registro a scorrimento a 4 bit.

## I. REGISTRO A SCORRIMENTO A 4 BIT

I registri a scorrimento a 4 bit sono dei circuiti che permettono di trascrivere in parallelo un segnale sequenziale.

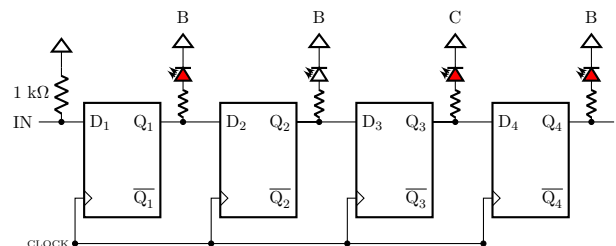
Abbiamo detto che ogni volta che il CLOCK passa da 1 a 0 il segnale presente all'ingresso D del Flip-Flop D viene trasferito nell'uscita Q dove rimane per tutto il periodo del CLOCK.

Collegando quindi 4 Flip-Flops D come rappresentato nel circuito Circuit 1 in modo tale che ciascuna uscita sia connessa all'ingresso del Flip-Flop successivo e associando a tutti i Flip-Flops lo stesso CLOCK, abbiamo che, ad ogni passaggio da 1 a 0, i valori in uscita vengono trasferiti nell'uscita del Flip-Flop D successivo. Infatti avviene che il segnale che era stato immagazzinato in ciascuno degli ingressi  $D_i$ , corrispondente all'uscita del Flip-Flop precedente  $D_{i-1}$ , con la variazione di stato del CLOCK viene trascritto nell'uscita  $Q_i$ .

Se ad ogni uscita associamo un led possiamo, quindi, ottenere un modo per poter visualizzare nello stesso istante 4 valori del segnale che in realtà si erano susseguiti nel tempo.

Implementando il circuito in laboratorio si osserva in effetti uno scorrimento del segnale tra i vari led, il quale avviene, come previsto, ogni volta che il CLOCK passa da 1 a 0.

Si può inoltre produrre un circuito che riproduce lo stesso segnale in modo ciclico collegando l'uscita dell'ultimo Flip-Flop con l'ingresso del primo.



Circuit 1: Registro a scorrimento a 4 bit

## II. AUTOMI A STATI FINITI

### II.1. Semaforo simmetrico

Nella seconda parte dell'esperienza abbiamo implementato un automa a stati finiti, ovvero un circuito nel quale lo stato di output può essere modificato, in modo ciclico, a tempi definiti ancora una volta dalla variazione di stato del CLOCK. Dal momento che i segnali all'interno del circuito variano in modo definito e periodico, sfruttiamo tale circuito per costruire un semaforo, associando ad alcuni punti del circuito l'accensione di tre led: verde, giallo e rosso.

Per poter ottenere una variazione a tre stati come quella richiesta per un semaforo simmetrico bisogna implementare un circuito che al suo interno presenti tre punti in cui il ciclo è dato

A	B	C
1	0	0
0	1	0
0	0	1

Per fare ciò abbiamo utilizzato due Flip-Flop D richiedendo che le uscite  $\overline{Q}_1$  e  $\overline{Q}_0$  dei due Flip-Flop siano date da:

$\overline{Q}_1$	$\overline{Q}_0$
1	0
0	1
0	0

ovvero

$Q_1$	$Q_0$
0	1
1	0
1	1

Per ottenere tali valori è necessario che in ingresso ad ogni Flip-Flip, prima di ogni variazione del CLOCK, vengano assegnati i valori che l'uscita dovrà poi assumere nel passo successivo del ciclo. In definitiva richiediamo che

$Q_1$	$Q_0$	$D_0$	$D_1$
0	1	1	0
1	0	1	1
1	1	0	1

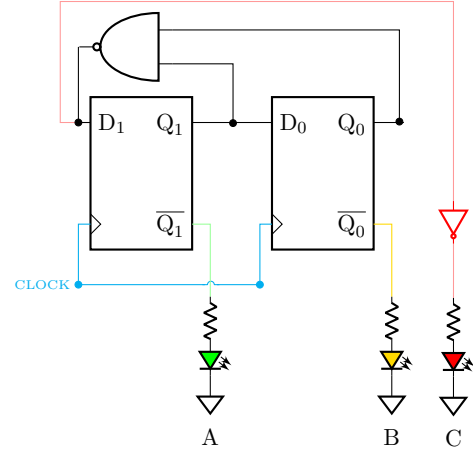
Notiamo che uscite ed entrate sono legate dalle relazioni :

$$\overline{Q_0} \cdot Q_1 = D_0$$

e

$$D_1 = Q_1$$

Abbiamo, quindi, montato il circuito come in Circuit 2.



Circuit 2: Divisore per 3 / semaforo

Notiamo che, nel costruire questo, circuito abbiamo anche implementato un divisore per 3 della frequenza. Infatti, il ciclo della macchina a stati finiti impiega 3 periodi di CLOCK per ritornare allo stato di partenza, che equivale a una divisione per tre della frequenza.

Per verificare l'effettiva divisione per 3 della frequenza abbiamo impostato come segnale di CLOCK un'onda quadra TTL di frequenza  $f_{CLK}$  pari a 1 Hz e, tramite l'oscilloscopio, abbiamo osservato la forma d'onda di un punto qualsiasi del circuito osservando effettivamente una riduzione di un terzo nella frequenza.

Una volta accertato l'effettivo funzionamento del circuito, abbiamo pensato a come impostare i tre cicli di accensione dei led per costruire il semaforo. Avevamo già richiesto che  $\overline{Q}_1$  e  $\overline{Q}_0$  ci fornissero i primi due tempi, ci rimane quindi solo da trovare una combinazione che ci fornisca il ciclo [0 0 1].

Osserviamo che essa può essere ottenuta negando  $D_0$ . Disponendo solo di un integrato 74xx00, il quale contiene 4 porte NAND abbiamo ottenuto la negazione inserendo in entrambi gli ingressi del NAND,  $D_0$ , in quanto sappiamo che  $\overline{D_0} = \overline{D_0} \cdot \overline{D_0}$ . Otteniamo quindi che il semaforo è dato dalla seguente configurazione:

$\overline{Q}_1$	$\overline{Q}_0$	$\overline{D_0}$
1	0	0
0	1	0
0	0	1



### III. FOTO CIRCUITI

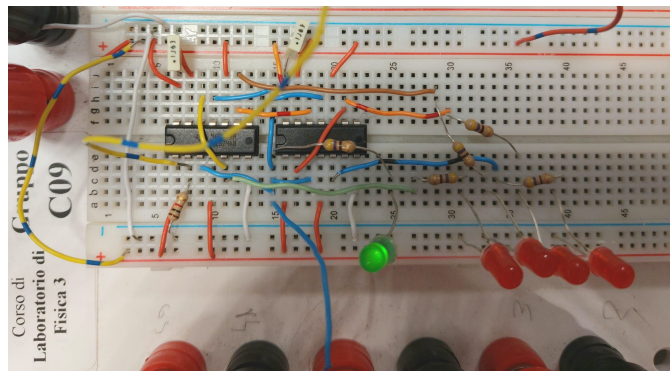


FIG. 1: Registro a scorrimento

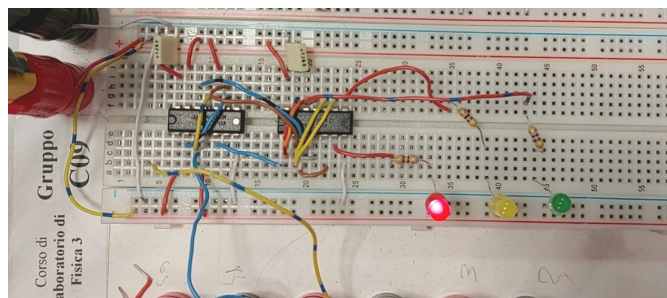


FIG. 2: Semaforo/Divisore per 3

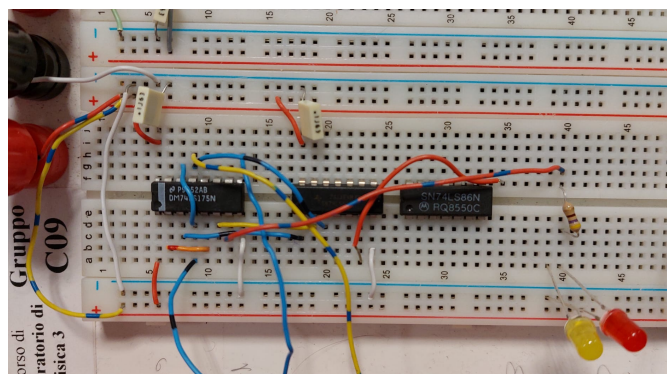


FIG. 3: Semaforo asimmetrico / Divisore per 5