ESPERIENZA 9

Elettronica digitale sequenziale

Appoloni Alberto, Cisamolo Anna (Dated: April 8, 2025)

Lo scopo dell'esperienza è la progettazione e la realizzazione di circuiti di elettronica digitale sequenziale.

Per meglio capire il funzionamento dei vari circuiti presenti nell'esperienza riportiamo di seguito il funzionamento di un singolo Flip-Flip D componente base dei circuiti di questa esperienza.

Esso è composto da due parti, dette *master* e *slave*, che consentono all'intero circuito di avere la proprietà di memorizzare i valori dati in ingresso. Il master e lo slave sono identici nella costruzione essendo entrambi due Flip-Flip RS. Tuttavia il comportamento dello slave è sempre opposto a quello del *master*, in quanto comandato dal valore negato del CLOCK .

Il comportamento di un generico Flip-Flip RS è tale che se il segnale nell'ingresso del CLOCK è pari a 1 esso riproduce in uscita il negato del segnale in ingresso. Viceversa se il CLOCK è pari a 0 il circuito continua a mantenere il valore che aveva memorizzato precedentemente.

Quindi se il segnale di CLOCK è pari a 1 il master porterà all'ingresso dello slave il negato del segnale di ingresso del circuito complessivo. Lo salve però si trova nella condizione di CLOCK uguale a 0 e quindi conserva lo stato che aveva già in uscita, che quindi non viene perturbato dalla variazione del segnale in ingresso allo slave.

Se invece il CLOCK è pari a 0, il master non trasmette più l'ingresso, continuando a mostrare in uscita l'ultimo dato acquisito prima del passaggio del CLOCK da 1 a 0. Tuttavia ora lo slave è nella condizione di poter acquisire il valore del segnale che gli viene dato in ingresso.

L'intero Flip-Flip D, quindi, per tutto il tempo in cui il CLOCK rimane con il valore 0 mostrerà l'ultimo valore acquisito dal master. Tale valore rimarrà anche quando il CLOCK tornerà a 1, ma questa volta grazie alla capacità di memoria dello slave. Il dato verrà cambiato solamente nel momento che il CLOCK tornerà nuovamente a 0 e quindi il master avrà acquisto un nuovo valore in memoria, il quale verrà riprodotto in uscita dallo slave per un altro periodo di CLOCK

Questa capacità del Flip-Flip D può essere sfruttata per ottenere dei circuiti più complessi, come ad esempio il registro a scorrimento a 4 bit.

I. REGISTRO A SCORRIMENTO A 4 BIT

I registri a scorrimento a 4 bit sono dei circuiti che permettono di trascrivere in parallelo un segnale sequenziale.

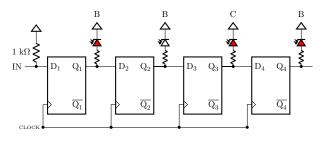
Abbiamo detto che ogni volta che il CLOCK passa da 1 a 0 il segnale presente all'ingresso D del Flip-Flip D viene trasferito nell'uscita Q dove rimane per tutto il periodo del CLOCK.

Collegando quindi 4 Flip-Flips D come rappresentato nel circuito Circut 1 in modo tale che ciascuna uscita sia connessa all'ingresso del Flip-Flop successivo e associando a tutti i Flip-Flips lo stesso CLOCK, abbiamo che, ad ogni passaggio da 1 a 0, i valori in uscita vengono trasferiti nell'uscita del Flip-Flip D successivo. Infatti avviene che il segnale che era stato immagazzinato in ciascuno degli ingressi D_i , corrispondente all'uscita del Flip-Flip precedente D_{i-1} , con la variazione di stato del CLOCK viene trascritto nell'uscita Q_i .

Se ad ogni uscita associamo un led possiamo, quindi, ottenere un modo per poter visualizzare nello stesso istante 4 valori del segnale che in realtà si erano susseguiti nel tempo.

Implementando il circuito in laboratorio si osserva in effetti uno scorrimento del segnale tra i vari led, il quale avviene, come previsto, ogni volta che il CLOCK passa da 1 a 0.

Si può inoltre produrre un circuito che riproduce lo stesso segnale in modo ciclico collegando l'uscita dell'ultimo Flip-Flip con l'ingresso del primo.



Circuit 1: Registro a scorrimento a 4 bit

II. AUTOMI A STATI FINITI

II.1. Semaforo simmetrico

Nella seconda parte dell'esperienza abbiamo implementato un automa a stati finiti, ovvero un circuito nel quale lo stato di output può essere modificato, in modo ciclico, a tempi definiti ancora una volta dalla variazione di stato del CLOCK. Dal momento che i segnali all'interno del circuito variano in modo definito e periodico, sfruttiamo tale circuito per costruire un semaforo, associando ad alcuni punti del circuito l'accensione di tre led: verde, giallo e rosso.

Per poter ottenere una variazione a tre stati come quella richiesta per un semaforo simmetrico bisogna implementare un circuito che al suo interno presenti tre punti in cui il ciclo è dato

Per fare ciò abbiamo utilizzato due Flip-Flop D richiedendo che le uscite \overline{Q}_1 e \overline{Q}_0 dei due Flip-Flop siano date da:

$$\begin{array}{c|c} \overline{Q}_1 & \overline{Q}_0 \\ \hline 1 & 0 \\ 0 & 1 \\ 0 & 0 \\ \end{array}$$

ovvero

$$\begin{array}{c|c}
Q_1 & Q_0 \\
\hline
0 & 1 \\
1 & 0 \\
1 & 1
\end{array}$$

Per ottenere tali valori è necessario che in ingresso ad ogni Flip-Flip , prima di ogni variazione del CLOCK, vengano assegnati i valori che l'uscita dovrà poi assumere nel passo successivo del ciclo. In definitiva richiediamo che

Q_1	Q_0	D_0	D_1
0	1	1	0
1	0	1	1
1	1	0	1

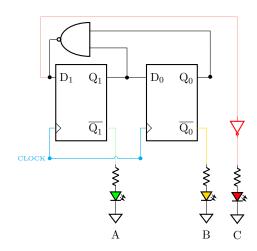
Notiamo che uscite ed entrate sono legate dalle relazioni :

$$\overline{Q_0 \cdot Q_1} = D_0$$

 $D_1 = Q_1$

e

Abbiamo, quindi, montato il circuito come in Circuit 2.



Circuit 2: Divisore per 3 / semaforo

Notiamo che, nel costruire questo, circuito abbiamo anche implementato un divisore per 3 della frequenza. Infatti, il ciclo della macchina a stati finiti impiega 3 periodi di CLOCK per ritornare allo stato di partenza, che equivale a una divisione per tre della frequenza.

Per verificare l'effettiva divisione per 3 della frequenza abbiamo impostato come segnale di CLOCK un'onda quadra TTL di frequenza f_{CLK} pari a 1 Hz e, tramite l'oscilloscopio, abbiamo osservato la forma d'onda di un punto qualsiasi del circuito osservando effettivamente una riduzione di un terzo nella frequenza.

Una volta accertato l'effettivo funzionamento del circuito, abbiamo pensato a come impostare i tre cicli di accensione dei led per costruire il semaforo. Avevamo già richiesto che \overline{Q}_1 e \overline{Q}_0 ci fornissero i primi due tempi, ci rimane quindi solo da trovare una combinazione che ci fornisca il ciclo $[0\ 0\ 1]$.

Osserviamo che essa può essere ottenuta negando D_0 . Disponendo solo di un integrato 74xx00, il quale contiene 4 porte NAND abbiamo ottenuto la negazione inserendo in entrambi gli ingressi del NAND, D_0 , in quanto sappiamo che $\overline{D_0} = \overline{D_0 \cdot D_0}$. Otteniamo quindi che il semaforo è dato dalla seguente configurazione:

$\overline{Q_1}$	$\overline{Q_0}$	$\overline{D_0}$
1	0	0
0	1	0
0	0	1

II.2. Divisore di frequenza per 5 sincrono

Siamo ora interessati a costruire un circuito che ci permetta di implementare un semaforo asimmetrico nel quale l'arancione duri la metà rispetto al verde e al rosso. Ovvero cerchiamo un circuito che ci fornisca dei punti tali che il loro ciclo sia dato da

A	В	C
1	0	0
1	0	0
0	1	0
0	0	1
0	0	1

Per fare ciò utilizziamo un automa a stati finiti che opera come divisore di frequenza per 5. Notiamo, infatti, che per ottenere un ciclo che ci consenta di costruire il semaforo asimmetrico è necessario che il CL0CK passi da 1 a 0 5 volte, permettendo così ai Flip-Flips di trasmettere il segnale successivo e quindi progredire nella serie. Segue che il periodo della sequenza è 5 volte quello del CLOCK.

Per realizzarlo ci siamo serviti di un integrato 74xx175, contenente 4 Flip-Flips D, un integrato 74xx86, che include 4 porte XOR e un integrato 74xx00, che comprende 4 porte NAND. Abbiamo inoltre fornito come segnale di CLOCK un'onda quadra TTL di frequenza f_{CLK} pari a 1 Hz. Per disporre già in partenza di uno dei cicli che ci servono per il semaforo decidiamo di richiedere che le sequenze alle uscite dei Flip-Flip siano date da

Q_2	Q_1	Q_0
1	1	1
1	1	0
1	0	0
0	0	0
0	0	1

che corrispondono ai valori binari 7, 6, 4, 0, 1. Per lo stesso ragionamento della sezione precedente abbiamo quindi che gli ingressi D_i devono implementare la serie mostrata in tabella I.

Notiamo che

$$D_1 = Q_0$$

$$D_0 = \overline{Q_2}$$

$$D_2 = Q_1 + Q_0 = \overline{\overline{Q_1} \cdot \overline{Q_0}}$$

Q_2	Q_1	Q_0	D_2	D_1	D_0
1	1	1	1	1	0
1	1	0	1	0	0
1	0	0	0	0	0
0	0	0	0	0	1
0	0	1	1	1	1

TABLE I

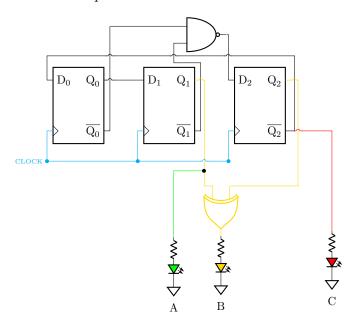
dove l'ultima uguaglianza è data dal teorema di De Morgan.

Abbiamo quindi montato il circuito seguendo tale configurazione e, tramite l'oscilloscopio, abbiamo verificato che la frequenza fosse effettivamente divisa per cinque.

Abbiamo poi pensato a quali combinazioni ci potessero fornire i 3 cicli caratteristici. Osserviamo che l'uscita Q_1 e l'entrata $D_0 = \overline{Q_2}$ forniscono già le sequenze relative al verde e al rosso, in quanto permettono l'accensione del led per due tempi consecutivi. La serie per l'accensione del led giallo deve quindi essere data da $[0\ 0\ 1\ 0\ 0]$. Osserviamo che essa è fornita dall'operazione $Q_1 \oplus Q_2$. Abbiamo quindi che le combinazioni cercate sono date da:

Q_1	$Q_1 \oplus Q_2$	D_0
1	0	0
1	0	0
0	1	0
0	0	1
0	0	1

L'implementazione sperimentale del circuito conferma le predizioni teoriche.



Circuit 3: Divisore per 5/ Semaforo asimmetrico

III. FOTO CIRCUITI

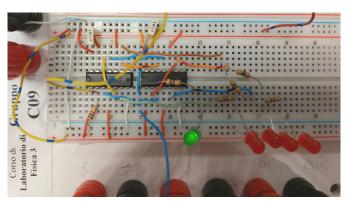


FIG. 1: Registro a scorrimento

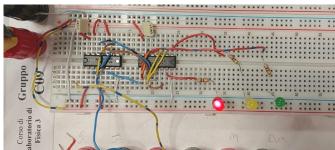


FIG. 2: Semaforo/Divisore per 3

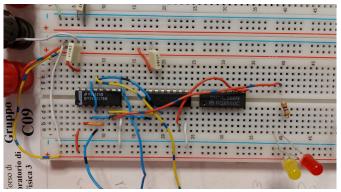


FIG. 3: Semaforo asimmetrico / Divisiore per $5\,$