

به نام خدا

پیش گزارش آزمایش پنجم

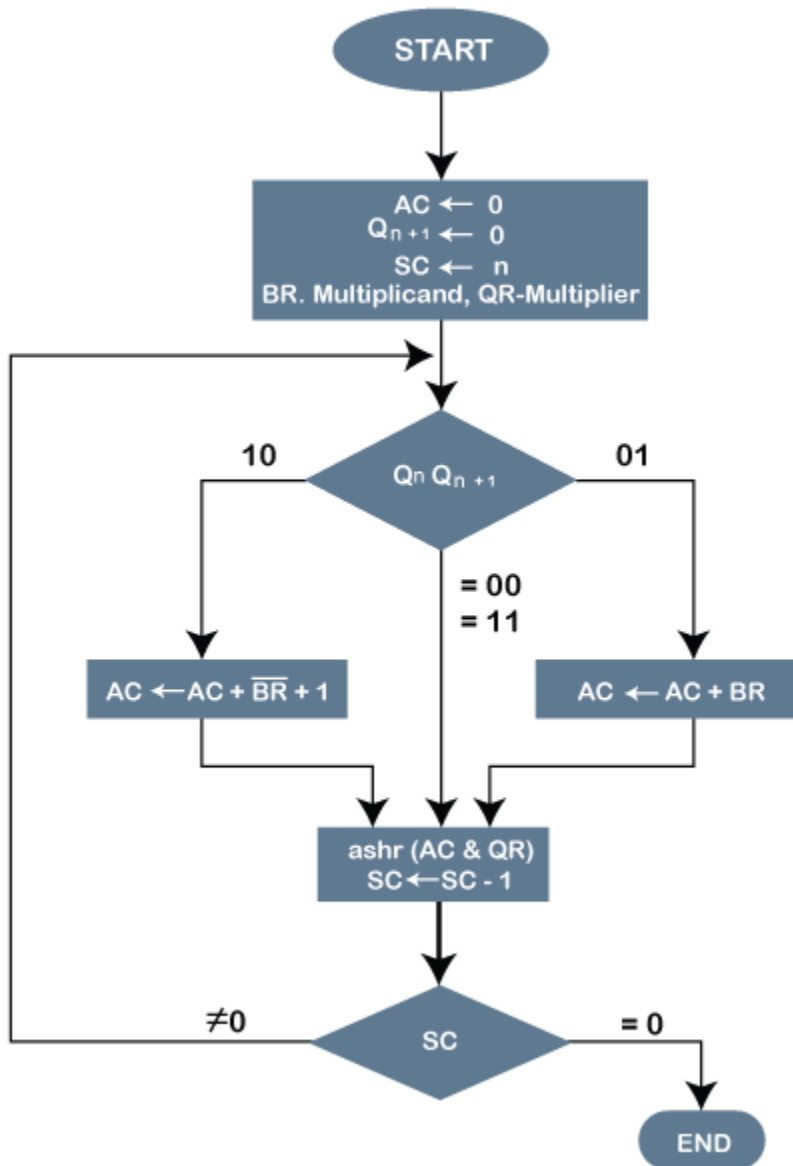
علیرضا سلیمیان: 400105036

امیر حسین علمدار: 400105144

پیام تائبی: 400104867

شرح آزمایش:

در این آزمایش هدف ما طراحی مدار ضرب کننده توسط الگوریتم booth است. در شکل زیر میتوانید asm chart این الگوریتم را مشاهده کنید.



در این آزمایش ما به این گونه عمل میکنیم که در ابتدا اولین یا صفر را پیدا میکنیم و بعد فرض میکنیم محاسبات از آنجا انجام میشود.

ورودی ها:

- A_in : ورودی اول با ۴ بیت یا مضروب.
- B_in : ورودی دوم با ۴ بیت یا مضروب فیه.
- resN
- clk

خروجی ها:

- res: حاصل ضرب خروجی ۸ بیتی.
 - Done: با پایان یافتن محاسبات برابر یک میشود.
- ماژول هایی که در این آزمایش مورد استفاده قرار گرفته است:

:First_one

در این ماژول ما اندیس کم ارزش ترین بیت از عدد که برابر یک است را پیدا میکنیم. برای محاسبه آن چون فقط ۴ بیت عدد داریم میتوانیم از جدول کارنو استفاده کنیم و نیاز به مدار پیچیده ای ندارد. در ادامه کد این ماژول آورده شده است.

```
1 module first_one(  
2     input [3:0] in,  
3     output [1:0] index  
4 );  
5  
6 assign index = {~(in[1] | in[0]), ~in[0] & (in[1] | ~in[2])};  
7  
8 endmodule
```

:First_zero

در این ماژول اندیس کم ارزش ترین بیت از عدد که برابر صفر است را پیدا میکنیم. برای پیدا کردن این نیز میتوان از جدول کارنو کمک گرفت.

```
1 module first_zero(  
2     input [3:0] in,  
3     output [2:0] index  
4 );  
5  
6 assign index[2] = in[3] & in[2] & in[1] & in[0];  
7 assign index[1] = in[1] & in[0] & ~(in[3] & in[2]);  
8 assign index[0] = in[0] & (~in[1] | in[2]);  
9  
10 endmodule
```

:Control_unit

در این ماژول که طبق خواسته سوال از ماژول datapath جدا شده است باید مقادیر کنترلی تولید شوند، مقدار مانند این که چه مقدار هر عدد شیفت داده بشود یا اینکه جمع شود یا تفریق یا اینکه آیا الگوریتم به پایان رسیده است یا خیر.

در op مقدار کم ارزش ترین بیت B قرار میگیرد و با توجه به ۰ یا ۱ بودن آن، به ترتیب دنبال اندیس کم ارزش ترین ۱ یا ۰ پس از آن میگردیم و آنرا در B_shift_amount قرار میدهیم. مقدار shifted یعنی تا اینجا مدار چه مقدار شیفت داده شده است.

برای اینکه مقدار A_shift_amount مشخص شود باید مقدار shifted را به اضافه B_shift_amount کرد و این برابر مقداری است که A برای جمع یا منها شدن با حاصل نهایی باید به چپ شیفت بخورد. البته اگر در کلاک اول باشیم مقدار op بدون توجه به کم ارزش ترین بیت B، برابر با صفر میشود.

اگر مقدار B_shift_amount+shifted بزرگتر مساوی ۴ شود، یعنی با شیفت به راست دادن B به این مقدار، عملاً تمامی بیت های B بررسی خواهند شد. پس محاسبات به اتمام رسیده است.

همچنین امکان ریست شدن نیز در مدار فراهم شده است و با فعال شدن آن مقدار shifted برابر صفر میشود و در کلاک اول پس از شروع محاسبات قرار میگیریم. در غیر این صورت و با بالا رفتن لبه کلاک، مقدار shifted با مقدار B_shift_amount جمع شده و دیگر در اولین کلاک قرار نداریم.

```

1 module control_unit(
2     input [3:0] B,
3     input rstN,
4     input clk,
5     output [2:0] A_shift_amount,
6     output [2:0] B_shift_amount,
7     output op,
8     output done
9 );
10
11 reg [2:0] shifted;
12 reg first_clk;
13 wire [1:0] one_index;
14 wire [1:0] zero_index;
15
16 first_one FO (B, one_index);
17 first_zero FZ (B, zero_index);
18
19 assign op = B[0] & (~first_clk);
20 assign B_shift_amount = op ? zero_index : {1'b0, one_index};
21 assign A_shift_amount = shifted + B_shift_amount;
22 assign done = shifted + B_shift_amount > 3;
23
24 always @(posedge clk or negedge rstN) begin
25     if(~rstN) begin
26         shifted <= 0;
27         first_clk <= 1;
28     end else begin
29         first_clk <= 0;
30         shifted <= shifted + B_shift_amount;
31     end
32 end
33
34 endmodule

```

:Datapath

در صورت فعال شدن rstN، مقدار ورودی های ۴ بیتی A_in و B_in به ترتیب در دو رجیستر ۸ بیتی A و B قرار میگیرند که البته تفاوت آنها این است که در A و B مقدار آنها sign extend شده است چراکه تمامی شیفت ها به صورت arithmetic انجام میشوند (البته میشود که در کد از << یا >> استفاده شود، میدانیم که این عملگر ها مقدار شیفت arithmetic میدهند) و مقدار خروجی نیز برابر صفر میشود.

در غیر این صورت و با بالا رفتن لبه کلاک و تمام نشدن محاسبات، مقدار B به اندازه B_shift_amount به راست شیفت میخورد و مقدار خروجی متناسب با صفر یا یک بودن op، با مقدار A که به اندازه A_shift_amount به چپ شیفت خورده، منها یا جمع میشود.

```

1  module datapath(
2      input [3:0] A_in,
3      input [3:0] B_in,
4      input      rstN,
5      input      clk,
6      input [2:0] A_shift_amount,
7      input [2:0] B_shift_amount,
8      input      op,
9      input      done,
10     output reg [7:0] acc,
11     output reg [3:0] B
12 );
13
14     reg [7:0] A;
15
16     always @(posedge clk or negedge rstN) begin
17         if(~rstN) begin
18             A <= {{4{A_in[3]}}, A_in};
19             B <= {{4{B_in[3]}}, B_in};
20             acc <= 0;
21         end else if (~done) begin
22             B <= B >> B_shift_amount;
23             acc <= acc + (op ? 1 : -1) * (A << A_shift_amount);
24         end
25     end
26
27 endmodule

```

:Booth

این ماژول در حقیقت بخش اصلی ماجرا است و جایی است که دو ماژول بالا را به هم مرتبط میکند. از کدام از ماژول های بالا یک instance ساخته میشود. از instance ماژول control_unit مقادیر A_shift_amount و B_shift_amount خروجی گرفته میشود و از instance ماژول datapath نیز مقادیر res و B خروجی گرفته میشود که این دو ماژول به یکدیگر وابسته هستند.

```

1  module booth(
2      input [3:0] A_in,
3      input [3:0] B_in,
4      input      rstN,
5      input      clk,
6      output [7:0] res,
7      output      done
8  );
9
10     wire [2:0] A_shift_amount;
11     wire [2:0] B_shift_amount;
12     wire [3:0] B;
13
14     control_unit CU(B, rstN, clk, A_shift_amount, B_shift_amount, op, done);
15     datapath DP (A_in, B_in, rstN, clk, A_shift_amount, B_shift_amount, op, done, res, B);
16
17 endmodule

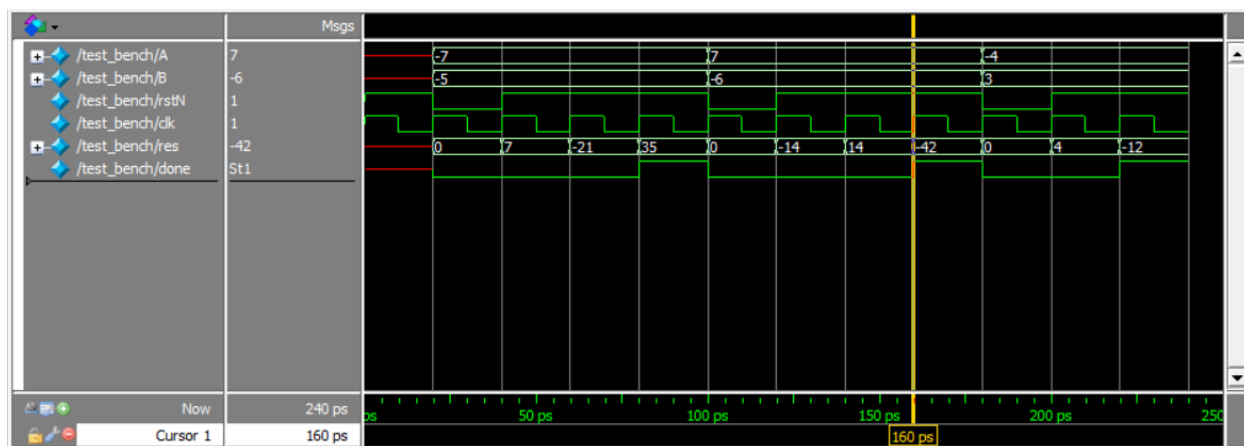
```

در ادامه نیز یک تست بنچ برای تست مدار آورده شده است:

```
1  module test_bench();
2
3
4  reg signed [3:0] A;
5  reg signed [3:0] B;
6  reg rstN = 1, clk = 1;
7  wire signed [7:0] res;
8  wire done;
9
10 booth mul(A, B, rstN, clk, res, done);
11
12 always #10 clk = ~clk;
13
14 initial begin
15     $monitor("res: %b", res);
16
17     #20
18     A = -7;
19     B = -5;
20     rstN = 0;
21     #20 rstN = 1;
22     wait (done);
23
24     $display("%d * %d = %d", A, B, res);
25
26     #20
27     A = 7;
28     B = -6;
29     rstN = 0;
30     #20 rstN = 1;
31     wait (done);
32
33     $display("%d * %d = %d", A, B, res);
34
```

```
35     #20
36     A = -4;
37     B = 3;
38     rstN = 0;
39     #20 rstN = 1;
40     wait (done);
41
42     $display("%d * %d = %d", A, B, res);
43
44     #20;
45
46     $stop;
47 end
48
49 endmodule
```

نتیجه مدار را میتوانید در شکل زیر مشاهده کنید:



```
# res: xxxxxxxx
# res: 00000000
# res: 00000111
# res: 11101011
# $d * -7 = -5 35
# res: 00100011
# res: 00000000
# res: 11110010
# res: 00001110
# 7 * -6 = -42
# res: 11010110
# res: 00000000
# res: 00000100
# -4 * 3 = -12
# res: 11110100
```