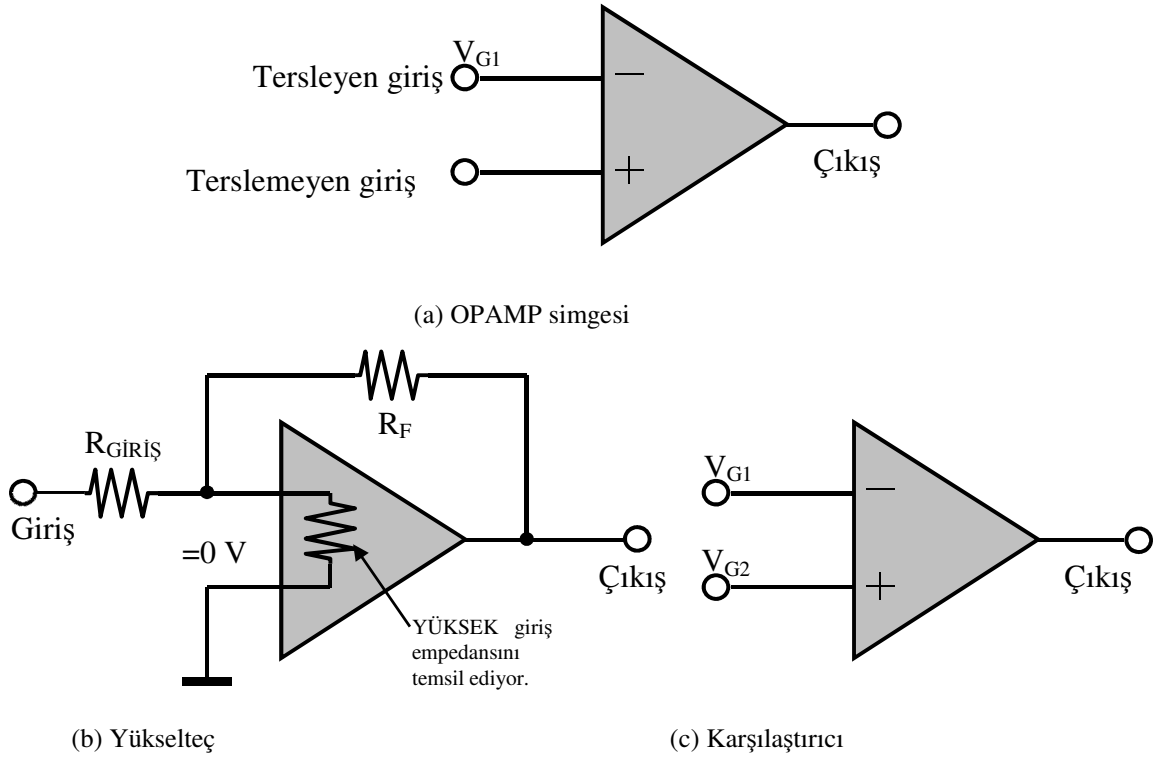


10. DAC VE ADC

Sayısal sistemler kendi içerisinde işlem yaparken ikilik sayıları kullanır. Dış çevre birimleri ise bu sayılar ile çalışmaz, çoğunlukla analog işaret ile çalışırlar. Bu iki sistemin birlikte kullanılabilmesi için dönüşüm zorunludur. Çevre birimi çıkışındaki verinin ikilik olarak işlenebilmesi için ikilik sayı sistemine dönüştürülmesi için kullanılan devreye ANALOG-tan SAYISAL-a dönüştürücü adı verilir. Kısaca ADC olarak adlandırılır. İşlenen verinin tekrar çevre birimine gönderilebilmesi için analog değere dönüştürülmesi gerekir. Bu işleme yapan devreye SAYISAL-dan ANALOG-a dönüştürücü adı verilir, kısaca DAC olarak adlandırılır. Bu bölümde ADC ve DAC'ların yapısı, çalışması ve kullanımı incelenecektir.

10.1 SAYISAL- ANALOG ÇEVİRİCİ

Sayısal-dan analog-a çevirici (Digital to Analog Converter) devrelerini incelerken OPAMP'ın yapısının bilinmesi gerekir. Şekil-10.1'de OPAMP'ın sembolü, yükselteç ve karşılaştırıcı olarak kullanılması gösterilmiştir.



Şekil 10.1 OPAMP'ın sembolü, yükselteç ve karşılaştırıcı olarak kullanılması.

OPAMP girişine gelen gerilimi çıkışından yükseltilmiş olarak verir. Kazancı girişe ve geri beslemeye bağlanan dirençler yardımıyla değiştirilebilir. Yükselteç olarak kullanıldığında giriş ile çıkış arasında aşağıdaki eşitlik geçerlidir. Negatif işaret ise girişin değillendiğini belirtir.

$$\frac{V_{\text{çıkış}}}{V_{\text{giriş}}} = -\frac{R_f}{R_{\text{giriş}}} \quad (10.1)$$

Karşılaştırmacı olarak kullanıldığında iki giriş arasındaki çok küçük fark girişlerden büyük olana göre çıkış gerilimi pozitif doyum gerilimine veya negatif doyum gerilimine kurar. Doyum gerilimi yaklaşık olarak besleme gerilimine eşittir.

10.1.1 İKİLİK AĞIRLIKLI GİRİŞLİ DAC

Giriş dirençleri ikinin ağırlıklarına göre belirlenen bu tip DAC'nin devresi Şekil-10.2'de gösterilmiştir. Bu yöntemde OPAMP toplayıcı ve yükselteç olarak kullanılmıştır. Bu devrenin sayısal işaretin bit adedi kadar girişi olacaktır. Giriş direncinin değeri bu girişin temsil ettiği bitin ağırlığına bakılarak belirlenir ve çıkış gerilimine etkisinin fazla olması için ağırlığı yüksek olan girişin direnci küçük seçilir. Ağırlık düştükte aynı oranda direnç değeri artar.

Çıkış geriliminin değeri toprak ile $V_{\text{çıkış}}$ uçlarından ölçülen gerilimdir. OPAMP'ın pozitif ve negatif girişlerinin birleşim noktası da toprak olduğuna göre çıkış geriliminin değeri aşağıdaki gibi yazılabilir.

$$V_{\text{çıkış}} = I_F R_F \quad (10.2)$$

I_F akımının değeri tüm giriş akımlarının toplamıdır. Giriş akımları ise girişe uygulana gerilimlerden bulunabilir.

$$I_F = I_0 + I_1 + I_2 + I_3 \quad (10.3)$$

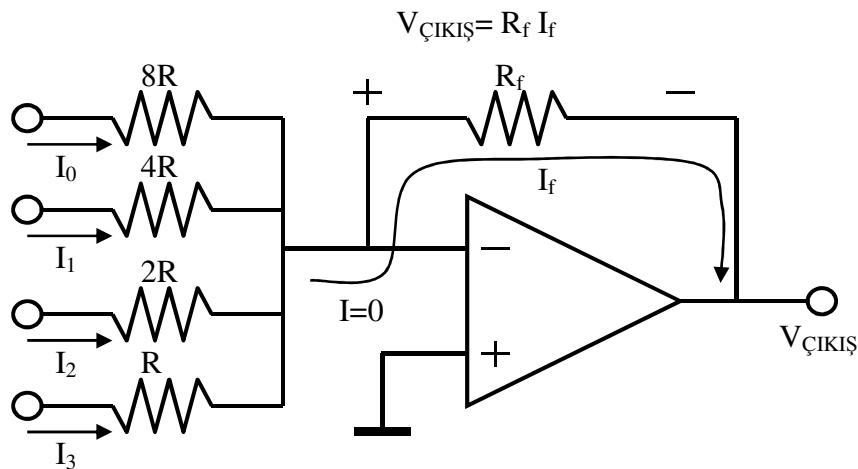
Girişlere sayısal devrelerde ya 0V ya da 5V uygulandığına göre tüm girişlere gelen gerilime V diyebiliriz. Buna göre I_0, I_1, I_2, I_3 akımlarını şöyle hesaplayabiliriz.

$$I_0 = \frac{V}{8R}, \quad I_1 = \frac{V}{4R}, \quad I_2 = \frac{V}{2R}, \quad I_3 = \frac{V}{R} \quad (10.4)$$

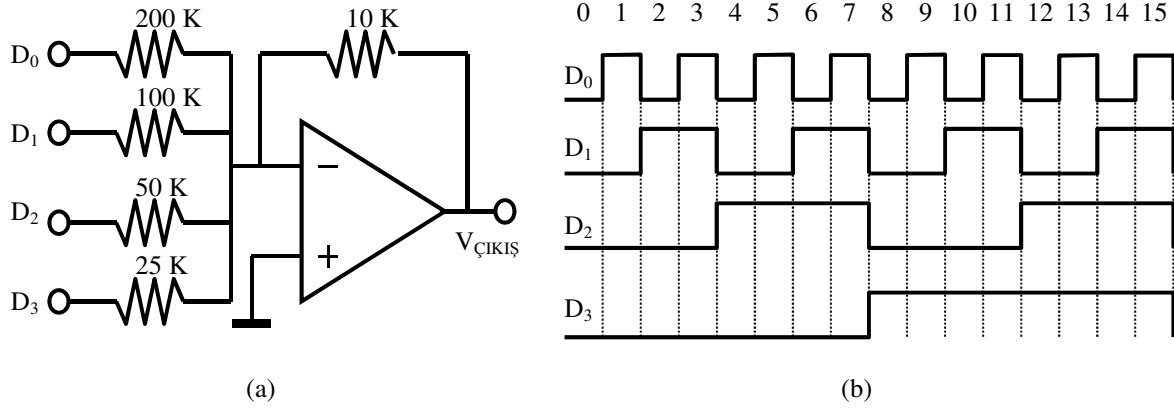
Düşük değerli bitin çıkış gerilimi üzerindeki değerinin çok küçük olduğuna dikkat ediniz.

ÖRNEK:

Şekil-10.3(a)'deki devrenin girişine uygulanan sayısal işaret Şekil-10.3(b)'de verilmiştir. Verilen zaman aralığında çıkışı hesaplayarak dalga şeklini çizin.



Şekil 10.2 İkili ağırlıklı girişli DAC.



Şekil Error! Use the Home tab to apply Liste Paragraf to the text that you want to appear here..3
ÇÖZÜM:

Öncelikle girişlerden gelen akımlar belirlenir. Akımlar belirlenirken girişin 0 ve 1 olmalarına göre akım hesaplanır. Aşağıda sadece “1” için hesaplama yapılmıştır. 0 olduğunda akımlar sıfır olacağı için hesaplama yapılmamıştır.

$$I_0 = \frac{5V}{200K} = 0,025mA$$

$$I_1 = \frac{5V}{100K} = 0,05mA$$

$$I_2 = \frac{5V}{50K} = 0,1mA$$

$$I_3 = \frac{5V}{25K} = 0,2mA$$

OPAMP giriş empedansının çok yüksek olması tersleyen girişe giden akımı yaklaşık olarak sıfır olmasına neden olacaktır. Sonuç olarak giriş akımlarının tamamı geri besleme direnci üzerinden geçecektir. Çıkış gerilimini değeri geri besleme direnci ile giriş akımlarının toplamına eşittir. Sayısal girilir 15 zaman aralığına bölündüğü için her zaman aralığı için çıkış gerilimi tekrar hesaplanmalıdır. Bu çok fazla hesaplama gerektireceğinden her akımın diğerinden bağımsız çıkış gerilimine etkisi hesaplanacak eğer giriş sayısal değer mantık 1 ise çıkış gerilimi bulunurken toplanacak eğer mantık 0 ise toplanmayacaktır.

$$V_{ÇIKIŞ(D0)} = (10k\Omega)(-0,025mA) = -0,25V$$

$$V_{ÇIKIŞ(D1)} = (10k\Omega)(-0,05mA) = -0,5V$$

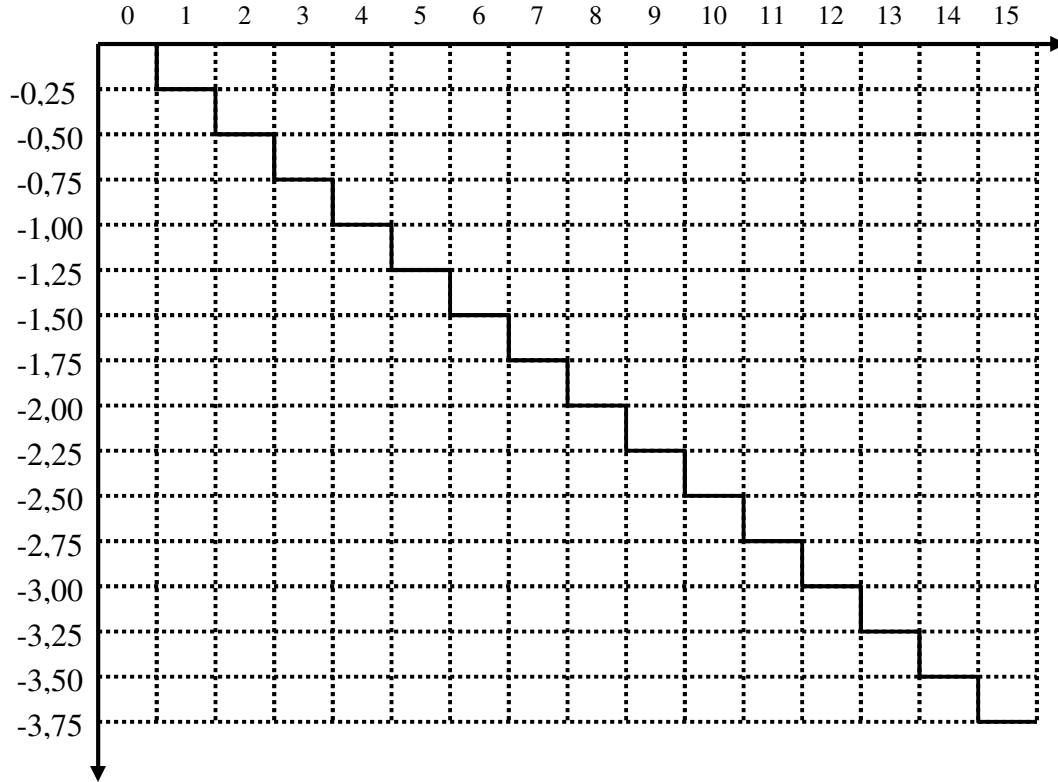
$$V_{ÇIKIŞ(D2)} = (10k\Omega)(-0,1mA) = -1V$$

$$V_{ÇIKIŞ(D3)} = (10k\Omega)(-0,2mA) = -2V$$

0 nolu zaman aralığından başlayarak çıkış gerilimlerini her zaman aralığı için hesaplayalım. Şekil-10.3(b)'de 0 zaman aralığında sayısal girişlerin değerleri 0000 dır, çıkış gerilimi de 0V'tur. 1 nolu zaman aralığında sayısal girişler 0001 ve çıkış gerilimini sadece D_0 girişi belirler, çıkış gerilimi $-0,25V$ 'tur. 2 nolu zaman aralığında sayısal giriş 0010 ve çıkış gerilimini sadece D_1 girişi belirler, çıkış gerilimi $-0,5V$ 'tur. 3 nolu zaman aralığında sayısal giriş 0011 ve çıkış gerilimini D_1 ve D_0 girişleri birlikte belirler, çıkış gerilimi $(-0,5) + (-0,25) = -0,75V$ 'tur. 4 nolu zaman aralığında sayısal giriş 0100 ve çıkış gerilimini D_2 girişi belirler, çıkış gerilimi $-1V$ 'tur. 5 nolu zaman aralığında sayısal giriş 0101 ve çıkış gerilimini D_2 ve D_0 girişleri birlikte belirler, çıkış gerilimi $(-0,25) + (-1) = -1,25V$ 'tur. 6 nolu zaman aralığında sayısal giriş 0110 ve çıkış gerilimini D_2 ve D_1 girişleri birlikte belirler, çıkış gerilimi $(-0,5) + (-1) = -1,5V$ 'tur. 7 nolu zaman aralığında sayısal giriş 0111 ve çıkış gerilimini D_1 , D_1 ve D_0 girişleri birlikte belirler, çıkış gerilimi $(-1) + (-0,5) + (-0,25) = -1,75V$ 'tur. 8 nolu zaman aralığında sayısal giriş 1000 ve çıkış gerilimini D_3 girişi belirler, çıkış gerilimi -2 Volttur. Diğer adımlar izlenerek hesaplanıp grafiği çizildiğinde, Şekil-10.4'teki eğri elde edilir.

10.1.2 R/2R MERDİVEN DAC

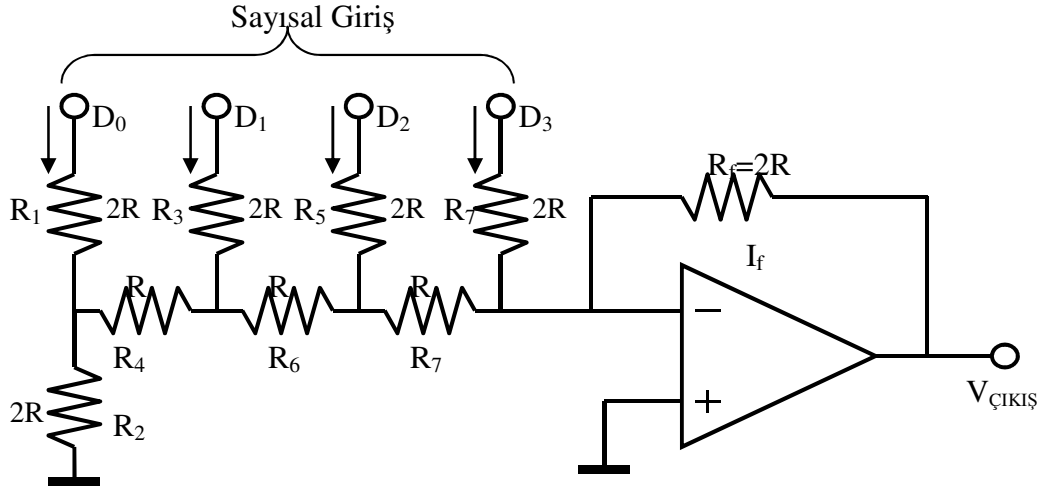
Sayısal analog çevirme işleminde kullanılan diğer bir yöntem de $R/2R$ merdiven yöntemidir.



Şekil 10.4 DAC karakteristik eğrisi

Bu sistemin ikilik ağırlıklı sayısal-dan analog-a yeğlenmesinin nedeni, yalnızca iki ayrı değerde direnç gerektirmesidir. Devrenin bağlantı şeması Şekil-10.5'te gösterilmiştir.

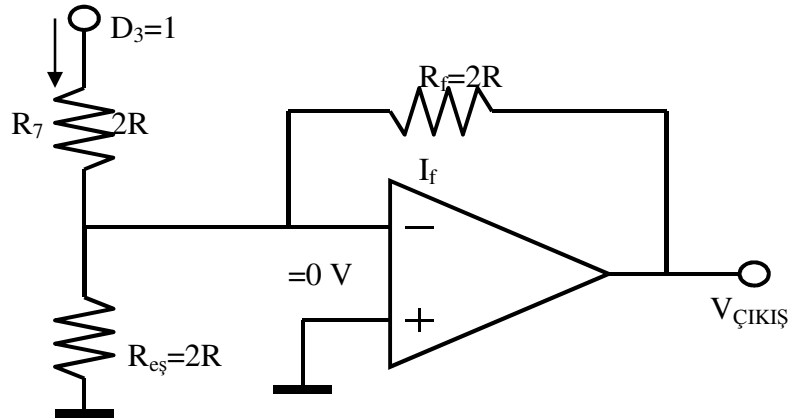
Devrenin çözümünde devre analizi dersinde öğrendiğiniz yöntemleri kullanacağız. Sayısal girişleri birer gerilim kaynağı gibi düşünebilirsiniz. Her adımda sadece birinin var olduğunu diğerlerinin sıfır olduğunu varsayacağız. Bu yöntem süperpozisyon yöntemi ile aynıdır.



Şekil-10.5 R/2R merdiven DAC

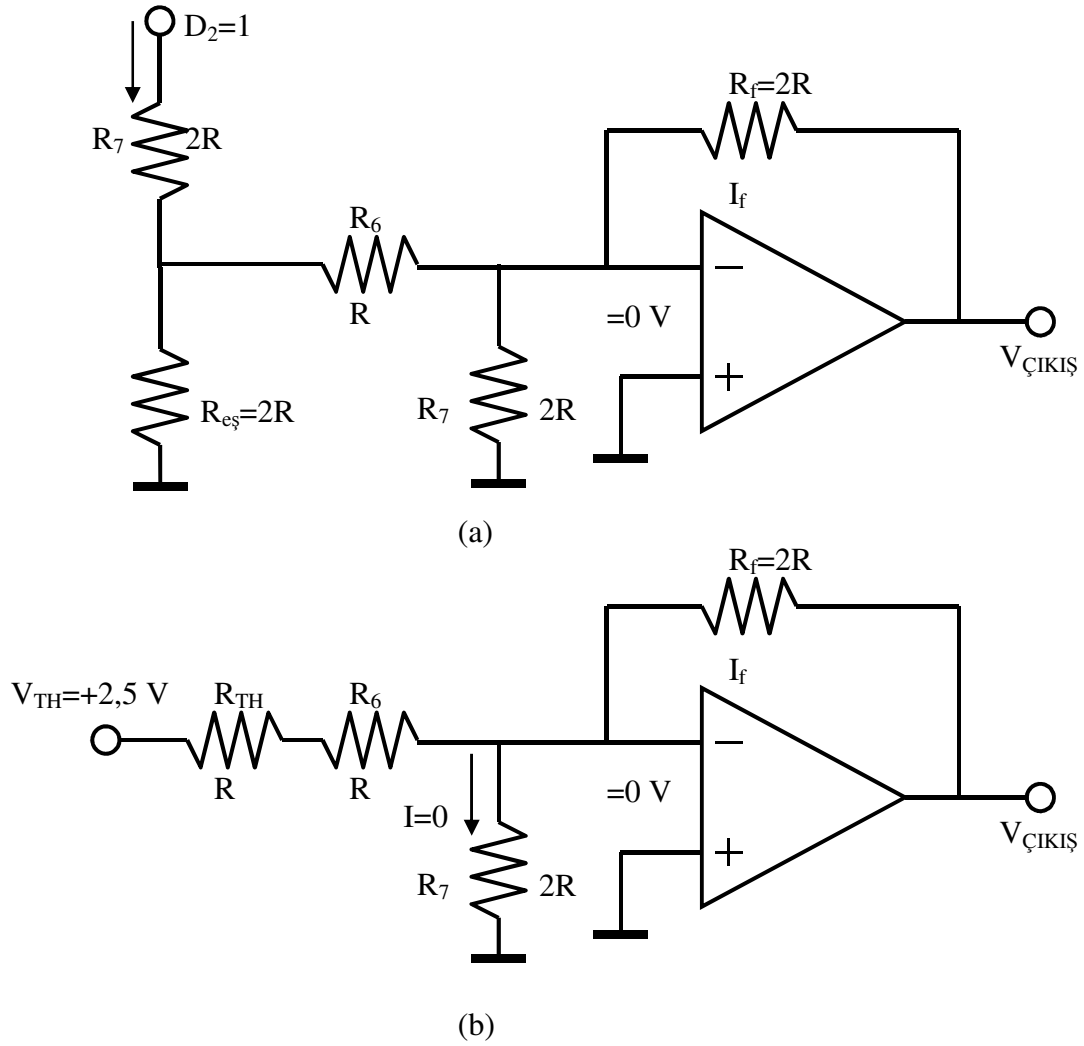
D_3 bitinin YÜKSEK seviye (+5V) ve diğerlerinin DÜŞÜK seviye (toprak) olduğunu varsayarak çözüme başlayalım. Bu durum sayısal olarak 1000 durumu ile belirtilir. Devrede D.A. çözümleme yapılırca eşdeğer devre Şekil-10.6'daki gibi olur. Her iki ucu aynı potansiyelde olan direncin üzerinden akım geçmez ve devrenin çözümünde etkisi yoktur. $2R$ değerindeki eşdeğer dirençten hiç akım geçmez çünkü işlemsel yükseltcin + girişi sanal topraktır. R_7 üzerinden gelen bütün akım, R_F direnci üzerinden geçer ve çıkış gerilimi aşağıdaki eşitlik kullanılarak -5 Volt elde edilir.

$$V_{ÇIKIŞ} = IR_F = \left(-\frac{5V}{2R} \right) 2R = -5V$$



Şekil-10.6 $D_3=1$ diğer girişler 0 olduğunda eşdeğer devre.

Şekil-10.7’de D_2 girişinin YÜKSEK seviye ve diğer tüm girişlerin DÜŞÜK seviye olduğu 0100 ikilik verisi uygulanmışken eşdeğer devre çizilmiştir. R_8 den bakarak devrenin Thevenin eşdeğeri alınır, R değerindeki R_{TH} direncine seri, 2,5 voltluk bir V_{TH} kaynağı elde edilir. Bu



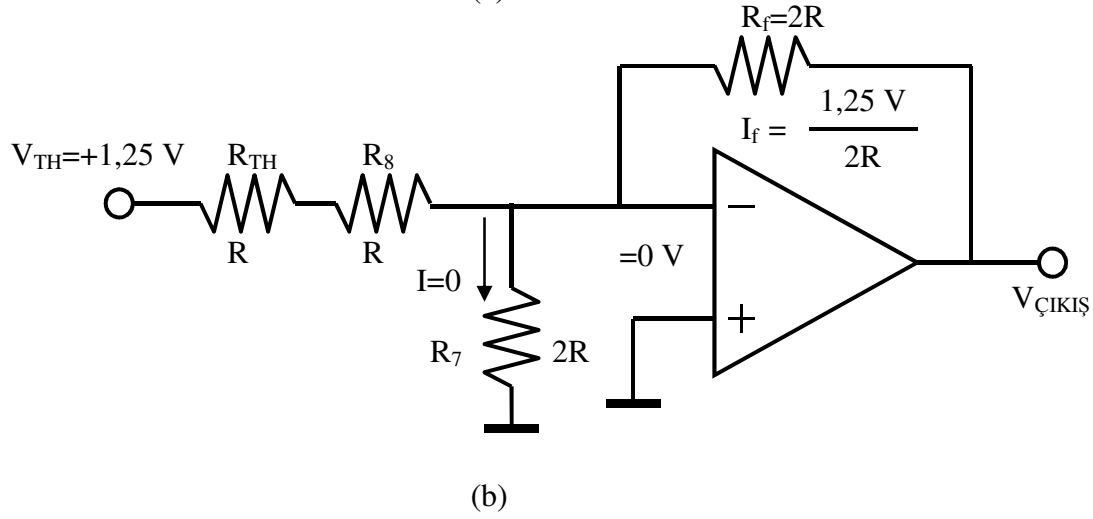
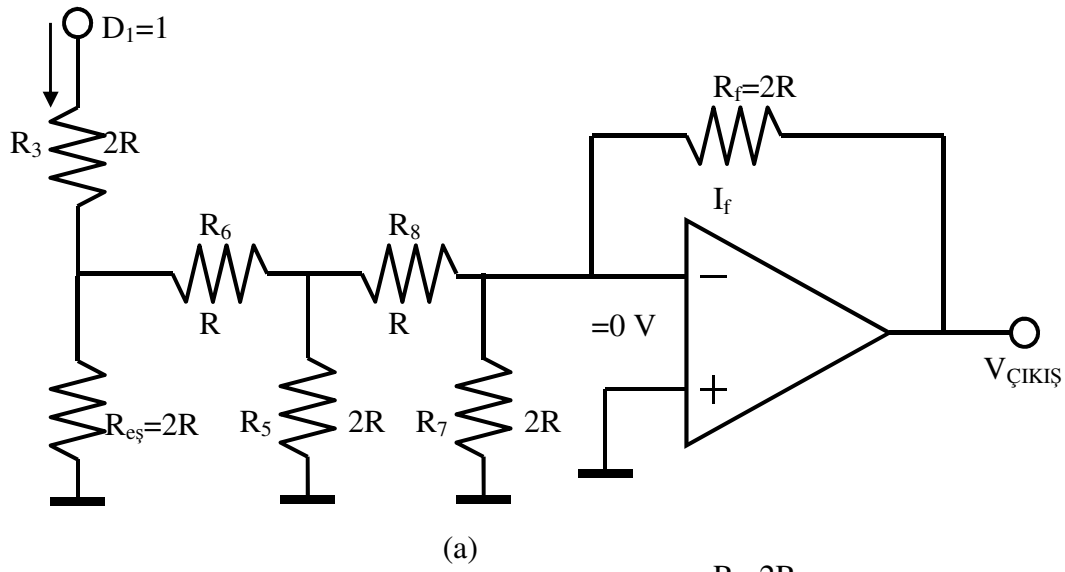
Şekil-10.7 $D_2=1$ diğer girişler 0 olduğunda eşdeğer devre.

kaynağın sağladığı akım ($2,5V/2R$), R_7 uçlarındaki gerilim 0V olduğu için tümüyle R_F üzerinden geçer ve çıkışta aşağıdaki eşitlikte belirtildiği gibi $-2,5V$ ’ luk bir gerilim oluşturur.

$$V_{ÇIKIŞ} = IR_F = \left(-\frac{2,5V}{2R} \right) 2R = -2,5V$$

0010 sayısal verisi ile oluşan eşdeğer devre de Şekil-10.8’da verilmiştir. R_8 den bakarak devrenin Thevenin eşdeğeri alınır, R değerindeki R_{TH} direncine seri, 1,25 voltluk bir V_{TH} kaynağı elde edilir. Bu kaynağın ürettiği akım, çıkışta aşağıdaki eşitlikte belirtildiği gibi $-1,25$ voltluk bir gerilim oluşturur.

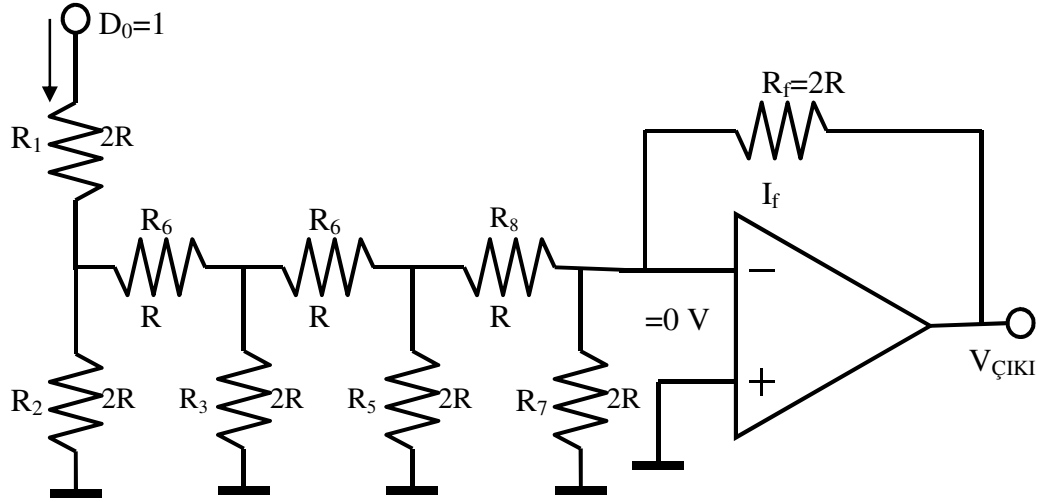
$$V_{ÇIKIŞ} = IR_F = \left(-\frac{1,25V}{2R} \right) 2R = -1,25V$$



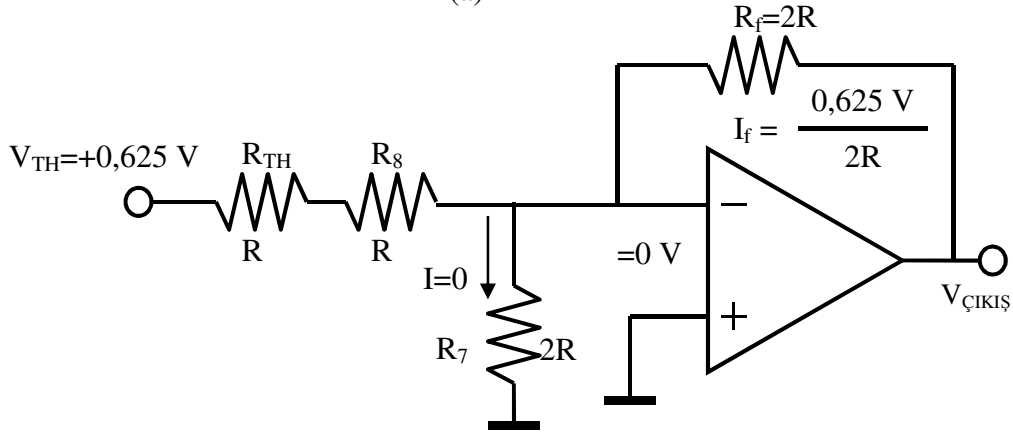
Şekil-10.8 $D_1=1$ diğer girişler 0 olduğunda eşdeğer devre.

0001 sayısal verisi ile oluşan eşdeğer devre de Şekil-10.9'da verilmiştir. R_8 den bakarak devrenin Thevenin eşdeğeri alınır, R değerindeki R_{TH} direncine seri, 0,625 voltluk bir V_{TH} kaynağı elde edilir. Bu kaynağın ürettiği akım, çıkışta aşağıdaki eşitlikte belirtildiği gibi $-0,625$ voltluk bir gerilim oluşturur.

$$V_{ÇIKIŞ} = IR_F = \left(-\frac{0,625 V}{2R} \right) 2R = -0,625 V$$



(a)



(b)

Şekil-10.9 $D_0=1$ diğer girişler 0 olduğunda eşdeğer devre.

10.1.2.1 Direnç Bağlantısı

Yukarıda basitleştirilmiş mantık ile anlatılan $R/2R$ merdiveni D/A çeviricinin en önemli bölümüdür. Bir D/A çevirici tümdevresinin içyapısında bu $R/2R$ direnç bağlantısı bulunmaktadır. Şekil-10.10'da üç adet eşit R direnci ve 5 adet eşit $2R$ direncinde oluşan 4 bitlik bir $R-2R$ merdiven devre görülmektedir. Tipik olarak $R=10k\Omega$ ve $2R=20k\Omega$ 'dur. 4 adet akım anahtarı sayısal girişe bağlı olarak "0" veya "1" konumuna anahtarlanır. Şekilde, 1111 sayısal girişi için akım anahtarlarının konumları gösterilmiştir.

0 nolu düğüm noktasını inceleyerek başlayalım. Bu noktadan bakıldığında görülen R_0 direncinin D_0 girişine bağlı $2R$ direnciyle $2R$ 'lik sonlandırma direncinin paralel eşdeğeri olduğu görülür. Diğer bir deyişle, $R_0 = 2R // 2R = R$ 'dir. 1 nolu düğüm noktasından sağa doğru bakıldığında görülen R_1 direncinin D_1 'den toprağa bağlı $2R$ direnci ile $R_0+R = 2R$ 'lik direncin paralel eşdeğeri olduğu görülür ($R_1 = 2R // 2R = R$). Sonuç olarak, herhangi bir düğüm noktasından soldan sağa doğru bakıldığında şaseye doğru görülen net direnç her zaman R 'ye eşittir. Drenç merdivenine 3 nolu düğüm noktasından bakıldığında görülen devrenin eşdeğer direnci de yalnızca R 'dir.

10.1.2.2 Merdiven Akımları

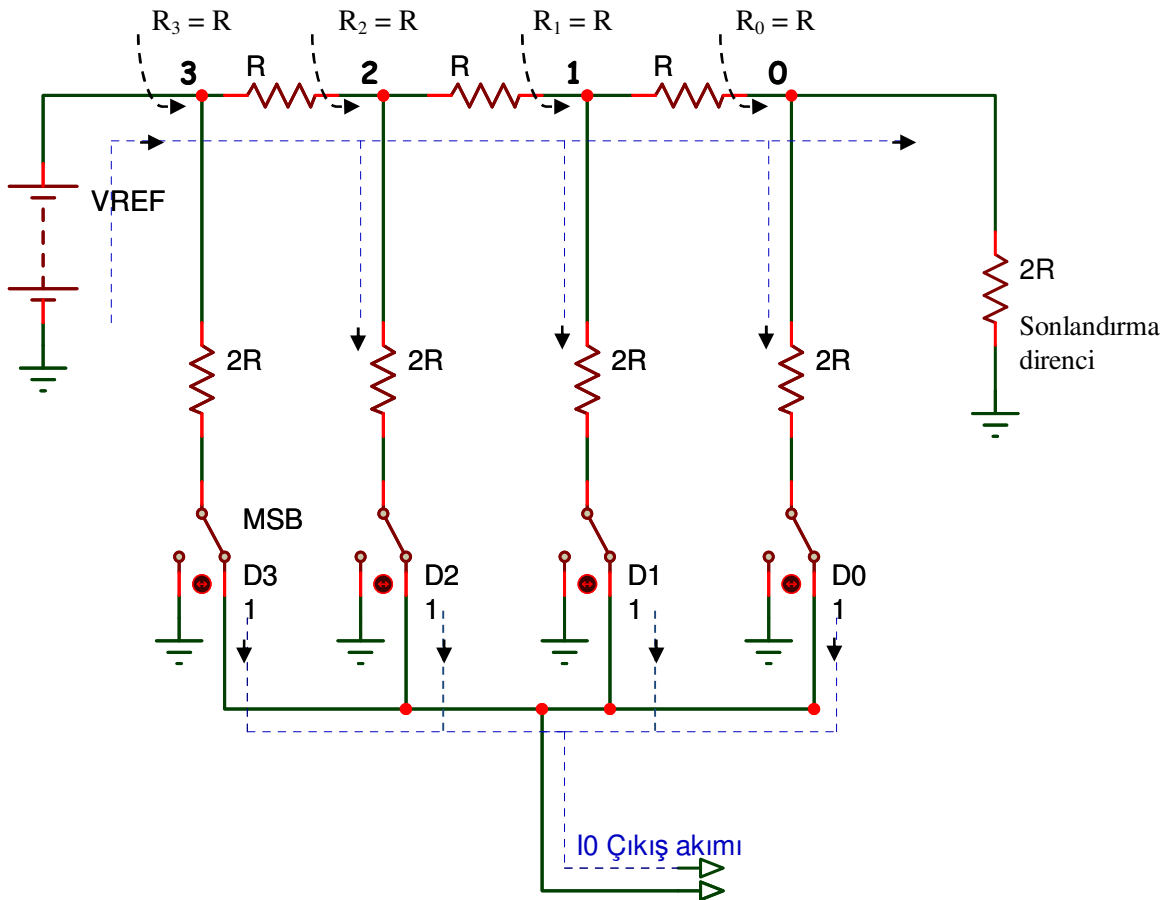
Bu sistemin çalışması, her direnç birleşme noktasında (3, 2, 1 ve 0), akımın eşit olarak bölünmesine dayanır. Bir önceki bölümde herhangi bir düğümden bakıldığında toprağa doğru görülen eşdeğer direncin R olduğunu incelenmişti. Dolayısıyla, bu düğüme giren akım eşit iki kola ayrılmaktadır. Bu kollardan biri bit anahtarının bir ucunun bağlı olduğu $2R$ direnci, diğeri ise yine $2R$ değerinde olan ve bir sonraki düğüme sağdan bakıldığında görülen R dirençlerinden birine seri bağlı üç yatay R direncinden biridir.

R-2R devresindeki akımlar şu şekilde hesaplanır:

1. Devreye sağlanan giriş akımı

$$I = \frac{V_{ref}}{R} \quad (2.5)$$

2. I akımı 3 nolu düğüm noktasında eşit olarak ikiye ayrılır. Akımın bir bölümü (dikey yol) bit 3'ün $I_3 = I/2$ çıkış akımıdır. İkinci kısmı ise (yatay yol) 2 nolu düğüm noktasında $I_2 = I_3/2 = I/4$ olarak ikiye bölünür. Devre akımı her birleşme noktasında eşit olarak ikiye bölünecek biçimde tasarlandığından, I_1 akımı da $I_2/2 = I/8$ 'e eşit olacaktır. I_0 akımı ise $I_1/2 = I/16$ değerindedir ve yarısı bit 0'ın çıkış akımı olarak $2R$ 'lik dirençten akacak, diğer yarısı ise $2R$ 'lik sonlandırma direncinden toprağa doğru akacaktır. Sonuç olarak, R-2R merdiven DAC'ta her zaman referans akımının $I/2^n$ kadarı kayıp olacaktır.



Şekil 2.10 R/2R Merdiven devresi

Akım bölme işlemi bu şekilde devam ettiğinde elde edilen akım eşitlikleri aşağıdaki gibidir:

$$I_3 = \frac{I}{2} ; I_2 = \frac{I_3}{2} = \frac{I}{4}$$

$$I_1 = \frac{I_2}{2} = \frac{I}{8} ; I_0 = \frac{I_1}{2} = \frac{I}{16} = LSB \quad (2.6)$$

10.1.2.3 Çıkış Akımları

Merdivenin çıkış akımı I_{out} çıkış yoluna ulaşan her bir koldan gelen akımlar toplamıdır. D_0 anahtarı kapandığında, çıkış yoluna 1 LSB'nin akım değeri ulaşır. Eğer D_1 "1" ise, 2 LSB'lik akım çıkış yoluna aktarılır. D_2 4 LSB'lik, D_3 ise 8 LSB'lik bir akım çıkışı verir. Demek ki, çıkış akımı dijital giriş cinsinden aşağıdaki gibi ifade edilebilir:

$$I_{out} = (1 \text{ LSB'nin akım değeri}) \times D \quad (2.7a)$$

Burada

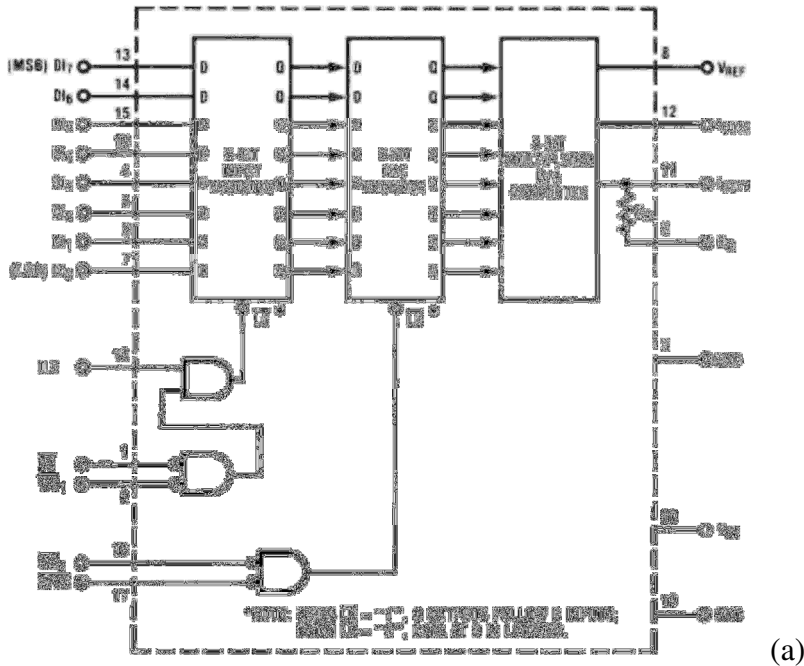
$$1 \text{ LSB'nin akım değeri} = I_0 \text{ dır,} \quad (2.7b)$$

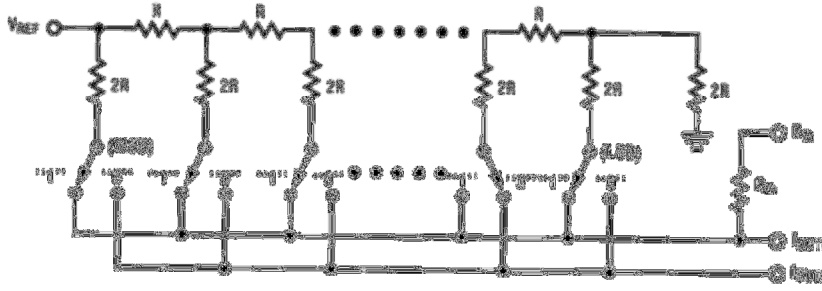
ancak Eş.(2.5), kullanıcı tarafından V_{ref} ve R 'nin seçilmesiyle I_0 'ın belirlendiğini göstermektedir. Eş.(2.5)'in Eş.(2.7b)'de yerine konulmasıyla

$$1 \text{ LSB'nin akım değeri} = \left(\frac{V_{REF}}{R} \right) \left(\frac{1}{2^n} \right)$$

10.1.3 ÖRNEK DAC

Örnek olarak verilen DAC0830/0832 DAC'ı, sekiz ayrı ikilik biti giriş olarak kullanmaktadır. Her bit, değişik değerde bir akım değeri üretir ve bu değerler de kendini oluşturan bitin ikilik ağırlığı ile doğru orantılıdır. 8-Bit ikilik bir sistemde ilk bit 1, ikincisi 2, üçüncüsü 4 ve diğerleri de sırayla 8, 16, 32, 64, 128 ağırlıklarındadır. Bu çeviricide akımı denetleyen sistem, R-2R merdivenidir. Bu devrenin genel yapısı Şekil-10.11'de verilmiştir. Devrede yalnızca R ve 2R değerlerinde olmak üzere iki ayrı değerde direnç kullanıldığından bu ad verilmiştir.





(b)

Şekil - 10.11 (a) DAC0830'un işlevsel blok şeması, (b) DAC0830'un içyapısı

Önceki bölümde anlatıldığı gibi, düğüme gelen akımı iki eşit akıma bölme işlemi en son birleşme noktasına dek sürer. Akım sürekli ikiye bölündüğü için, ilk birleşimde giriş akımının yarısı, ikinci birleşimde giriş akımının dörtte biri, üçüncü birleşimde giriş akımının sekizde biri, olarak bölme işlemi yapılarak ikilik basamak değerleri (1, 2, 4, 8, 16, 32, 64, 128) elde edilir.

İkilik ağırlıklar ile bölünen akım değerleri dikey bağlı $2R$ dirençleri ile ve bir elektronik anahtar üzerinden toplama devresine iletilir. Sözü geçen elektronik anahtar, Şekil-10.11'de görülmektedir. İkilik giriş değerine bağlı olarak davranan bu anahtarlar yardımıyla her bitin akımı ya toprağa ya da toplama devresine uygulanarak, girişteki sayısal koda bağlı toplam akım elde edilir. Toplama işlemi için kullanılan işlemsel yükseltecin girişi sanal toprak olduğundan, anahtarlama işlemi merdivenin toplam direncini ve akım bölme değerlerini etkilemez. OP-AMP girişine gelen akımlar toplanarak, sayısal kodun değeri ile doğru orantılı bir çıkış gerilimi oluşturulur.

Deneyde kullanılan DAC0830 TD, 20 bacaklı DIL kılıfta standart bir ticari aygıttır ve özellikleri şöylece açıklanabilir:

DAC0830 gelişmiş CMOS/Si-Cr 8 bitlik çoğullanabilir (multiplying) bir DAC entegresidir. R-2R direnç merdiven devresinde referans akımını böler. Devre, CMOS akım anahtarları ile düşük güç tüketimi ve düşük çıkış sızıntı akımını sağlayan kontrol devresini kullanır. TTL mantık girişi gerilim seviyeleri ile uyumlu özel bir devreye sahiptir.

Özellikler:

- ✓ $\pm 10V$ referans ile çalışma
- ✓ Mikroişlemcisiz (tek başına) çalışma
- ✓ Akım durulma süresi: $1\mu s$
- ✓ Çözünürlük: 8 bit
- ✓ Doğrusallık: 8, 9 veya 10 bit
- ✓ Kazanç sıcaklık katsayısı: $\%0.0002 \text{ FS}/^{\circ}\text{C}$
- ✓ Düşük güç tüketimi: $20mW$
- ✓ Tek güç kaynağı ile besleme: $+5V \dots +15V_{DC}$
- ✓ Doğrusallıktan maksimum sapma ($-10V \leq V_{REF} \leq +10V$ için): $\%0.05 \dots \%0.2$; $\%FS$
- ✓ Monotonluk: 8 bit
- ✓ Maksimum kazanç hatası ($-10V \leq V_{REF} \leq +10V$ için): $\pm \%0.2$ (tipik), $\pm \%1$ (maks.)

Bacakların Tanımları:

Kontrol sinyalleri:

\overline{CS} : Chip Select (etkin DÜŞÜK). ILE ile birlikte \overline{CS} , \overline{WR}_1 'i izinler.

ILE: Giriş Latch Enable (etkin YÜKSEK). \overline{CS} ile birlikte ILE, \overline{WR}_1 'i izinler.

\overline{WR}_1 : Write 1. Etkin DÜŞÜK \overline{WR}_1 dijital giriş veri bitlerini (DI) giriş tutucusuna yüklemek için kullanılır. \overline{WR}_1 YÜKSEK olduğunda giriş tutucusundaki veri tutulur. Giriş tutucusunu güncellemek için, ILE YÜKSEK iken, \overline{CS} ve \overline{WR}_1 DÜŞÜK olmalıdır.

\overline{WR}_2 : Write 2 (etkin DÜŞÜK). Bu sinyal \overline{XFER} ile birlikte giriş tutucusunda bulunan 8 bitlik veriyi DAC yazacına iletir.

\overline{XFER} : Transfer Control Sinyal (etkin DÜŞÜK). \overline{XFER} , \overline{WR}_2 'yi izinler.

Diğer Bacakların İşlevleri:

$DI_0...DI_7$: Dijital girişler. DI_0 en az değerlikli bit (LSB) ve DI_7 en değerlikli bittir (MSB).

I_{out1} : DAC akım çıkışı 1. I_{out1} DAC yazacındaki dijital kodun tümü "1"lerden oluştuğunda maksimum değerini alır ve DAC yazacındaki tüm "0"lar için sıfırdır.

I_{out2} : DAC akım çıkışı 2. I_{out2} bir sabit eksi I_{out1} 'dir veya $I_{out1} + I_{out2} = s_{bt}$.

R_{fb} : Feedback resistor. Tümlleşik devre üzerinde bulunan ve DAC gerilim çıkışı sağlamak için bağlanacak opamp için paralel geribesleme direnci. Yonga üzerindeki bu direnç R-2R merdiven devresindeki dirençler ile özdeş olduğu için kullanılmalıdır.

V_{REF} : Reference Voltage Input. Bu giriş dâhili R-2R merdiven devresini hassas harici bir gerilim kaynağına bağlar. V_{REF} , -10V ile +10V aralığında seçilebilir.

V_{CC} : Dijital kaynak gerilimi. Entegrenin güç kaynağı bacağıdır. V_{CC} +5V ile +15V_{DC} aralığında olabilir. Optimum çalışma +15V'ta gerçekleşir.

GND: 10 nolu bacak akım anahtarlamaı uygulamaları için I_{out1} ve I_{out2} ile aynı toprak potansiyelinde olmalıdır. Fark olması durumunda doğrusallıktan sapma olur (bkz. DAC0830 veri yaprağı, s.7).

DAC çeviricinin çıkış gerilimi, iki koşula bağlıdır: 8-bit giriş sayısının büyüklüğü ve referans geriliminin değeri. Çıkış geriliminin en yüksek değeri ise kaynak gerilimidir. TD 5V ile en fazla 17V arasındaki kaynak gerilimleri ile çalışabildiğı ve çıkış gerilimi kaynak gerilimini aşamayacağı için, örneğın 5V kaynak gerilimi kullanıyorsanız 10V'luk referans gerilimi ile 0-10V aralığında çıkış elde edemezsiniz.

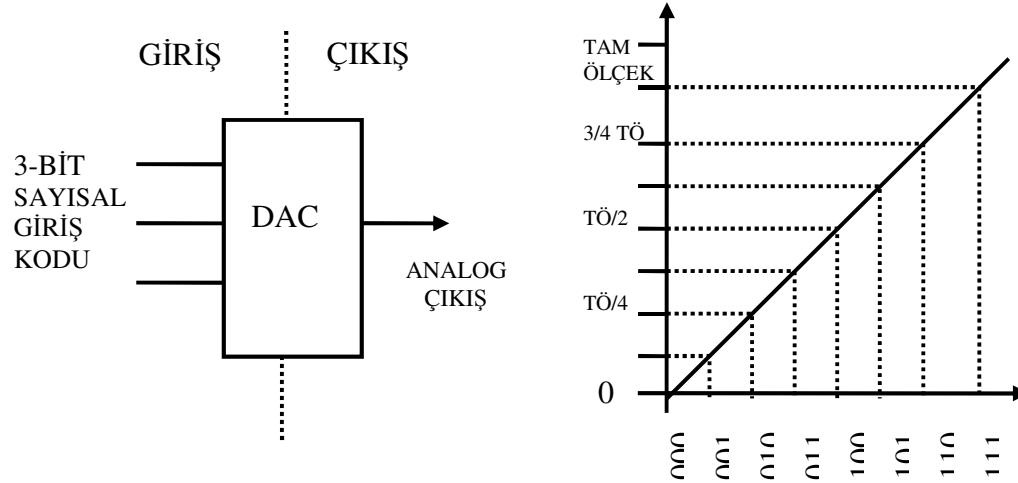
DAC, sayısal giriş kodunu alarak, analog bir gerilim yada akım olarak çıktılar. Şekil-10.12'de 3-bitlik bir çeviricinin sayısal koda karşı tam ölçeğ'e göre çıkış gerilimi verilmiştir. Tam ölçeğın 4V olduğunu varsayarsak, her kod 0,5 V ($4/2^3 = 0,5$) değeriinde bir aralıkta gösterilir. Dikkat ederseniz 4V'luk tam ölçek çıkış değerine tam olarak ulaşılammaktadır çünkü 000 koduna sıfır volt değeri atanmıştır ve geri kalan 7 kod içinde en yüksek olanı 111 ile elde edilebilecek gerilim $7 \times 0,5 = 3,5$ V olur. Duyarlığı arttırmak ve tam ölçek çıkış gerilimine iyice yaklaşmak olasıdır. Örneğın 6-bit giriş kodu kullanılırsa, 2^6 değişik kod oluşacak ve bu kodlardan her biri çıkış geriliminde 0,0625V'luk ($4/2^6 = 0,0625$) bir değişim oluşturacaktır. Görüldüğü gibi en yüksek analog çıkış gerilimi, tam ölçek değerine daha da yakınlaşmıştır. Çıkış geriliminin en düşük değeri (resolution - ayırma), nicemleme boyutu (quantization size - Q) olarak adlandırılır ve tam ölçeğın 2^n değerine ($n = \text{bit sayısı}$) bölünmesiyle elde edilir.

Burada kullanılan DAC için nicemleme boyutu Q,

$$Q = \frac{2,56}{2^8} = \frac{2,56}{256} = 0,01 \text{ volt} = 10 \text{ mV}$$

olarak bulunur.

Buna göre giriş verisinin her biti, analog çıkış geriliminde, bitin ikilik ağırlığı çarpı on milivoltluk bir değişime yol açar. 00000000 verisi sıfır volt olarak alınacağına göre, sistemin en yüksek çıkışı $255 \times 10 \text{ mV} = 2,55 \text{ V}$ olur.



Şekil-10.12 DAC simgesi ve aktarım eğrisi.

10.1.4 DAC BAŞARIM ÖZELLİKLERİ

Çözünürlük (resolution)

Bir DAC'nin ayırma değeri, çıkışındaki basamak sayısının tersidir ve giriş bitlerinin sayısına bağlıdır. Örneğin 4-bitlik bir S/Ö'nin ayırması, $2^4 - 1$ de birdir (onbeşte bir). Yüzde olarak belirtilecekse, $(1/15) \times 100 = 6,67\%$ olarak yazılmalıdır.

Nicemleme boyutu (quantization size)

Girişteki ardışık iki veri arasında, çıkıştaki gerilim değişimine nicemleme boyutu denir ve tam ölçek çıkış geriliminin toplam basamak sayısına bölümü ile gösterilir. Örneğin çıkış gerilim değeri 10V olan 8-bitlik bir çeviricinin nicemleme boyutu, $10/2^8 = 0,039 \text{ V}$ olarak bulunur.

Doğruluk (accuracy)

Doğruluk, gerçek DAC çıkışı ile umulan çıkışın karşılaştırılmasıdır. Tam ölçek yada en yüksek çıkış geriliminin yüzdesi olarak gösterilir. Örneğin bir çeviricinin tam ölçek çıkışı 10V ve doğruluğu da $\pm 10\%$ ise, herhangi bir çıkış gerilimindeki en büyük hata, $(10) \times (0,001) = 10 \text{ mV}$ olacaktır. Doğruluğun en azından $\pm 1/2 \text{ LSB}$ (en az önemli bit) değerinde olması istenir. 8-Bit bir çeviricide $\text{LSB} = 1/256 = 0,0039$ (tam ölçeğin 0,39%) değerindedir. Buna göre doğruluk yaklaşık $\pm 0,2\%$ dolayında olmalıdır.

Doğrusallık (linearity)

Doğrusal bir hata, DAC'nin beklenen düz-doğru çıkışından sapmadır. Bu sapmanın özel bir durumu, bütün giriş bitleri sıfır iken çıkışta görülen gerilimdir ve kayıklık hatası (offset error) olarak adlandırılır.

Tekdüzelik (monotonicity)

Giriş verisi sırayla artarken, DAC çıkışının geri adım atmamasıdır.

Durulma süresi (settling time)

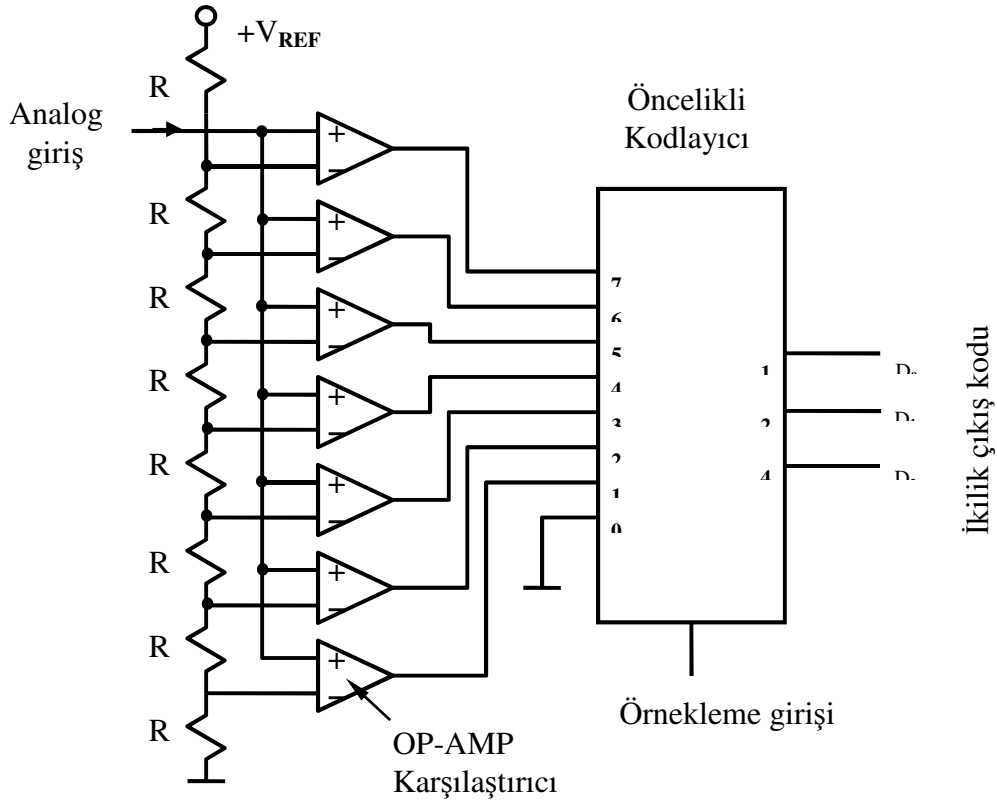
Giriş kodunda bir değişiklik oluştuktan sonra DAC çıkışının $\pm 1/2$ LSB sapma ile oturması arasında geçen süreye denir.

10.2 ANALOGDAN-SAYISALA ÇEVİRİCİ (ADC)

Analog-sayısal çevirici (ADC), ölçülen yada elde edilen analog büyüklüklerin ikilik kodlar biçiminde sayısal sistemlere aktararak işlenmesi ve saklanması gerektiğinde kullanılır. Yaygın olarak kullanılan ADC yöntemleri altı tanedir.

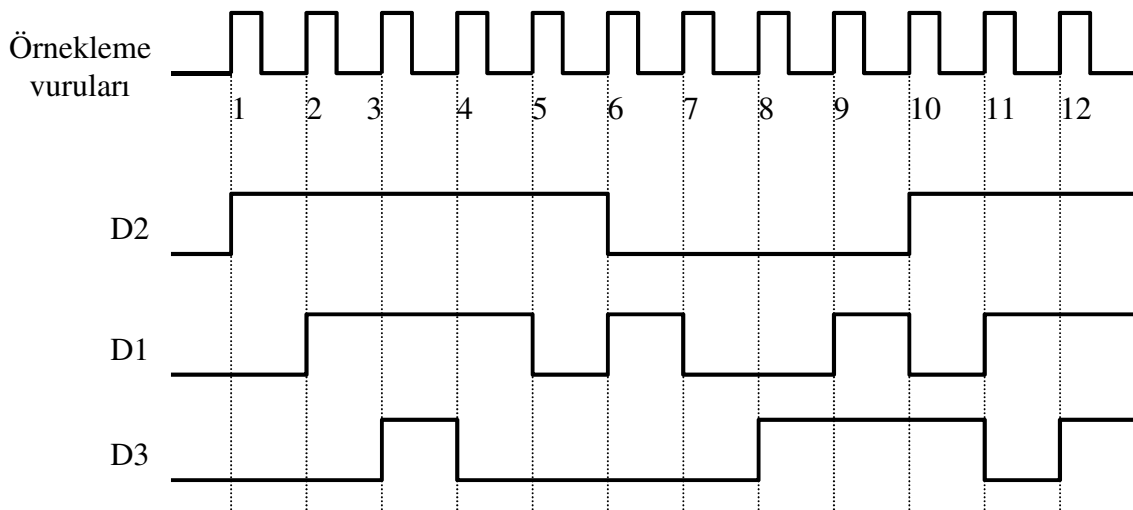
10.2.1 ANINDA ANALOG/SAYISAL ÇEVİRİCİ

Anında analog sayısal çevirici (Flash (simultaneous) A/D Converter) Bu yöntemde analog giriş işareti, referans gerilimleriyle karşılaştırılır. Girişe ulaşan analog gerilim karşılaştırıcılardan birinin referans gerilimini aştığında, karşılaştırıcı çıkışında bir YÜKSEK seviye oluşur ve öncelikli kodlayıcı yardımıyla işaretin sayısal kodu üretilir. Öncelikli kodlayıcı girişine birden fazla yüksek seviye gelebilir fakat öncelik en büyüğe verildiği için bu girişin sayısal kodu çıkıştan elde edilir. Şekil-10.13'de görülen 3-bitlik ADC devresinde yedi karşılaştırıcı bulunmaktadır. Çünkü 000 durumu için karşılaştırıcı kullanılmamıştır. Benzer biçimde 4-bitlik bir çeviricide de $2^4 - 1 = 15$ karşılaştırıcı kullanılır.

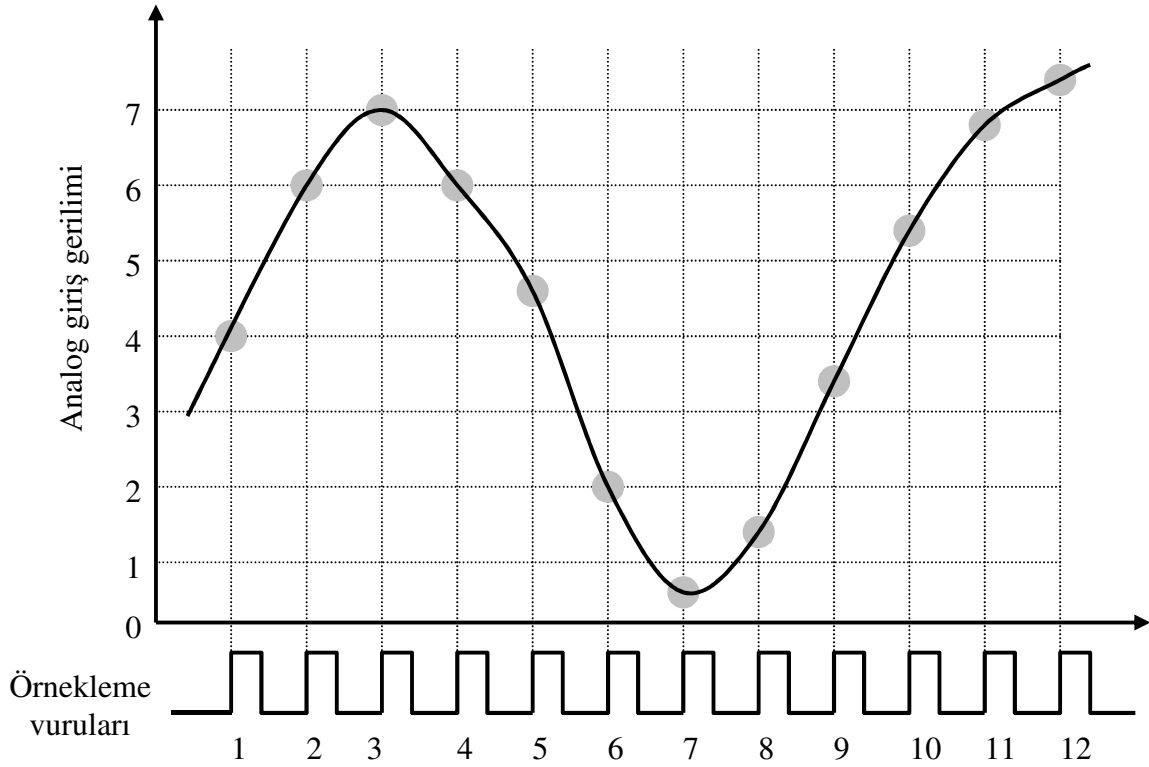


Şekil-10.13 3-bit anında (flash) ADC

Bu tür çeviricinin en önemli üstünlüğü, çevirme hızının çok yüksek olmasıdır. Bununla birlikte, hassas çevirme işlemleri için çok sayıda karşılaştırıcı kullanmak gerekeceği için kullanışlı değildir. Örneğin 8-bitlik bir ADC devresinde anında çevirme yöntemi kullanılacaksa, $2^8 - 1 = 255$ tane karşılaştırıcı gereklidir ki, bu da devreyi çok masraflı ve karmaşık duruma getirir. ADC girişindeki analog işareti belirten sayısal kodların doğruluğu, örnekleme hızına bağlıdır. Birim zamanda alınan örnek sayısı arttıkça, analog işaretin sayısal gösterimi de giderek gerçeğini en iyi temsil eder duruma gelir.



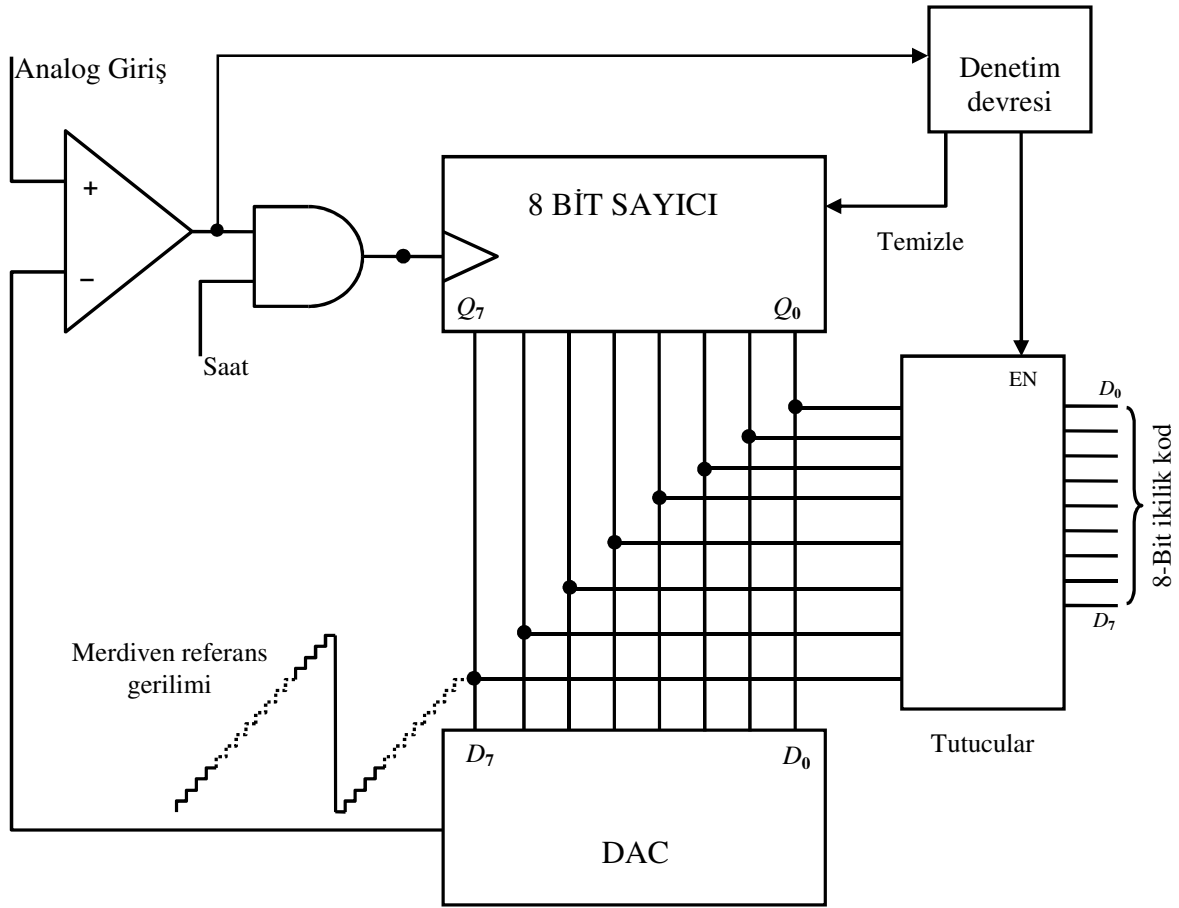
Şekil-10.14 Analog işaretin sayısala çevirmek için örneklenmesi.



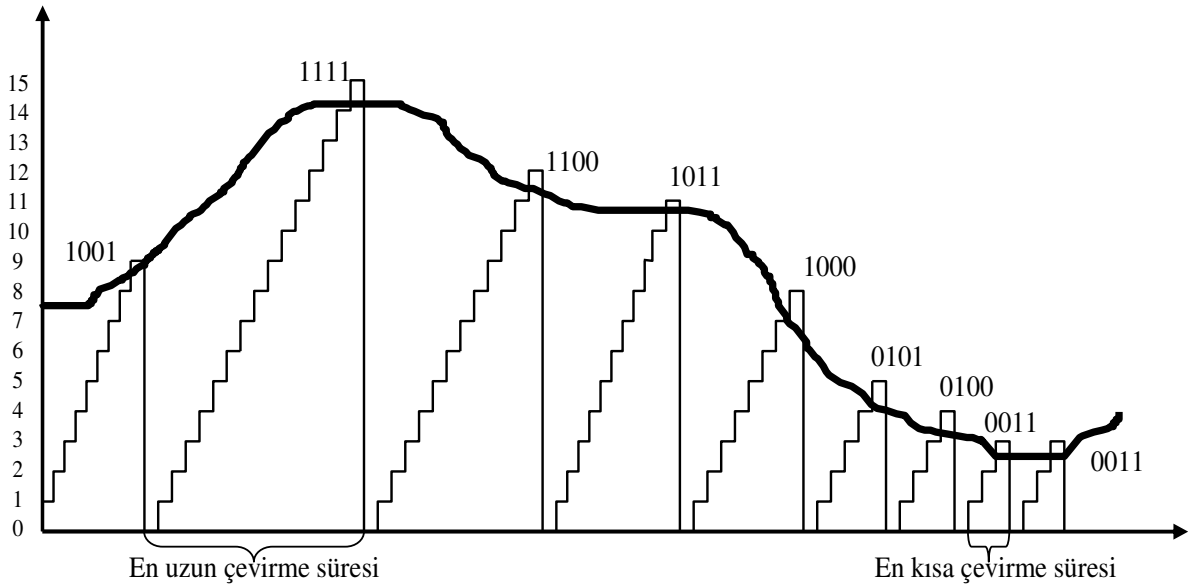
Şekil-10.15 Analog işaretin sayısala çevirmek için örneklenmesi.

10.2.2 SAYISAL YOKUŞ ADC (DİGİTAL-RAMP A/D CONVERTER)

Bu çevirme yöntemine, *sayıcı yöntemi* adı da verilir. Devrede, analog işarete karşılık gelen sayısal kodun üretiminde bir ikilik sayaç ve DAC, birlikte kullanılır. Başlangıçta sayacın ve dolayısıyla DAC ün de sıfır ürettiğini varsayalım. Bu durumda girişe analog bir işaret uygulanırsa, uygulanan gerilim referans gerilimini (DAC çıkışı) aşar aşmaz karşılaştırmacı çıkışı YÜKSEK duruma geçerek sayacı ikilik olarak saydırır. İkilik sayılar ilerledikçe DAC çıkışındaki referans gerilimi, basamak basamak artar. Referans geriliminin analog giriş işaretini geçmesiyle, karşılaştırmacı çıkışında üretilen DÜŞÜK, sayacı durdurur. Sayacın bu andaki içeriği, referans gerilimini analog giriş işaretinden daha büyük yapan en az basamak sayısına eşittir ve doğal olarak analog giriş değerini temsil eder. Denetim devresi bu sayıyı tutuculara yükler ve sayacı sıfırlayarak, girişi bir kez daha örnekleyecek yeni bir sayma sürecini başlatır. Bu yöntem flaş yönteminden daha yavaştır çünkü giriş işaretinin en yüksek olduğu durumda çevirme işlemi yapılmadan önce sayacın sıfırdan başlayarak bütün sayıları sayması gerekir. Bu, 8-Bit kod üreten bir sistemde 256 sayaç durumu demektir. Şekil-10.13'te 4-bitlik bir dönüşüm gösterilmiştir. Çizimden de görüleceği gibi, her örnek için sayaç sıfırdan başlayarak, referans gerilimi analog girişten büyük olana dek saymakta ve çevirme süresi de uygulanan gerilimin değerine göre değişmektedir.



Şekil-10.16 8-bitlik sayısal-yokuş ADC

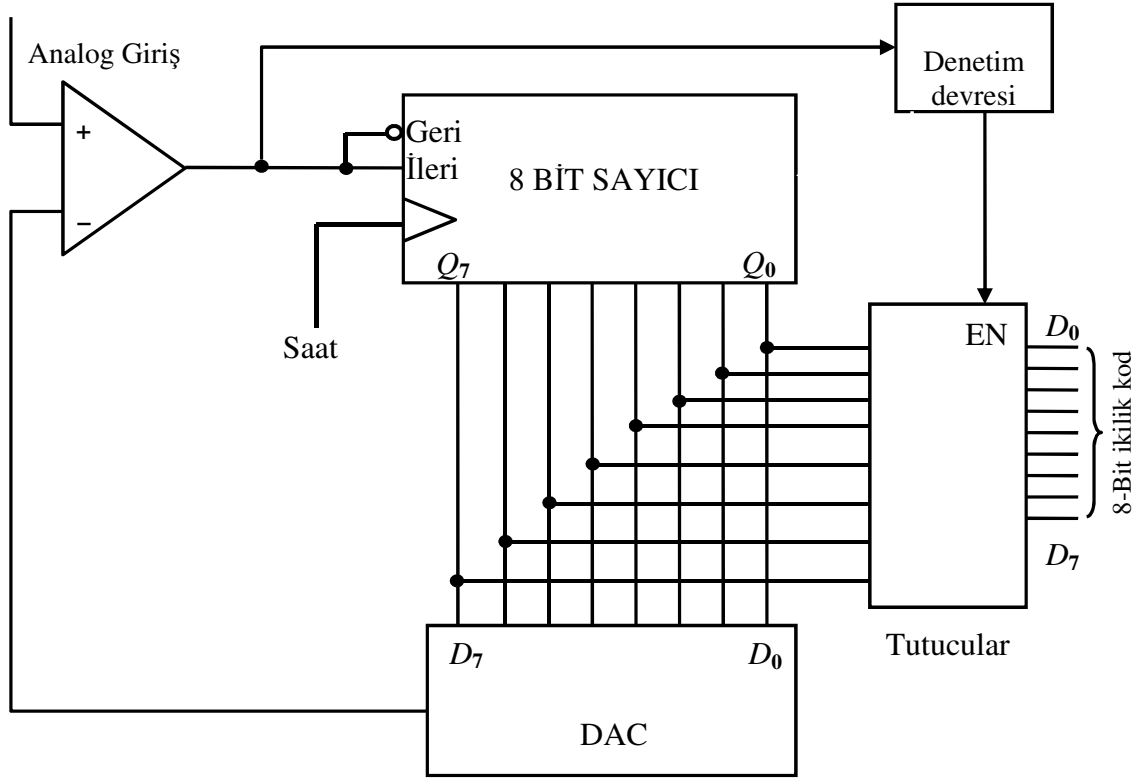


Şekil-10.17 Yokuş yöntemi kullanılan 4-bit ADC de çevirme sırasında üretilen basamak dalgaları.

10.2.3 İZLEYEN ANALOG-SAYISAL ÇEVİRİCİ

İzleme (tracking) yönteminde de yokuş yöntemine benzer olarak bir ileri-geri sayaç ve bir DAC kullanılmıştır. İzleme yönteminde sayaç, alınan her örnekten sonra sıfırlanmadığı,

bunun yerine giriş işaretini izleme eğiliminde olduğu için çevirme süresi yokuş yöntemine göre daha kısadır. Şekil-10.18’de izleyen ADC’nin blok şeması gösterilmiştir.



Şekil-10.18 8-bitlik izleyici ADC

DAC çıkışındaki referans gerilimi analog girişten daha az olduğunda karşılaştırmacı çıkışında YÜKSEK vardır ve sayaç ileri yönde saydırılır. Sayacın ilerlemesi, referans gerilimi analog işarete yetişene dek sürer ve bu anda karşılaştırmacı çıkışı DÜŞÜK olarak sayacı geri saydırmaya başlar. Analog giriş gerilimi azalıyorsa, sayaç da onun değerini izleyerek geri sayar. Giriş geriliminin değeri artıyorsa sayaç bu kez ileri sayar. Analog giriş değişmiyorsa, sayaç bir ileri bir geri sayarak yine bu değeri izler. İki ikilik değer arasında oluşan bu salınım, yöntemin en belirgin sakıncasıdır. İzleme yöntemiyle çevirme işlemi sonucu üretilen dalga biçimi, Şekil-10.19’da 4-bitlik bir çevirici için çizilmiştir. Bazı bölgelerde analog işaret ile sayısal işaretin oldukça farklı olduğuna dikkat ediniz.

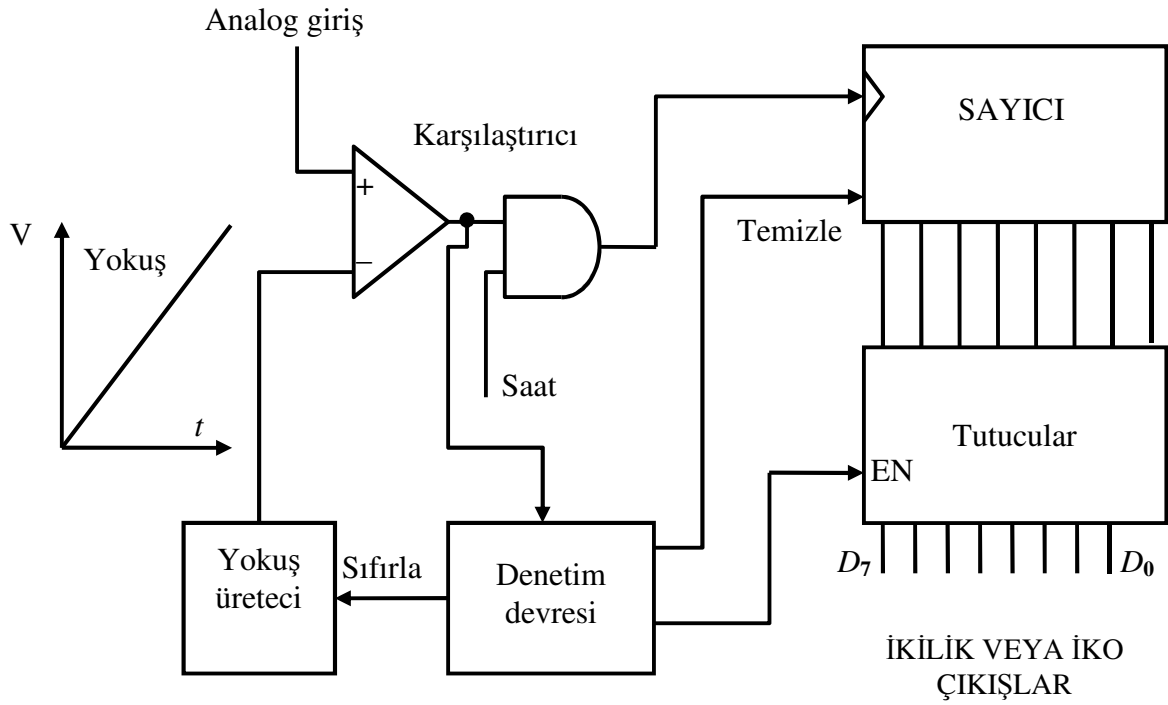


Şekil-10.19 İzleyen ADC’de izleme işlemi ile üretilen dalga biçimi.

10.2.4 TEK-EĞİMLİ ANALOG-SAYISAL ÇEVİRİCİ

Tek eğimli (single-slope) çevirme devresinde, yokuş ve izleyici yöntemlerinde olduğu gibi DAC kullanılması gerekmez. Bu devre gereksindiği sabit eğimli referans gerilimini, doğrusal bir yokuş üretici ile sağlar. Yöntemin devresi Şekil-10.20’de verilmiştir. Çevirme döngüsünün başlangıcında, sayaç sıfırlanmış durumda ve yokuş üretici çıkışı da 0V değerindedir. Bu noktada analog giriş gerilimi referans geriliminden yüksektir ve karşılaştırıcı çıkışında YÜKSEK seviye vardır. Karşılaştırıcı çıkışındaki YÜKSEK seviye, sayacı saatler ve yokuş üreticini başlatır.

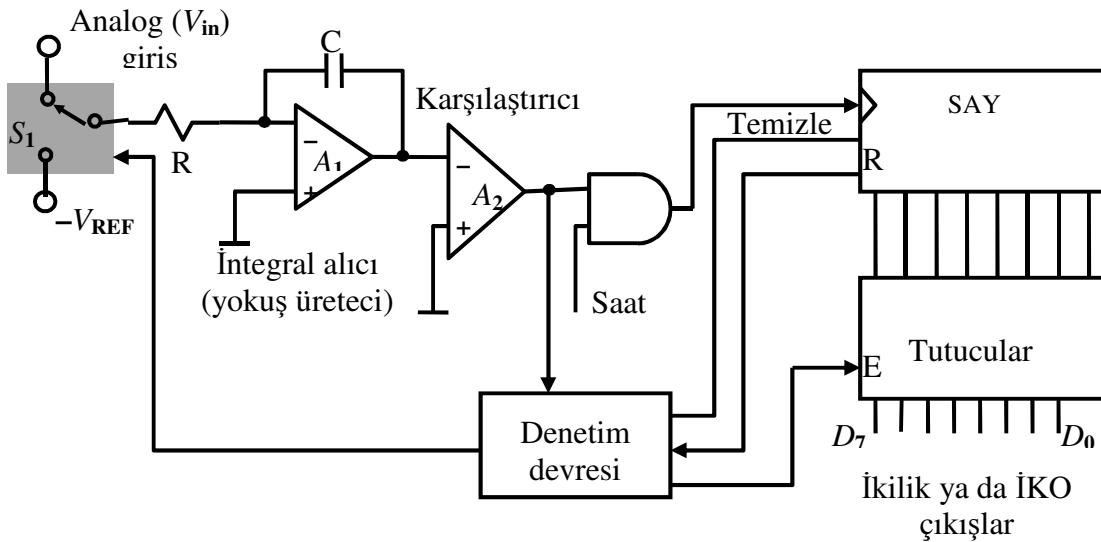
Yokuş, analog girişe eşit olana dek yükselecek ve eşitlik sağlanınca sıfırlanarak bu andaki ikilik ya da İKO sayısı, denetim devresi tarafından tutuculara yüklenecektir. Yokuş eğiminin 1V/ms ve analog giriş geriliminin de karşılaştırma noktasında 2V olduğunu varsayalım. Karşılaştırma anında yokuş gerilimi de 2V olacak ve üreteç de 2ms’dir çalışıyor olacaktır. Karşılaştırıcı çıkışı 2ms’dir YÜKSEK olduğuna göre, sayaca da 200 saat vurumu ($f_{\text{saat}}=100\text{kHz}$ varsayılarak) gönderilmiş olacaktır. Tam karşılaştırma noktasında, sayaç çıkışı onluk 200 değerindedir. Uygun bir ölçekleme ve kod çözme ile bu ikilik sayı, 2.00V olarak gösterilebilir. Bazı sayısal voltmetrelerde bu temel yöntem kullanılmaktadır.



Şekil-10.21 Tek eğimli ADC

10.2.5 ÇİFT EĞİMLİ ANALOG SAYISAL ÇEVİRİCİ

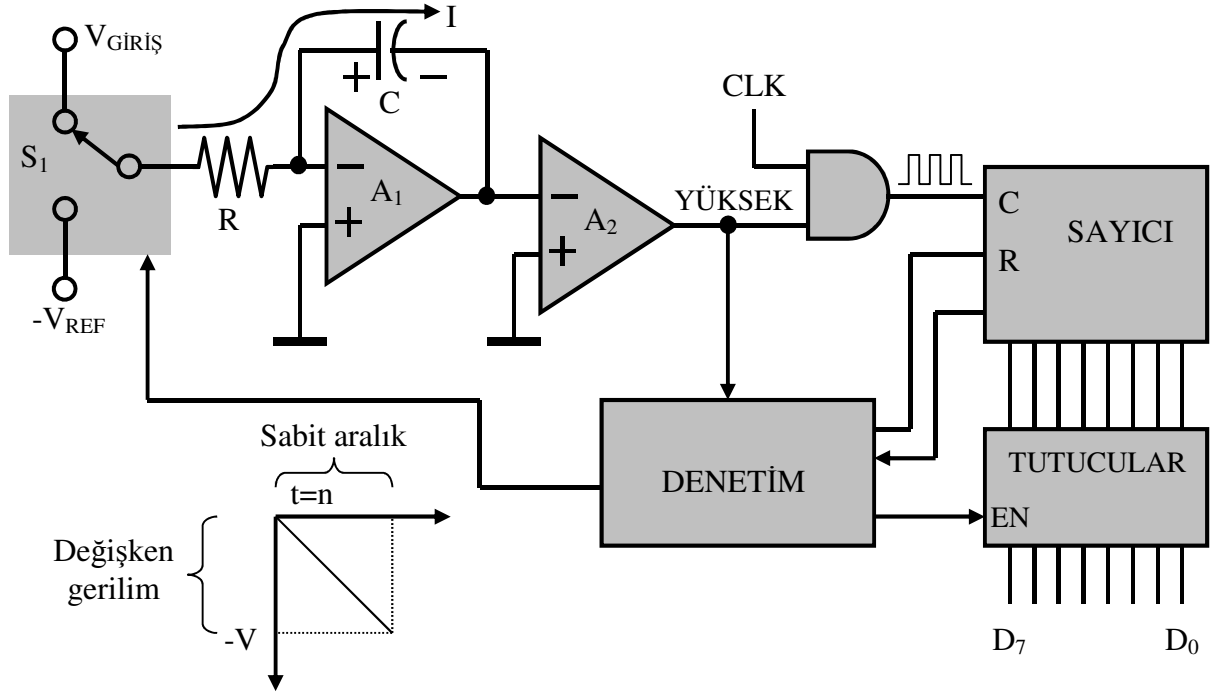
Bu yöntemin çalışma ilkesi, biri değişken biri sabit eğimli olmak üzere iki ayrı yokuş kullanılması dışında bir önceki devre ile benzerdir. Bu yöntem sayısal voltmetrelerde ve diğer ölçme aygıtlarında yaygın olarak kullanılmaktadır.



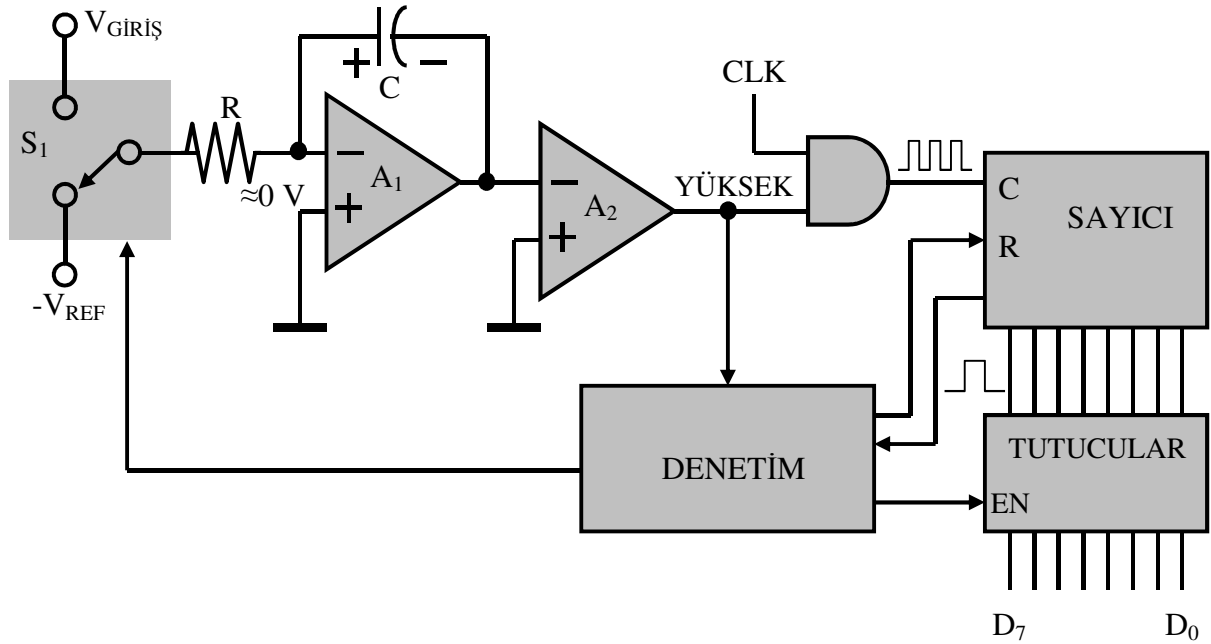
Şekil-10.22 Çift-eğimli ADC.

Çift-eğimlilik özelliğini oluşturmak için bir yokuş üretici-integral alıcı (ramp generator-integrator) kullanılır. Şekil-10.22’de çift-eğimli bir analog-sayısal çevirme işleminin nasıl gerçekleştiği açıklanmıştır. Sayıcı integral alıcı çıkışlarının sıfır olduğu durumda, giriş seçme anahtarı S_1 üzerinden artı değerli bir analog giriş işareti uygulandığını düşünelim.

A_1 OPAMP'ının negatif girişi sanal toprak olduğundan ve V_1 geriliminin bir süre değişmeyeceğini varsayarak R direnci ve C sığacı üzerinden sabit bir akım geçeceğini söyleyebiliriz. Bu akım sabit olduğundan, C sığacı doğrusal olarak dolacak ve sonuçta A_1 in çıkışında eksiye giden doğrusal bir gerilim yokuşu belirecektir (Şekil-10.23) Sayaç belirlenen sayıya ulaştığı zaman sıfırlanacak ve denetim devresi eksi referans gerilimini ($-V_{REF}$) A_1 OPAMP'ının negatif girişine verecektir. Bu noktada sığaç, girişteki analog değer ile orantılı bir gerilime ($-V$) dolmuştur (Şekil-10.24).



Şekil-10.23 Sabit aralıkta değişken gerilime bağlı, negatif yokuşu elde edilmesi.



Şekil-10.24 Sabit aralıkta negatif yokuşun sonu sayıcı sıfırlanır, S_1 anahtarın konumu değiştirilir.

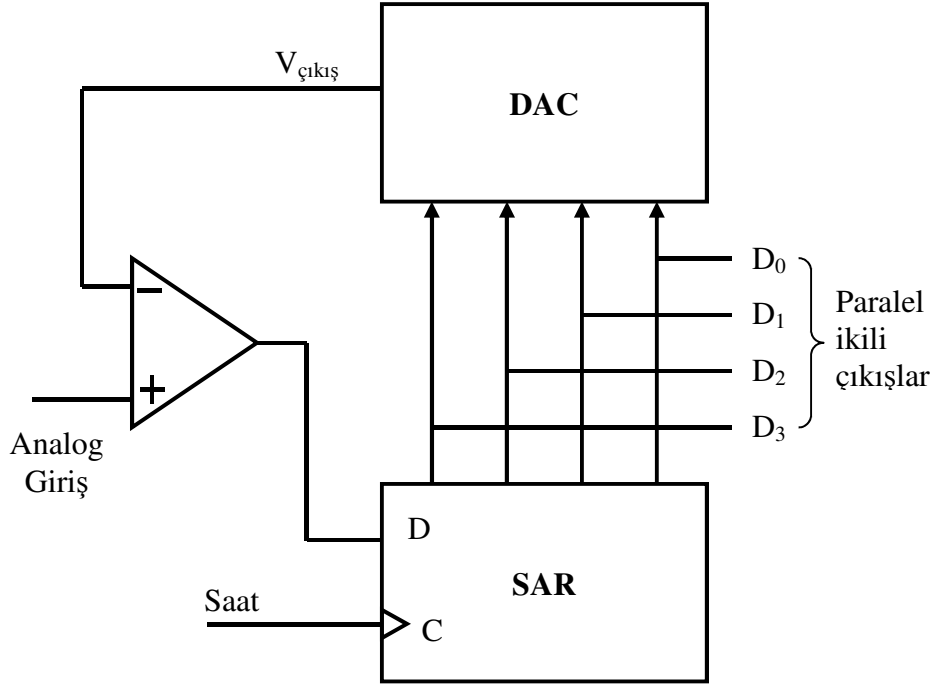
[illegible]

10.2.6 ARDIŞIK YAKLAŞIM ADC

Şekil-10.27’de 4-bitlik ardışık-yaklaşımlı analog-sayısal çeviricinin devresi verilmiştir. Burada bir DAC, bir karşılaştırmacı ve bir de ardışık-yaklaşım yazacı (successive-approximation register–SAR) kullanılmıştır.

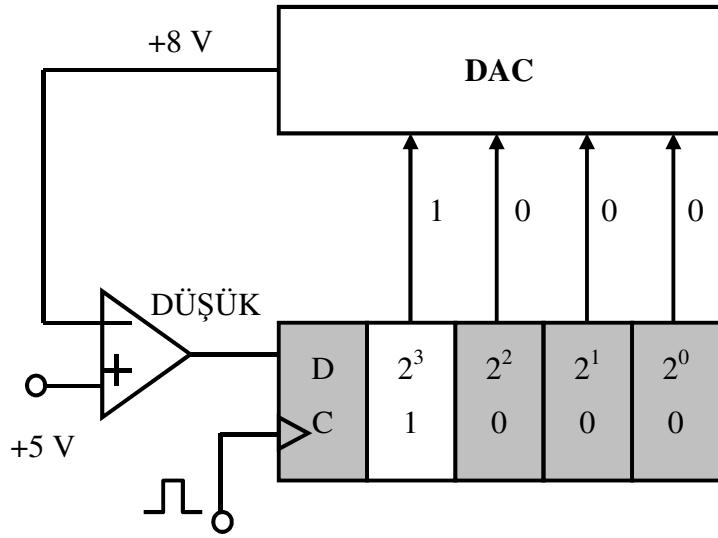
Sistemin çalışmasını 4 bitlik çevirme işlemiyle açıklayacağız. SAR yazacı 4 bitlik yaklaşım sayısının belirlendiği ve kesin sonucun elde edildiği yazacıdır. Bu yazacın kelime uzunluğu sistemin bit sayısını belirler. DAC giriş bitleri, YDB'den (MSB) başlanarak her adımda sadece sırası gelen bit bir yapılır. DAC çıkışından elde edilen analog işaret giriş işareti ile karşılaştırıcı kullanılarak karşılaştırılır. Karşılaştırıcı çıkışından YÜKSEK seviye alınırsa bu bit bir olarak korunur, eğer DÜŞÜK seviye elde edilirse bu bit temizlenir. Tüm bitler yaklaşım işlemine sokulduktan sonra analog giriş işaretinin karşılığı SAR içerisinde elde edilir. DAC çıkışı daha büyükse karşılaştırıcı çıkışı DÜŞÜK seviye, daha küçükse YÜKSEK seviye olur.

4 bit sistemin çalışması Şekil-10.28’de gösterilmiştir. Şekil-10.28 (a)’da analog giriş işaretinin büyüklüğü 5 Volt kabul edilerek en yüksek değerlikli bit “1” yapılmıştır. DAC çıkışından bu durumda 8 V çıkış elde edilir, DAC çıkışı analog girişten daha büyük olduğu için karşılaştırıcı çıkışı DÜŞÜK seviye olur ve 2^3 değerlikli bit temizlenir. Bunun anlamı girişteki gerilimin 8V’tan küçük olduğudur.

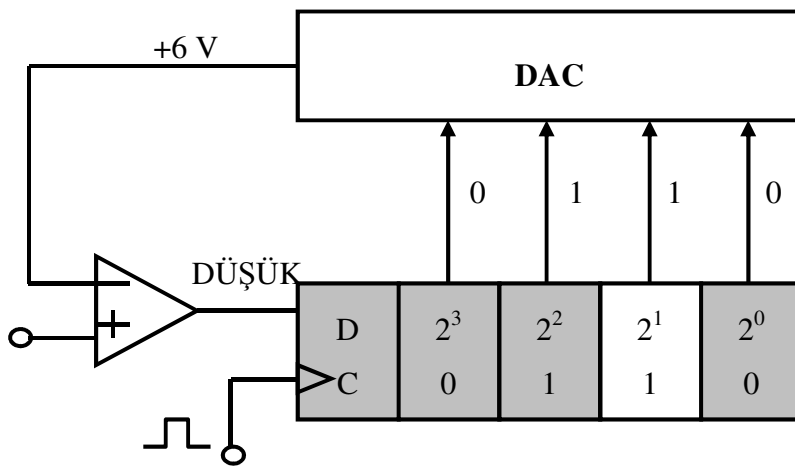
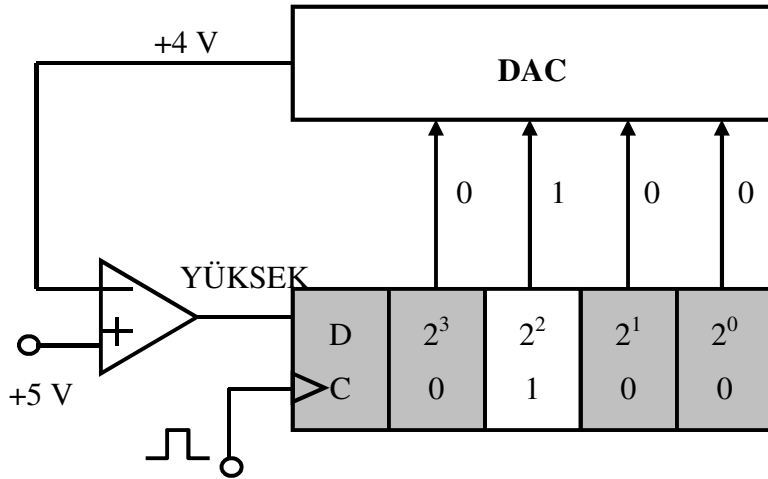


Şekil-10.27 Ardışık-yaklaşım çevirme işlemi.

İkinci adımda 2^2 ağırlıklı bit “1” yapılarak DAC girişine uygulanır, çıkıştan elde edilen gerilim analog giriş işaretinden küçük olduğu için karşılaştırıcı çıkışı YÜKSEK seviye olur ve bu bit kurulu olarak kalır. Bakınız şekil-10.28 (b). Üçüncü adımda 2^1 ağırlıklı bit kurulur, DAC girişine ikilik 6 sayısı uygulandığı için çıkışından elde edilen 6 Volt giriş işaretinden büyük olduğu için karşılaştırıcı çıkışı DÜŞÜK seviye olur ve bu bit temizlenir. Bakınız şekil-10.28 (c). Son olarak da 2^0 ağırlıklı bit kurulur, DAC çıkışından elde edilen 5 volt girişteki analog işaret ile eşit olduğu için karşılaştırıcı çıkışı YÜKSEK seviye olur ve bit kurulu olarak bırakılır. Bakınız şekil-10.28 (d). Dört adımın sonunda paralel çıkışlardan analog girişin karşılığı olan ikilik sayı elde edilir. Aslında dönüşüm sırasında çıkışa ikilik kodlar şekil-10.27’de olduğu gibi doğrudan verilmez. Çıkışta diğer tüm devreler ile birlikte çalışabilmesi için üç konumlu tamponlar yer alır. Bu tamponlar her dönüşüm sonunda izinlenir ve ikilik sayısal object dosya sadece çevrim işlemi bittikten sonra çıkışa aktarılır. Blok şemada basit olması açısından gösterilmemiştir. Dönüşüm süresinin sabit olması mikroişlemcilerle birlikte kullanımı kolaylaştırır.

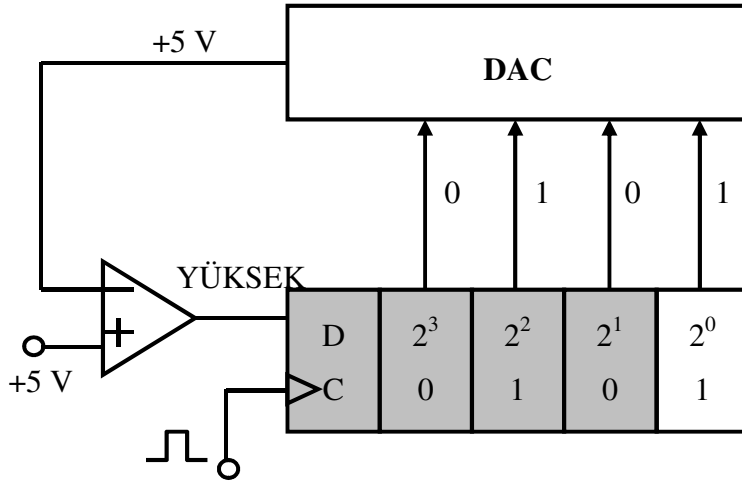


(a) 1. Adım



(b) 2. Adım

(c) 3. adım.



(d) 4. adım.

Şekil-10.28 Ardışık-yaklaşımın adımları.

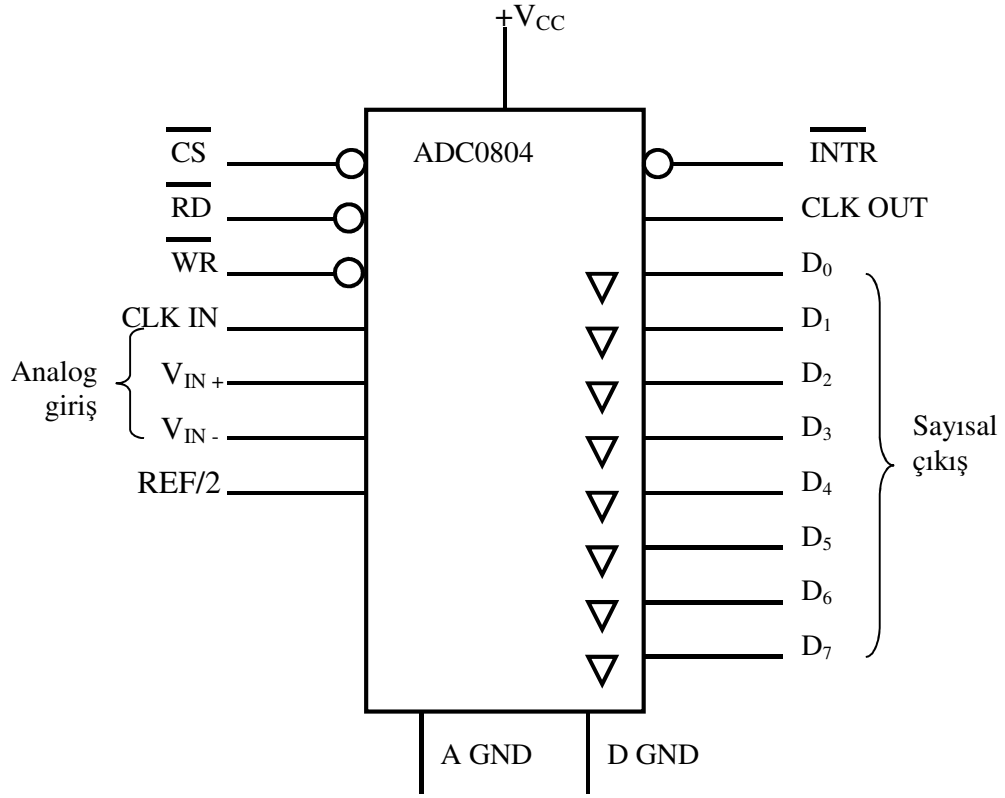
10.2.7ÖRNEK ADC

Bu kısımda National Semiconductor firması tarafından üretilen ADC0804 analog-sayısal çeviricisi incelenecektir. Tümdevrenin mantık simgesi Şekil-10.29’da gösterilmiştir. Tek bir +5 Volt kaynaktan beslenen bu ADC’de tümdevre içerisinde osilatör devresi yer almaktadır. Çözünürlüğü 8 bittir ve çevrim süresi 100 μ s’dir. Aynı zamanda bu ADC’nin çıkışları üç konumlu tamponludur ve mikroişlemci ile birlikte kullanılabilir. Tekdüzeliliği de iyidir.

ADC0804’ün çalışması şöyledir; 256 dirençten oluşan bir DAC, bir karşılaştırıcı ve bir 8 bit SAR’dan oluşur. 2^8 değerlikli bittten başlayarak tüm 8 biti kurarak SAR’ın içeriğini belirler. Bu işlem 64 saat çevrimi gerektirir. Çevrimin sonunda SAR’ın içeriği çıkış tutucularına verilir. INT/ çıkışını DÜŞÜK seviyeye çekerek işlemin tamamlandığını diğer birimlere bildirir. Her dönüşüm işlemi başında SAR WR/ girişine uygulanan bir düşen kenar uygulanarak temizlenir. Mikroişlemci ile birlikte kullanılmayacaksa INT/ çıkışı WR/ girişine bağlanarak uyarma işlemini kendi kendine yapması sağlanır. Tüm bu işlemlerin olabilmesi için CS/ girişini sürekli DÜŞÜK seviyede olması gerekir. RD/ girişi ise eğer CS/ DÜŞÜK seviyede ise çıkış üç durumlu tamponları yetkilemek için kullanılır.

REF/2 girişine analog girişe bağlanacak maksimum analog değerin yarısı kadar bir gerilim uygulanır. Genellikle ayar için bu girişe uygulanan gerilime ince ayar yapmak için bir ayar trimpotu yerleştirilir. Bu girişe önerilen değer 2,55V’tur. Böylece girişten bunun iki katı olan 5,10 voltu uyguladığınızda tüm sayısal çıkışların YÜKSEK seviye olur. ADC’nin çözünürlüğünü hesaplamak da kolay olur. Gerekli hesaplamalar için ADC’nin veri yapıtlarına bakınız.

CLK OUT çıkışı ve CLK IN girişleri arasına bir direnç bağlanır, ayrıca CLK IN girişi ile toprak arasına bir kondansatör bağlanarak tümdevre içerisinde yer alan osilatör devresi için gerekli salınım devresi elde edilir. Tetikleme frekansı 500 kHz’e kadar arttırılabilir.



Şekil-10.29 ADC0804 analog-sayısal dönüştürücü.