07-08 SBT final

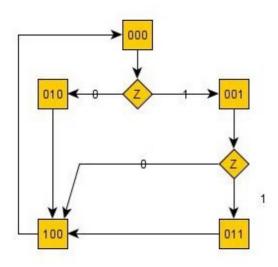
- 1) (15) 128KX8 lik Ram çipleri kullanarak 512Kx16 lık bir ram organize ediniz.
- 2) (15) Üzerinde aşağıdaki işlemlerin gerçekleştirildiği bir kayıtçı tasarlayın. Kayıtçının sadece 1 bitlik kısmını çizmeniz yeterli.

```
S1 S0 işlem
0 0 aşağı kaydırma(shift down)
0 1 paralel yükleme (parallel load)
1 0 değilini alma
1 1 değişiklik yok
```

3) aşağıdaki işlemleri yerine getiren ALU

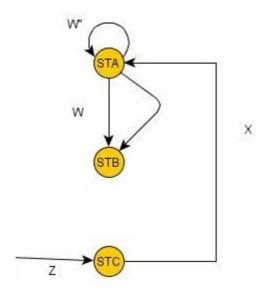
52	SI	50	
1	0	0	A or B
1	0	1	A and B
1	1	0	A xor B
1	1	1	implement A
Cin=C)	Cin=1	
A		A+1	
A+B		A+B+1	
A+B		A+B+1	
В		B+1	

- 4) a)Çok döngülü bilgisayar mimarisi ile tek döngülü bilgisayar mimarisinin farklarını nedenleriyle listeleyiniz.
- b)Çok döngülü mimarilerde bir isa seviyesi komutun nasıl çalıştığını(işletildiğini) açıklayın.



- 5) Sol tarafta ASM çizgesi verilen sistem için kontrol ünitesini
- a) (15) one flip flop per state
- b) (10) sequence registers and decoder metodları kullanılarak tasarlayınız.

- 1) Register transferlerini gerçekleştiren devre çizin.
- 2)8 bitlik paralel yüklemeli sayacın girdi ve çıktıları, fonksiyon tablosu ve bu 8 bitlikten oluşturulan 48 bitlik bir paralel sayaç
- 3)a)8192 bitlik bir ram 16 bitlik kaç kelime alır.
 - b)64 kelimelik bir ram
 - i)Normal olarak gerçekleştirilirse kaç decoder kullanılır.
 - ii) coinsition mod olarak gerçekleştirilirse decoder büyüklükleri ne olur kaç tane kullanılır.
- 4)a)Aşağıdaki için durum tablosu yap.
 - b) One flip flop per state ile gerçekleştir.



5) Aşağıdaki durumu gerçekleştiren 4 bitlik devrenin 1 bitini çiz.

S1 S2 Cin = 0 Cin = 1

0 0 F=A'+B F=A'+B+1

 $0 \quad 1 \quad F=B \quad F=A$

1 0

1 1

VİZE 2008-2009

- 1) state diagram verilmis
- a flip flop per state ile cozumle
- b sequence and decoder ile cozumle
- 2) $512k \times 16$ kullanarak $2M \times 32$ elde ediniz (8 register her satırda 2 tane 4 satır)
- 3)32 bitlik bir inst. Var bunun 111 farklı komut tanımlanmış, 32 tane register var
 - a) kaç tane işlem tanımlanabilir 2^7=128>111 (7 bit)
 - b)register için kaç bir kullanılır 2⁵=32 (5 bit)
- c)opearand unsigned tır alabileceği min max değeler 7+5=12 32-12=20 bit operand için 1 bit sign için .19 bit kalır .. min -2^19 max $+2^19$
- 4) single cycle kontrol mekanizmasını üniteleri çizerek açıklayınız.

5)	s1 s0	operation
	0 0	paralel load
	0 1	complement
	1 0	shift up
	1 1	shift down

multiplexlar kullanarak tasarla.. sadece 1 bit göstermek yeterli

2008-2009 Final sram dram farkları

- -single cycle ın dezavantajları..multi cycle da bu ekliklikler nasıl giderilmiştir açıkla.
- -multi cycle daki control unit i çiz açıkla ne işe yarar..
- -asm chart vermiş..state diagram çiz.. oneflipflop ve sequencedecoder e göre çözumle
- -4 tane işlem vermiş.. f=x+y+Cin şeklinde kitapta örnek var.. A ve B inputları var ve elde ye göre fonksiyon değer uretiyo..bunun devresini çiz..

2006-2007 final

Buraya yazayım da seneye girerken bi daha bakarım

1) ASM Chart var state'ler, durumlar, çıktılar var. Daha önce sorduğu gibi flip flop

yöntemi bi de başka yöntemle(geçen senelerdekinden bakarız) yapın diyo 2)32 tane bit varmış bunlar. 2 register'ın 6 biti var, 13 tane operand var

bi de 7 bit de başka bi şey. Altında da 3 tane sorusu var adres kaç tane olur,

operandın alabilceği maks. min. değerler kaçtır falan.

- 3) Verdiği aritmetik işlemleri(A-1, A+B) gibi yapacak bişey...
- 4) Single'la multinin kontrol mekanizmalarının farklarını uniteleri çizerek açıklayanız.

biraz daha detay

1) one ff per state ve sequence.... Yöntemiyle

SO state i: $X1=0 \rightarrow S1$ e gider

X1=1 ve $X2=0 \rightarrow S1$ e gider

X!=1 ve $X'=1\rightarrow S2$

S1 state i :koşulsuz S0 a gider

S2 :X1=1 iken S1

 $$\rm X1=~0~i\,ken~yi\,ne~S1~ama~Z1=1~atayarak.~Iki~tane~Z1~Z2~$ çıktıları da var.

X1 iki ayrı yerde koşul yaratma için geçiyor. (s0-s2 arası ve s2-s1 arası)

2)32 bitlik bir inst. Var bunun 7 biti opcode, iki tane 6 şar bitlik register alanı var

ve 13 bitlik operand alanı

- a) kaç tane işlme tanımlanabilir
- b) kaç tane register adresleneiblir
- c) opearand unsigned tır alabileceği min max değeler
- 3)Bu soru kitaptaki 10-3/10-4 un bir benzeri veriler değişik sadece 4)4 'te B-4 Kartalı nın dediği
- ***biraz daha farklı anlatım**
 - 1) Kitaptaki 10.3 ün benzeri (3th edition)
 - 2) Şekilde ASM chart var
- a) One flip-flop per state
- b) Serial Registers and Decoder
 - 3) Single Cycle ve Multiple Cycle'ın kontrol ünitelerinin arasındaki farkı çizerek açıklayın.
 - 4) 32 bitlik memory'de 7 bitlik komut bölümü, 2 tane 6'şar bitlik register ve 13 bitlik operand bulunmaktadırç

Buna göre:

- a) Kaç farklı komut yazılabilir?
- b) Kaç farklı register tanımlanabilir?
- c)İşaretsiz operandın maksimum ve minimum değerleri ne olmalıdır?

2005 Final a) In what circumstances multiple cycle microprogrammed control is adventagenous over single cycle microprogrammed control?(10) b) Design a multiple cycle microprogrammed control unit for a computer with following properties: -The control memory consists of 512 words of 32 bits -The instruction set consists of 95 instructions. Each instruction has a register field and a 5 bit operand part. The datapath has 16 registers. -Opcode fields of the instructions correspond to the address of the 1st microinstruction of the operation in the control memory. -The alternatives for the address of the next instruction are: -address of the current instruction +1 -the address given in an unconditional branch instruction. -the addres given in an conditional branch instruction testing 2 and N flags. (20) 2) Using a 4 bit counter with paralel load and 4-bit adder, draw the logic diagram with standart graphic symbols that implements the following statements. (20) T1: R1 \leftarrow R1+R2 T1T2: R1 \leftarrow R1+1 3) What is the difference between a dynamic and static RAM?A 256 Mbit DRAM uses 4 bit data and has equal length row and column addresses. How many address pins does the DRAM have? (20) 4) Soruda bir tane ASM Chart şekli var.şekli ben çizmiyorum. a) For the ASM chart given in the figure, draw a state diagram representing all states and the transitions between them. (10) b) Implement the control using one flip flop per state method. (10) 5)A system is to have the following set of register transfers, implemented using registers and dedicated multiplexers. Draw a block diagram for the system. (10)

T1 : $R0 \leftarrow R1$

T2 : R3 \leftarrow R1, R1 \leftarrow R4, R4 \leftarrow R0

T3 : R2 \leftarrow R3, R0 \leftarrow R2 T4: R2 \leftarrow R4, R4 \leftarrow R2

Finall

Hatırladığım kadarıyla

1)(20)4 tane fonk. verdi bu fonksiyonları veren bir rom yapın dedi.

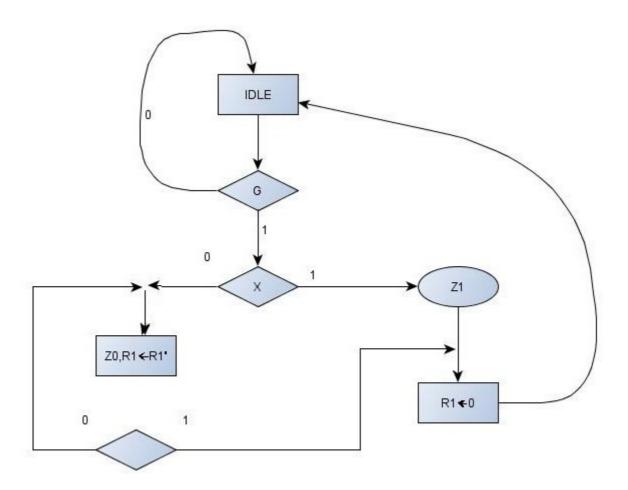
$$A(x,y,z) = \sum_{m} M(3,6,7)$$

$$B(x,y,z) = \sum_{m} M(0,1,4,5,6)$$

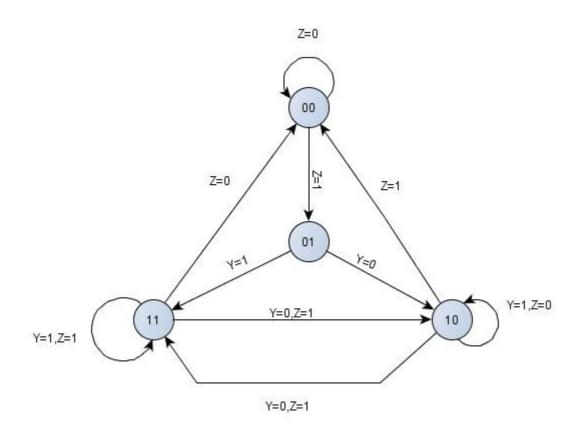
$$C(x,y,z) = \sum_{m} M(2,3,4)$$

$$D(x,y,z) = \sum_{m} M(2,3,4,7)$$

- 2)(15)Aşağıdaki asm chart verildi buna bakarak
 - (01)a)kac tane durum vardır
 - (02)b)kac tane input(girdi) vardır
 - (02)c)kac tane output(çıktı) vardır
 - (10)d)state diagramını ciziniz



- 3)(20)Aşağıdaki state diagram verilmis (10)a)flip flop per state ile cozumle
 - (10)b) sequence register and decoder ile cozumle



- 4)(20)single cycle ve multiplecycle devrelerinin ISA kodunu nasıl çalıştırdıgını yazınız (gibi birşey)
- 5)(25)5 tane atama verilmis bunları yapan bir donanım ciziniz.

:R5<-- R1+R2 Х'К XK :R5<-- R1-R2 S1'S0' :R6<-- R5

:R6<-- shift right R5(SrR5) S1'S0 :R6<-- shift righr R5(SlR5) S1S0'

X' yazılan X degil demek. ise yararsa ne mutlu

05-06 Vize-1

- 1) Aşağıdaki bellekler için adres genişliği ne olmalıdır? a) 256Kx64 b) 32Mx32
- 2) 64Kx8'lik RAM yongaları ve decoder kullanarak 256Kx32'lik bir RAM tasarlayınız.
- 3) Bir tane 4 bitlik paralel yüklemeli sayaç kayıtçı ve bir 4 bitlik toplayıcı kullanarak aşağıdaki transfer işlemlerini gerçekleştiren devrenin mantık diyagramını çiziniz.

C1: R1 <-- R1+R2

C1C2:R1 <-- R1+1

4) MUX kullanarak aşağıdakileri gerçekleştiren datapath çiziniz.

Ca :R0 <-- R1

Cb :R3 <-- R1, R1<-- R4, R4<-- R0

Cc :R2 <-- R0, R0<-- R2

Cd :R2 <-- R4, R4<-- R2

*7.28;7.31;7.22 (3th edition)

06-07 Vize

- 1) Verilen kayıtçı transfer işlemlerini aşağıdaki yöntemlerle gerçekleştiriniz:
- a)(15) Kayıtçılara adanmış çoklayıcılar yöntemi(dedicated multiplexers method) ile
- b)(15) Bir çoklayıcı tabanlı veri yolu yöntemi(one multiplexer based bus) ve 1 kayıtçıdan diğerine doğrudan bağlantı kullanarak

Ca:R1<--R0

Cb:R0<--R1, R2<--R0

Cc:R1<--R2, R0<--R2

2)

- a) (10) Static RAM ve Dynamic RAM'ı veriye ulaşma şekillerine göre karşılaştırınız.
- b) 64Kx16'lık RAM çipleriyle 256Kx32'lik RAM elde ediniz.
- 3) Şu ASM'yi çizin:

Sistem G sinyali ile başlar. Eğer G=0 ise IDLE state geri döner. G=1 ise iki clock cycle içinde R1 ve R2'ye aynı değer yüklenir. Yüklemeden sonra:

XY=00 ise R0<--R0-1

XY=01 ise R0<--R0+1

XY=10 ise R1<--R1-1

XY=11 ise R1<--R1+1

yüklemeleri yapılır. Ardından E sinyali 0 ise IDLE'a geri dönülür. 1 ise yeniden yükleme yapılır.

- -ASM'yi çizdikten sonra "Sequence Registers and Decoders" metodu control ünitesi tasarlayınız.
- 4) ASM şekli verilmiş. One flip-flop per state ile control unit tasarlayın.