

# ディジタルICの特性

## 1 目的

ディジタル集積回路の一つである TTL IC の特性を測定し、その動作を理解する。

## 2 原理

バイポーラ・トランジスタを用いたディジタル IC の代表的なものに ECL と TTL がある。ECL がトランジスタの活性領域を利用するのに対し、TTL はトランジスタの飽和領域と遮断領域を行き来させることでスイッチング動作を実現する。

代表的な TTL 素子である 2 入力の NAND の回路を図 1 に示す。入力部はマルチエミッタ・トランジスタにより構成される。入力の各エミッタに接続されているダイオードは回路保護のためである。T2 により位相反転をするとともに順方向電圧降下によるレベルシフトを行っている。出力回路は T3 と T4 で構成されてる。T4 は出力波形の立ち上がりを改善するプルアップ・トランジスタである。この形式をトーテムポール型という。

図 1: 2 入力 NAND の回路

### 2.1 伝達特性

入力電圧と出力電圧の関係を伝達特性という。

2 入力 NAND の一方の入力へ約 5V を加えたまま、もう一方の入力へ加える電圧を  $V_i$ 、出力電圧を  $V_o$  として典型的な  $V_i$ - $V_o$  を図 2 に示す。

図 2: 2 入力 NAND の回路

## 2.2 入力特性

典型的な入力電圧  $V_i$  対入力電流  $I_i$  の関係を図 3 に示す。入力特性も図中の点 a,b,c で区切られる 4 つの領域に分かれるが、点 a の左は保護用のダイオード D1 が順バイアスとなっている状態であり。点 b~c は T1 が飽和状態から遮断状態へ変位するところである。回路動作によっては ab 間と点 c の右が重要である。

図 3: 入力特性

## 2.3 出力特性

入力電圧  $V_i$  が低い場合と、 $V_i$  が高い場合とに分けて考える。

### 2.3.1 入力電圧が低い場合

入力電圧が低い場合には T1 が飽和状態にあるため、T2,T3 は遮断状態である。このとき T4 に活性状態、飽和状態のいずれかである。T3 が遮断状態であるので、T3 へ流れる電流は無視できるものとして考える。

### 2.3.2 入力電圧が高い場合

T3 が飽和状態、T4 が遮断状態である。

## 3 実験方法

TTL ファミリ中の 7400 は 1 つのパッケージに 4 個の NAND 回路を集積した IC である。実験で用いるのは、14 ピンの DIP でピンの接続は図 4 のとおりである。

図 4: 7400 のピン接続

### 3.1 入力特性

測定回路を図 5 に示す。 $V_A=0$ 、 $5V$  の両方につき、 $V_i=0\sim 5V$  に対する  $I_i$  を測定する。測定結果を表と図にまとめる。

摺動抵抗器は  $1\sim 1.5K\Omega$  のものを用い、摺動子-GND 間が  $400\Omega$  以上になるよう設定する。 $V_i$  は安定化電源で調節する。特性曲線の特徴が確認できるよう測定点を選ぶ。

$V_i$  が  $V_{cc}$  を超えないよう注意する。 $I_i$  の方向に気を付け電流計の接続極性を入れ替える。

図 5: 7400 のピン接続

### 3.2 伝達特性

測定回路を図 6 に示す。 $V_i=0\sim 5V$  に対する  $V_o$  を測定する。測定結果を表と図にまとめる。

摺動抵抗器は  $1\sim 1.5K\Omega$  のものを用い、摺動子-GND 間が  $400\Omega$  以上になるよう設定する。 $V_i$  は安定化電源で調節する。特性曲線の特徴が確認できるよう測定点を選ぶ。

$V_i$  が  $V_{cc}$  を超えないよう注意する。測定する NAND 回路の出力を他の NAND 回路の 2 つの入力へ接続する。

図 6: 伝達特性測定回路

### 3.3 出力特性

$V_i$  大  $V_i$  が大きいときの測定回路を図 7 に示す。摺動抵抗器  $R$  と電源  $E$  を調節し、 $I_L=0\sim$ 約  $50\text{mA}$  で変えたときの  $V_o$  を測定する。測定結果を表と図にまとめる。

電流は回路へ流れ込むことに注意する。過大な  $I_L$  を流さないよう注意する。電源を投入する前に  $R$  は最大、 $E$  は最小となっていることを確認する。 $I_L$  は  $40\text{mA}$  を越えるところから、 $I_L$ - $V_i$  曲線が急上昇することに注意を払い、 $V_o$  が  $0.7\text{V}$  を越えないようにする。

$V_i$  小  $V_i$  が小さいときの測定回路を図 8 に示す。摺動抵抗  $R$  を調節し、 $I_L=0\sim$ 約  $30\text{mA}$  で変えたときの  $V_o$  を測定する。測定結果を表と図にまとめる。

前の測定と電流計の挿入位置が異なることに注意する。過大な  $I_L$  を流さないよう注意する。電源を投入する前に  $R$  が最大となっていることを確認する。

図 7: 出力特性測定回路 ( $V_i$  大)

図 8: 出力特性測定回路 ( $V_i$  小)

## 4 使用器具

使用器具を表 1 に示す。

表 1: 使用器具

器具名	規格	製造会社	その他
直流電源装置	18V/0.7A 521C	METRONIX	B-N 127
直流電源装置	18V/0.7A 521C	METRONIX	B-N 187
直流電圧計	30V/10V/3V/1V/0.3V	YOKOGAWA	い-Q
直流電圧計	30V/10V/3V/1V/0.3V	YOKOGAWA	-
直流電流計	10mA/30mA/100mA/300mA/1000mA	YOKOGAWA	い-P 365
直流電流計	10mA/30mA/100mA/300mA/1000mA	YOKOGAWA	い-P 373
摺動抵抗	TYPE D-5,DNPS 0.4,OHMS 1500	YAMABISHI	い-U 165
TTL	HD77400P	-	-

## 5 実験結果

### 5.1 入力特性

$V_A=0, 5V$  の両方につき、 $V_i=0\sim 5V$  に対する  $I_i$  を測定する。測定結果を表 2 と表 3、図 9、図 10 に示す。

表 2:  $V_A=0$  のときの入力特性の測定結果

$V_i[V]$	$I_i[\mu A]$
0.010	-20.40
0.040	-17.60
0.050	-14.75
0.060	-11.95
0.080	-9.40
0.115	-6.35
0.130	-3.40
0.160	-1.40
0.180	0.00
0.20	1.05
1.00	1.60
2.00	1.70
3.00	1.75
4.00	2.25
5.00	2.25

表 3:  $V_A=5$  のときの入力特性の測定結果

$V_i[V]$	$I_i[\mu A]$
0.24	-742
0.54	-684
0.84	-612
0.98	-504
1.02	-430
1.14	-350
1.20	-268
1.34	-178
1.42	-96
1.60	0.00
1.70	1.40
1.80	1.45
2.00	1.50
3.00	1.55
4.00	1.60
5.00	1.70

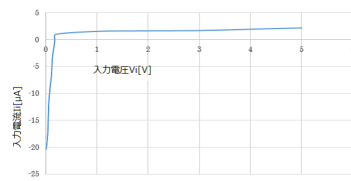


図 9:  $V_A=0$  のときの入力特性の測定結果



図 10:  $V_A=5$  のときの入力特性の測定結果

$V_A=0$  のときは  $V_i$  が約  $0.2V$  のときから変化しなくなっていることが分かる。 $V_A=5$  のときは  $V_i$  が  $1.6V$  からほとんど変化しなくなっていることが分かる。

## 5.2 伝達特性

$V_i=0\sim 5V$  に対する  $V_o$  を測定する。測定結果を表 4 と図 11 にまとめる。 $V_i$  が約 1.32 のあたりか

表 4: 伝達特性の測定結果

$V_i[V]$	$V_o[V]$
0.34	3.70
0.58	3.58
0.68	3.42
0.80	3.24
0.96	3.04
1.24	2.40
1.28	2.22
1.32	1.98
1.34	0.22
1.38	0.16
1.40	0.04

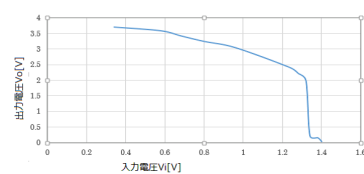


図 11: 伝達特性の測定結果

ら急激に  $V_o$  が低下するかが分かった。

## 5.3 出力特性

- (1)  $V_i$  大 摺動抵抗器  $R$  と電源  $E$  を調節し、 $I_L=0\sim$ 約 50mA で変えたときの  $V_o$  を測定する。測定結果を表 5 と図 12 にまとめる。



表 5:  $V_i$  が大きいときの出力特性の測定結果

$I_i[\text{mA}]$	$V_o[\text{V}]$
0.0	0.056
3.8	0.100
9.0	0.150
14.6	0.200
22.0	0.250
28.2	0.300
34.2	0.350
39.8	0.400
44.2	0.450
46.6	0.500
50.0	0.564

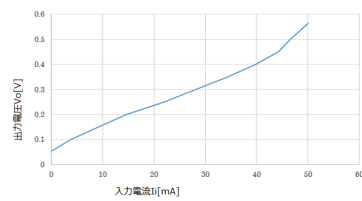


図 12:  $V_i$  が大きいときの出力特性の測定結果

$V_i$  が大きいとグラフは比例に近い右肩上がりのグラフになることが分かった。

- (2)  $V_i$  小 摺動抵抗  $R$  を調節し、 $I_i=0\sim$ 約 30mA で変えたときの  $V_o$  を測定する。測定結果を表 6 と図 13 にまとめる

表 6:  $V_i$  が小さいときの出力特性の測定結果

$I_i[\text{mA}]$	$V_o[\text{V}]$
2.10	3.30
4.90	3.04
8.95	2.54
13.0	2.00
16.10	1.54
20.10	0.98
22.25	0.60
25.50	0.08

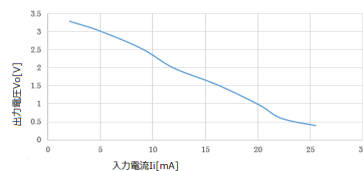


図 13:  $V_i$  が小さいときの出力特性の測定結果

$V_i$  が小さいときは右肩下りのグラフになることが分かった。

## 6 考察

- (1) 実験結果と規格表の値とを比較検討する。  
実験結果の値と規格表の値がほぼ一致しているため実験は正確に行われていたことがわかった。
- (2) 伝達特性の測定で、NAND の出力をべつの NAND の入力へ接続した理由。  
NAND の位置を変えることによって電圧計の接続を並列にし、電圧計の故障を防ぐため。
- (3) 7400 のファンアウトはいくつか。  
 $400/20=20$   
よって 20
- (4) 出力特性の 2 種の測定で電流計の位置が異なる理由。  
電流計は直列に接続しなければ故障してしまうため、直列になるようにするために位置が異なる。

## 7 まとめ

ディジタル集積回路の一つである TTL IC の特性を測定し、その動作を理解した。