w	Control1	RF1	RF2	RF3	RF4
ICache4 ICache5	L1_4	Core13	Core14	Core15	Core16
ICache3 IC	L1_3	Core9	Core10	Core11	Core12
ICache2	L1_2	Core5	Core6	Core7	Core8
[Cache1	L1_1	Core1	Core2	Core3	Core4