

a “27FFF h”, e a terceira na faixa de “28000 h” a “2FFFF h” (ver Figura 3.10.4). Empregue a construção “WHEN ELSE”.

3.10.7 Repita o Exercício 3.10.6 empregando a construção “WITH SELECT”.

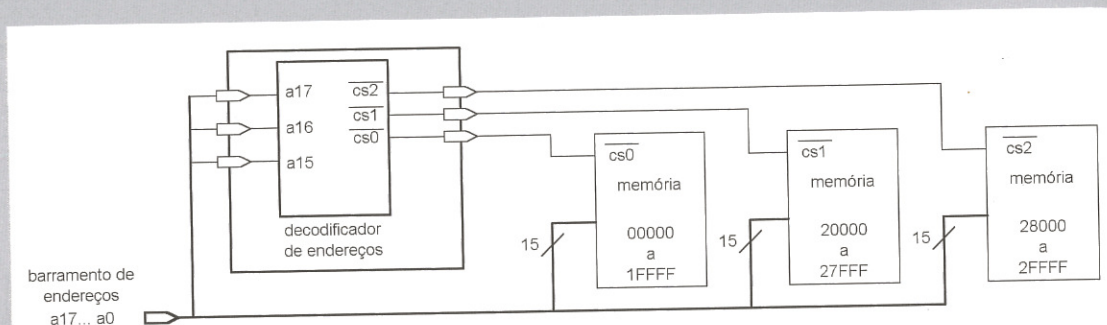


Figura 3.10.4 Ilustração para os Exercícios 3.10.6 e 3.10.7.

3.10.8 Apresente o código de um conversor do código BCD, *binary-coded decimal*, para um mostrador de sete segmentos. Os segmentos são acionados em nível lógico alto.

3.10.9 Com base na Figura 3.10.5, desenvolva o código descrevendo o sistema contendo um decodificador BCD para sete segmentos e um circuito de seleção. A descrição deve ser dividida em dois blocos, um contendo o decodificador, e o outro bloco, o circuito de seleção. Os mostradores são acionados em nível baixo, e os segmentos acionados em nível alto.

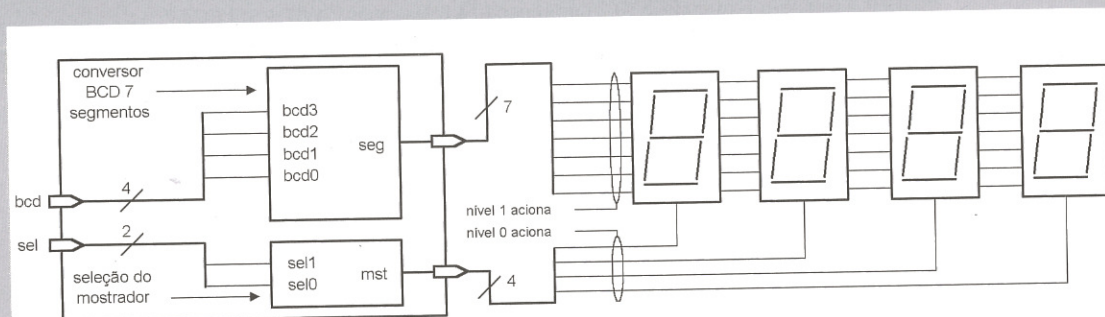


Figura 3.10.5 Ilustração para o Exercício 3.10.9.

3.10.10 Sintetize as descrições criadas para o registrador de quatro bits nos Exercícios 3.10.2 e 3.10.3 e compare os resultados no nível RTL.

3.10.11 Sintetize as descrições criadas para o detector de prioridade nos Exercícios 3.10.4 e 3.10.5 e compare os resultados. Verifique os diagramas gerados no nível RTL e no nível portas lógicas.

3.10.12 Sintetize as descrições criadas para o seletor de memória nos Exercícios 3.10.6 e 3.10.7 e compare os resultados. Verifique os diagramas gerados no nível RTL e no nível portas lógicas.