

3.10 EXERCÍCIOS

3.10.1 Proponha descrições para os circuitos da Figura 3.10.1. Analise a sequência de iterações que devem ser executadas pelo simulador, com base nas formas de onda apresentadas na figura. Note que o atraso de propagação das portas é nulo.

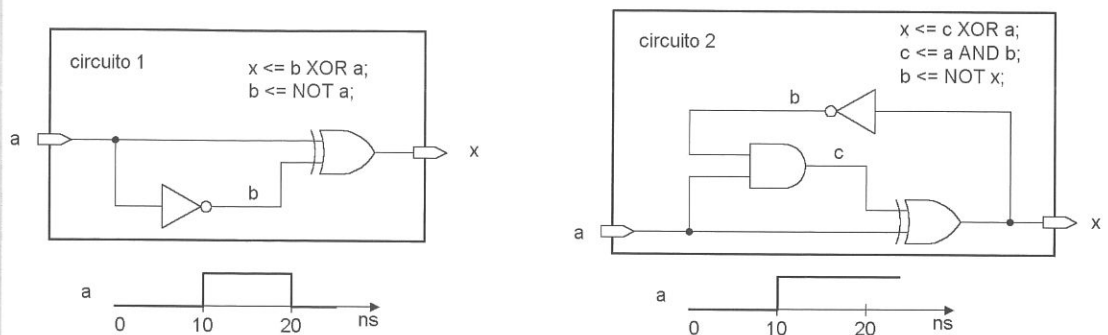


Figura 3.10.1 Exercício 3.10.1.

3.10.2 Apresente o código de um circuito *latch* transparente de 4 bits, conforme ilustrado na Figura 3.10.2, empregando a construção “WHEN ELSE”. As saídas “q” seguem as entradas “d” na condição “en = 1”; na condição “en = 0” a informação é mantida.

3.10.3 Repita o Exercício 3.10.2 empregando a construção “WITH SELECT”.

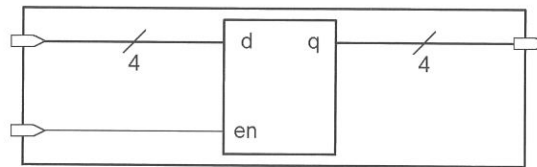


Figura 3.10.2 Ilustração para os Exercícios 3.10.2 e 3.10.3.

3.10.4 Desenvolva o código para um detector de prioridade com quatro entradas empregando a construção “WHEN ELSE”. A entrada de prioridade máxima é “p0”, e a entrada de prioridade mínima é “p3”. O detector deve ser empregado em um sistema microprocessado, no qual quatro periféricos podem solicitar uma interrupção. Uma das entradas em nível alto corresponde a um pedido de interrupção; neste caso, a saída “int” deve ser ativada. Na Figura 3.10.3 é apresentada a tabela-verdade do decodificador.

3.10.5 Repita o Exercício 3.10.4 empregando a construção “WITH SELECT”.



p0	p1	p2	p3	x1	x0	int
1	X	X	X	0	0	1
0	1	X	X	0	1	1
0	0	1	X	1	0	1
0	0	0	1	1	1	1
0	0	0	0	1	1	0

Figura 3.10.3 Ilustração para os Exercícios 3.10.4 e 3.10.5.

3.10.6 Apresente o código de um circuito decodificador para a seleção de memórias. O sistema é composto por três memórias: a primeira respondendo na faixa de endereços de “00000 h” a “1FFFF h”, a segunda na faixa de “20000 h”