

بسمه تعالی فرم معرفی پروژه کارشناس<u>ی</u>



پردیس دانشکده های فنی- دانشکده مهندسی برق و کامپیوتر

۱- عنوان پروژه کارشناسی: طراحی افزونه و مُد Debugger برای پردازنده ۱- RISC-V

۲- مشخصات استاد راهنما و داور

محل اشتغال	مرتبه علمی	نام و نام خانوادگی	مسئوليت
دانشگاه تهران	استاد تمام	زين العابدين نوابي شيرازي	استاد راهنما
		<کنترعلیزاده	داور

٣- مشخصات دانشجو

رشته و تمرکز:

 Λ 1 • 1 9 Λ Ψ V Ψ

شماره دانشجویی:

نام و نام خانوادگی: محمد تقی زاده گیوری مهندسی برق – طراحی سیستم های دیجیتال

۴- نیمسال اخذ واحد پروژه: ترم اول ۱۴۰۳-۱۴۰۳

۵- اطلاعات مربوط به پروژه

الف - تعريف مسئله:

در این پروژه قصد داریم مّد debugger برای پردازنده RISC-V طراحی کنیم که دارای قابلیت امکان توقف برنامه و مشاهده مقادیر ذخیره شده در پردازنده باشد. هم چنین برای زیبایی بصری و راحتی بیش تر در کار با پردازنده، یک محیط گرافیکی با قابلیت کامپایل کردن برنامه به زبان C، اجرا برنامه بر روی پردازنده، و اجرا برنامه در مّد debug به صورت کاملا اتوماتیک طراحی شود.

ب - هدف از طرح مورد نظر و ضرورت انجام آن:

هدف از این طرح، ایجاد قابلیتِ مشاهدهٔ روند اجرا برنامه در پردازنده می باشد تا با ایجاد این امکان، قابلیت debug کردن و مشاهده مقادیر ذخیره شده در پردازنده در این صورت قابلیت عقادیر ذخیره شده در پردازنده در این صورت قابلیت تشخیص منشاء خطا در برنامه بسیار تسهیل می گردد.

ج- روشهای اجرایی انجام پروژه:

طراحي RTL مّد

توصیف سخت افزاری مّد debug

تغییر ساختار پردازنده با تغییر در کد های Verilog توصیف کننده پردازنده Verilog تغییر ساختار پردازنده با تغییر در کد های C# Java و حصیط گرافیکی

د- برنامه زمانی:

- مطالعه درباره نحوه کارکرد مّد Debugger
 - طراحي RTL مّد
- توصیف سخت افزاری مّد debug و ایجاد تغییرات لازم در کد های Verilog توصیف کننده پردازنده RISC-V
 - سنتز سخت افزار debug و تست پردازنده تغییر یافته و رفع مشکلات آن
 - طراحی محیط گرافیکی برای اتومات کردن روند کامپایل، اجرا و debug کردن برنامه بر روی پردازنده

	ه- پروژه در ارتباط با کدام سازمان، واحد صنعتی، پروژه کارشناسی یا ازمایشگاه است:					
	آزمایشگاه سخت افزار (CAD) دکتر نوابی					
	و- مراجع اصلي:					
		DICC V External De	9 9			
			ebug Support Version 0.13			
The RISC-V Instruction Set Manual(Volume I: Unprivileged ISA) – The RISC-V Instruction Set Manual(Volume II: Privileged Architecture) –						
The Rise-v histraction Set Manual (volume II. I IIvnegea Architecture)						
71			ء دانشجو و استاد راهنما	۶- تاریخ و امضا		
اد راهنما:	تاریخ : ۱۴۰۲/۰۷/۱۷		دانشجو: محمد تقی زاده گیوری			
	تاریخ: ۱۴۰۲/۰۷/۱۷					
این پیشنهاد در تاریخ ۱۹ / ۷ / ۲ گرا در بخش کر حرال مطرح و این پیشنهاد در تاریخ ۱۹ این پیشنهاد در تاریخ کا در بخش کروه کرا کیال مطرح و این پیشنها کروه کرا کیال کیال کروه کرا کیال کیال کیال کیال کیال کیال کیال کیا						
یاز به اصلاحات دارد. این نیاز به اصلاحات دارد. این این این و امضاء مد یر گلیشی /گروه						
			🛘 تصویب نشد			
٧- پروژه كارشناسى آقاى/خانم با شماره دانشجويى در تاريخ						
	اوری و با نمرات زیر مورد تصویب قرار گرفت.					
	امضا	نمره	مسئوليت			
	al.	\0, -	استاد راهنما			
		1	(نمره از ۱۰)			
	+ + -	4/0	استاد داور			
	- white		(نمره از ۵)			
	است.	 برای روز پروژه مورد تائید	د ارائه آقای/خانمو	۸- گواهی می شو		
آیا پروژه امکان ارائه عمومی دارد؟ بلی□ خیر□						
امضا استاد راهنما						
٩- پروژه کارشناسی آقای/خانم با شماره دانشجویی در تاریخ						
ارائه و با نمره از ۵ مورد ارزیابی نهایی قرار گرفت.						
نمره نهایی با احتساب ضرایب نمره استاد راهنما، داور و ارزیابها از ۲۰ است.						
نام و امضاء معاون آموزشی دانشکده مهندسی برق و کامپیوتر						