



به نام خدا



دانشگاه تهران

پردیس دانشکده‌های فنی

دانشکده مهندسی برق و کامپیوتر

## آزمایشگاه الکترونیک صنعتی

### مبدل باک

اعضا:

محمد تقی زاده گیوری

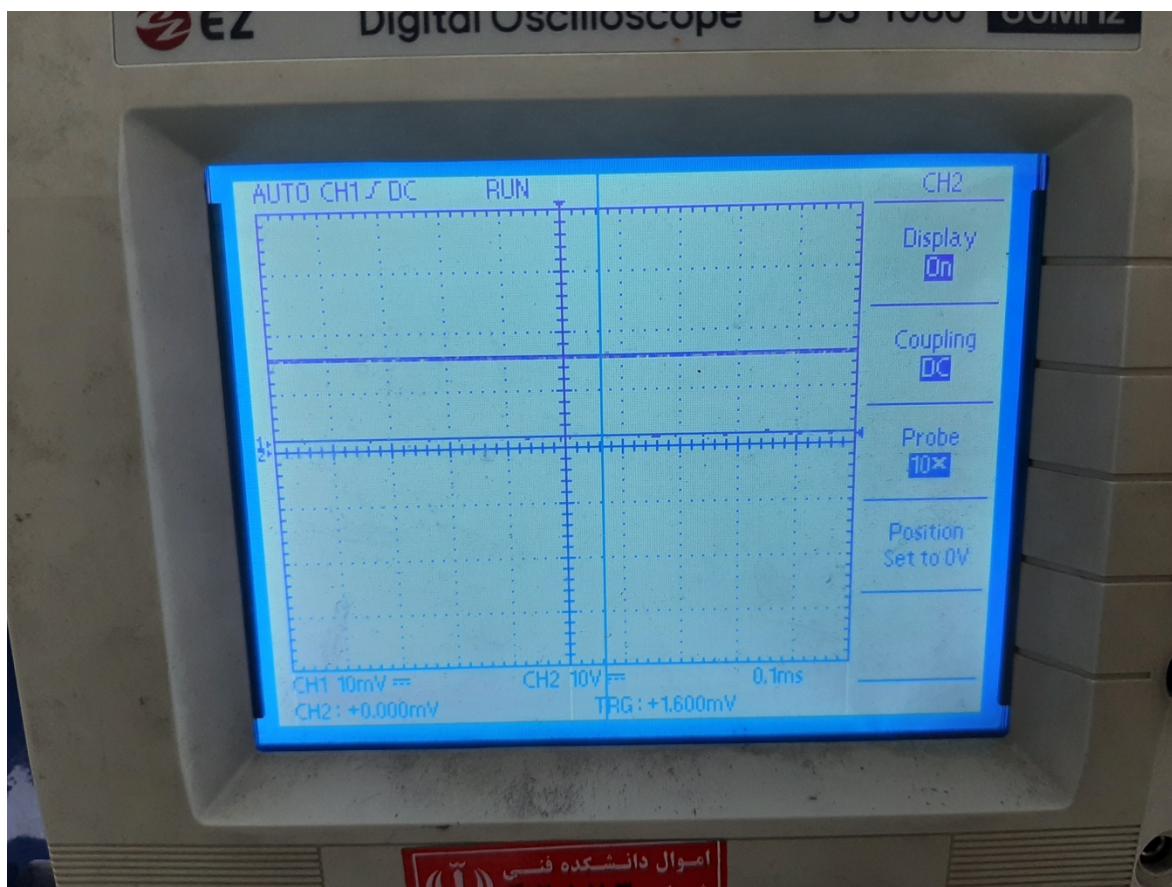
امیر مهدی حبیبی

عرفان حسینی

۱۴۰۲ آبان

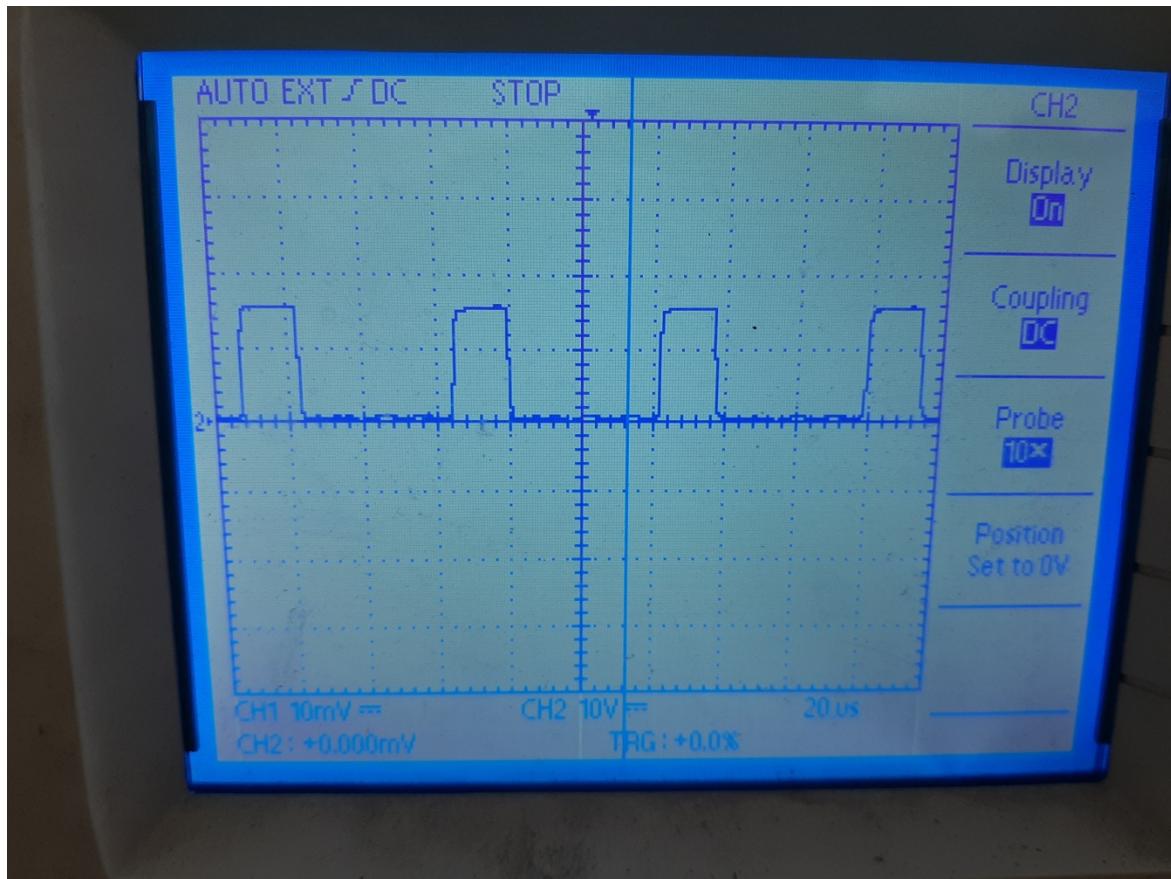
## سوال ۲

ولتاژ ورودی:



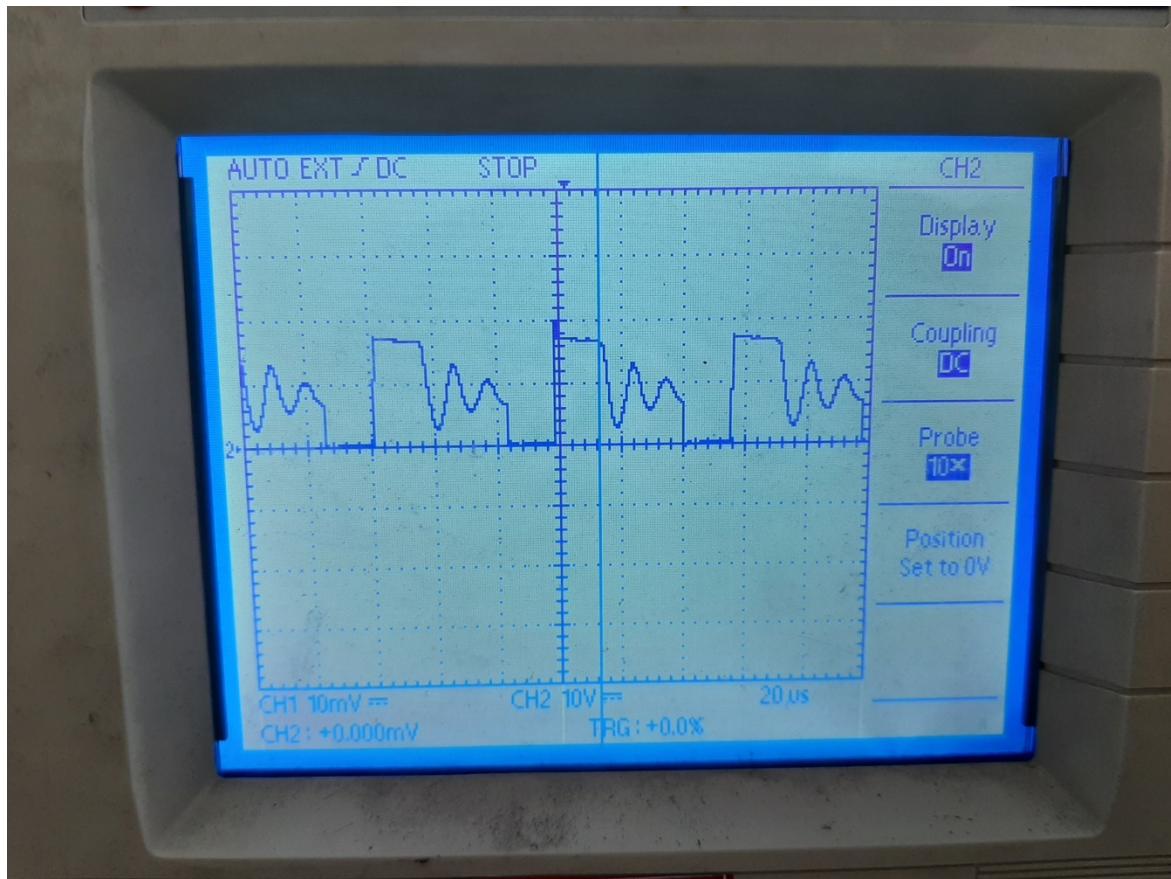
همان طور که در تصویر فوق مشاهده می شود، ولتاژ ورودی برابر با ۱.۵ تا مرربع است که هر مرربع بیانگر ۱۰ ولت است، بنابراین ولتاژ ورودی برابر ۱۵ ولت می باشد.

ولتاژ گیت - امیتر ماسفت:



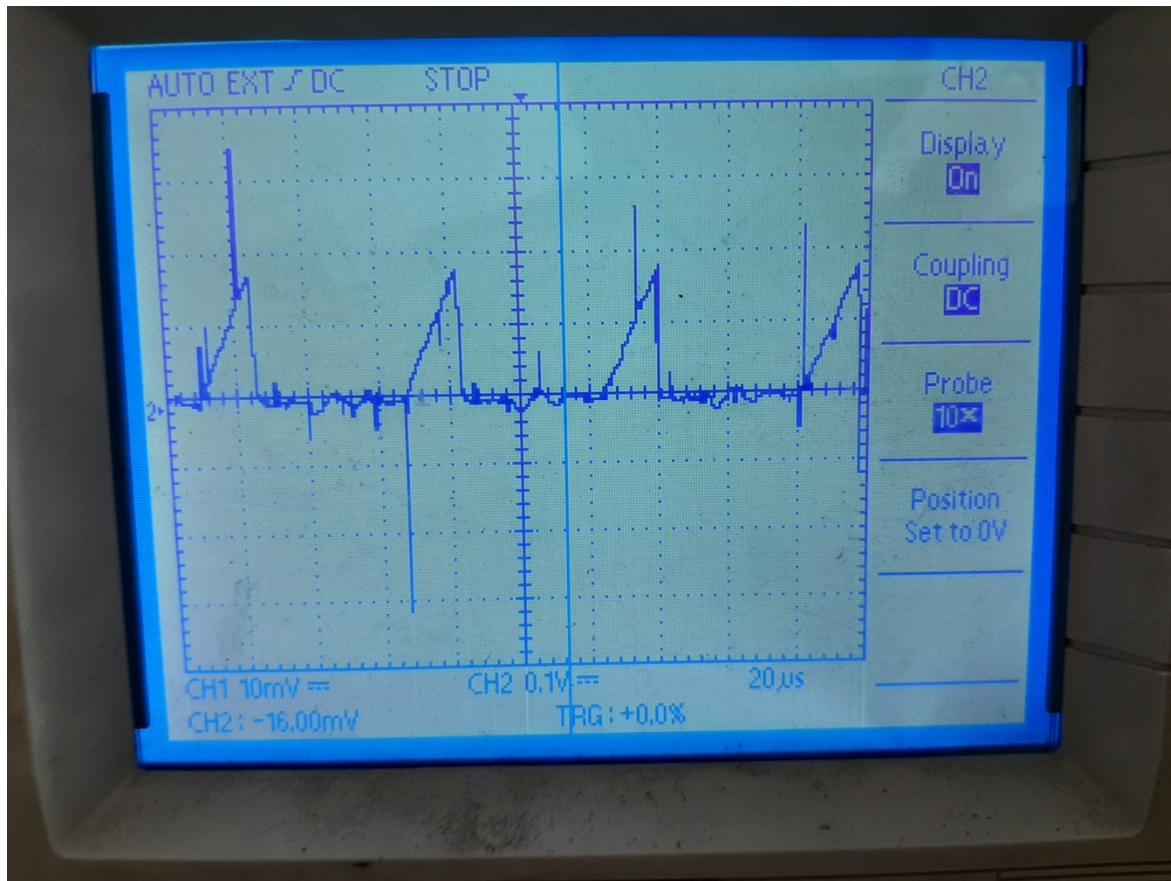
همان طور که در تصویر فوق مشاهده می شود، ولتاژ گیت - امیتر به صورت پالس های مربعی است. هنگامی که این ولتاژ برابر با ۱۵ ولت است، کلید ماسفت روشن شده و جریان را از خود عبور می دهد و هنگامی که ولتاژ برابر صفر ولت می شود، کلید قطع می شود و جریان را از خود عبور نمی دهد.

ولتاژ سوییج الکترونیک قدرت:



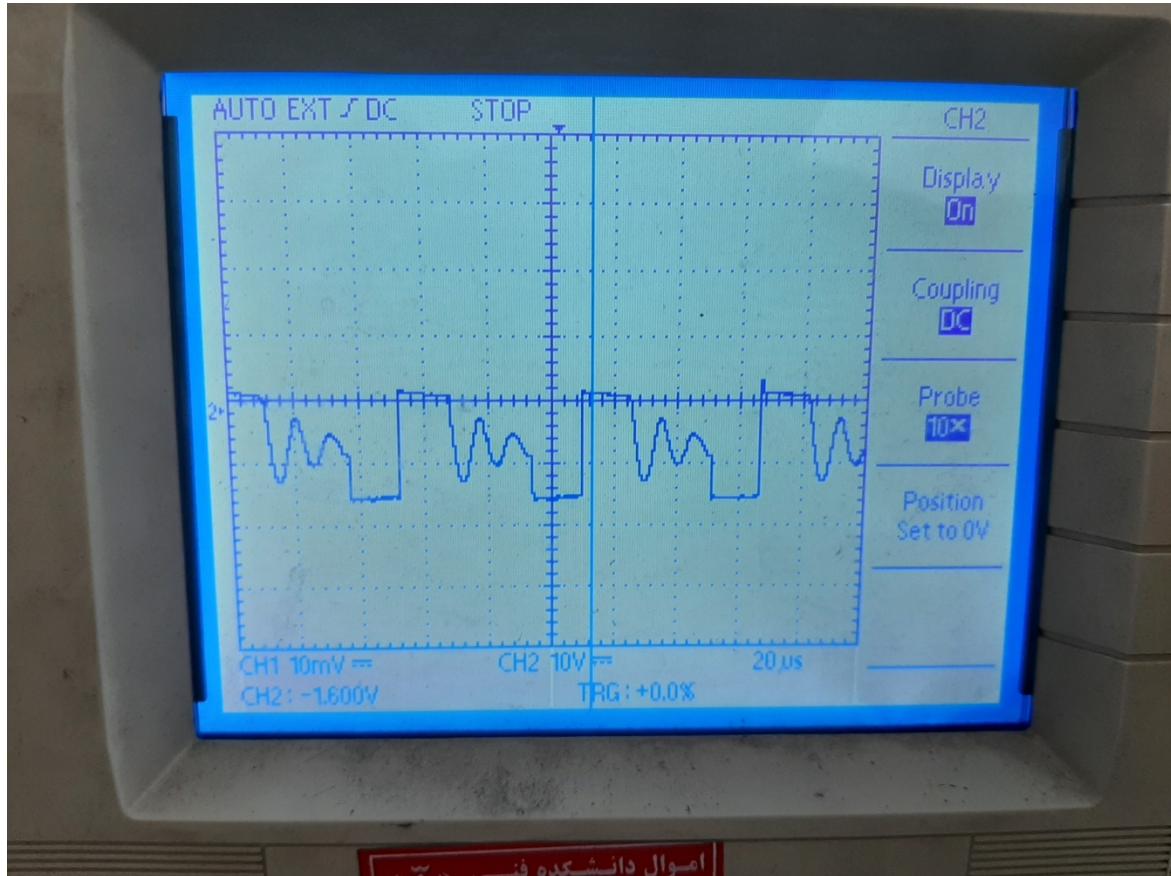
همان طور که در تصویر فوق مشاهده می شود، ولتاژ سوییج الکترونیک قدرت به صورت پالس های مربعی است. هنگامی که این ولتاژ برابر با صفر ولت است، کلید ماسفت روشن است و جریان را از خود عبور می دهد و به همین دلیل ولتاژ سوییج الکترونیک قدرت برابر صفر می شود. هنگامی که ولتاژ برابر ۱۵ ولت می شود، کلید قطع است و جریان را از خود عبور نمی دهد. در این حالت ولتاژ Drain برابر با ۱۵ ولت است در حالی که به دلیل قطع بودن سوییج الکترونیک قدرت، ولتاژ Source برابر صفر ولت است. به همین دلیل در این حالت ولتاژ سوییج الکترونیک قدرت برابر ۱۵ ولت می شود.

جريان سوبيج الكترونيك قدرت:



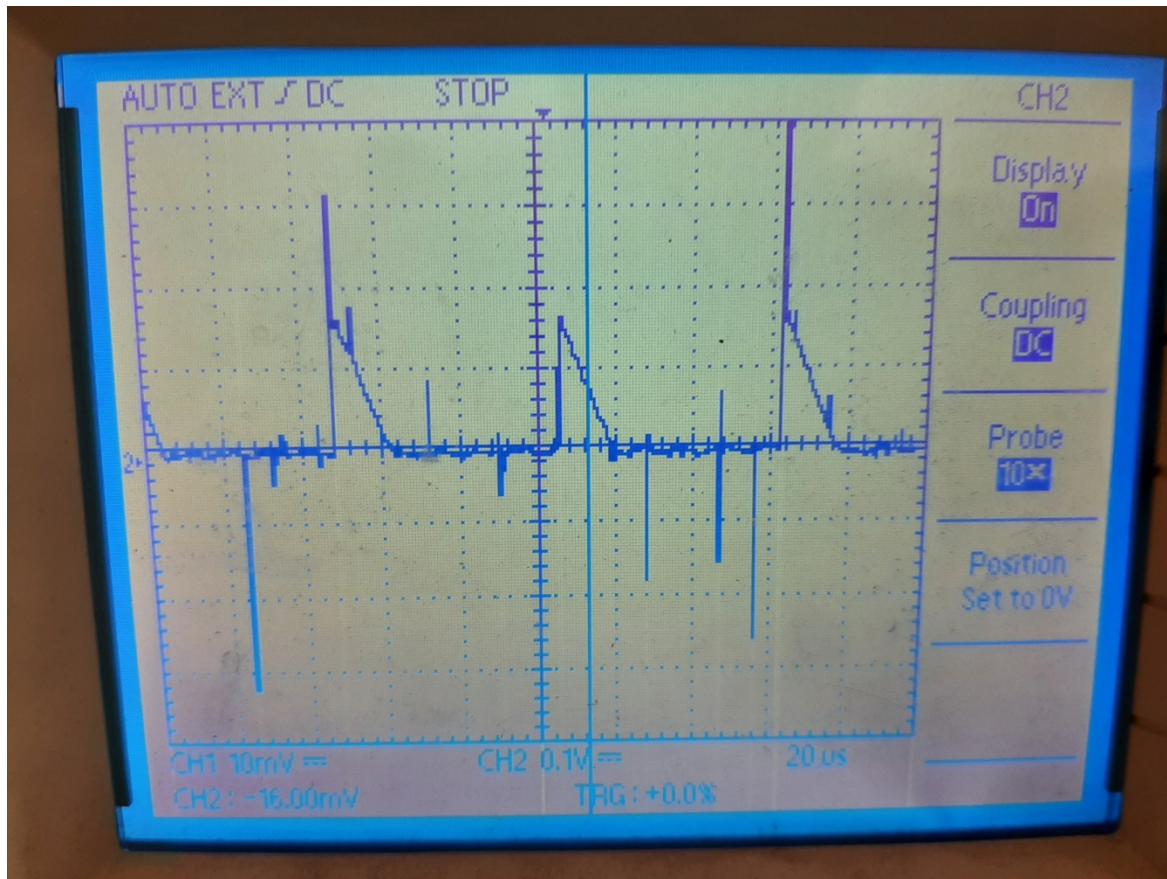
همان طور که در تصویر فوق مشاهده می شود، جريان سوبيج الكترونيك قدرت به صورت پالس های مثلثی (ندان اره ای) است. هنگامی که کلید ماسفت روشن است، جريان از سوبيج الكترونيك قدرت عبور کرده و به علت وجود سلف، با توجه به رابطه  $I' = L\frac{dI}{dt}$  و اينکه ولتاژ  $V$  ثابت و برابر با مقدار  $V_{in} - V_{out}$  است، جريان سوبيج الكترونيك قدرت، که در واقع همان جريان سلف است به صورت خطی شروع به افزایش می کند. به همین دليل جريان به شکل مثلثی است. هنگامی که کلید قطع است. جريان از سوبيج الكترونيك قدرت عبور نمی کند و به همین دليل جريان سوبيج الكترونيك قدرت برابر صفر آمپر می شود.

ولتاژ دیود:



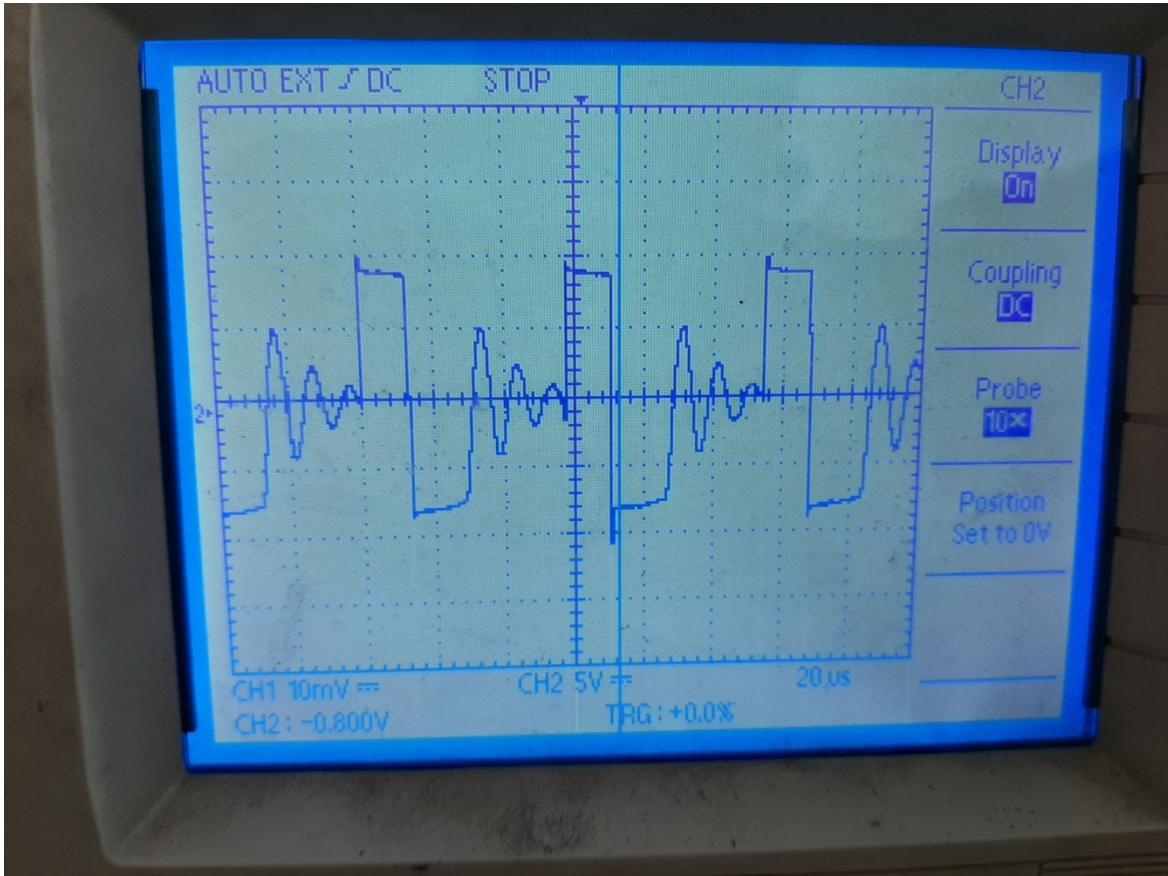
همان طور که در تصویر فوق مشاهده می شود، ولتاژ دیود به صورت پالس های مربعی است. در حالتی که کلید ماسفت قطع است، دیود جریان را از خود عبور می دهد و ولتاژ دیود برابر صفر ولت می شود. در حالتی که کلید ماسفت وصل است، دیود جریان را از خود عبور نمی دهد. در این حالت ولتاژ یک سر دیود که به زمین مدار وصل است، برابر صفر ولت است، چون کلید ماسفت وصل است، ولتاژ کلید برابر صفر است و درنتیجه ولتاژ امیتر ماسفت که برابر با ولتاژ دیگر سر دیود است، برابر ۱۵ ولت می شود. درنتیجه ولتاژ دیود مطابق تصویر فوق، برابر منفی ۱۵ ولت می شود.

جريان دیود:



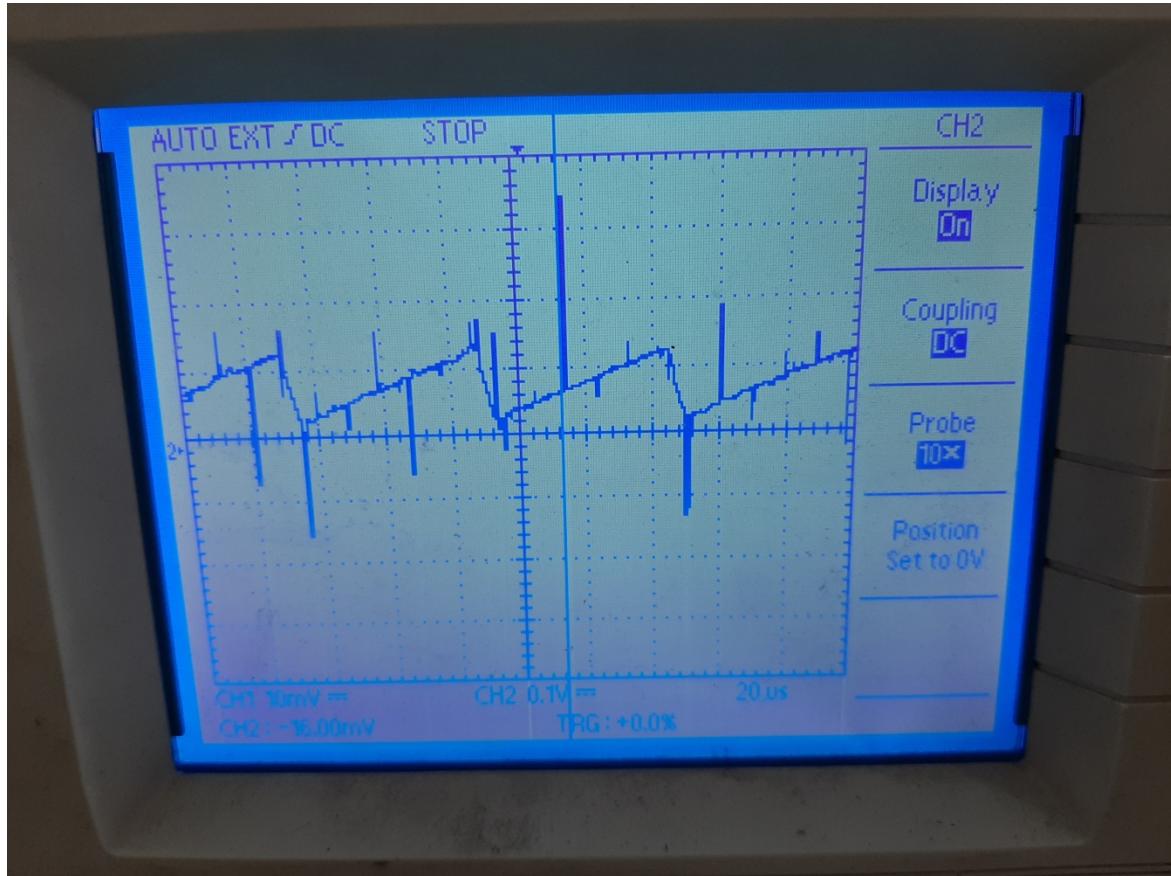
همان طور که در تصویر فوق مشاهده می شود، جریان دیود به صورت پالس های مثلثی (دندان اره ای) است. هنگامی که کلید ماسفت روشن است، دیود جریان را از خود عبور نمی دهد و درنتیجه جریان دیود برابر صفر آمپر است. هنگامی که کلید ماسفت قطع است، جریان از دیود عبور کرده و این جریان برابر جریان سلف می شود. جریان سلف، با توجه به رابطه  $I' = L \frac{dI}{dt}$  و اینکه ولتاژ  $V$  ثابت ( $V_{out}$ ) و منفی است، به صورت خطی شروع به کاهش می کند. به همین دلیل جریان دیود که همان جریان سلف است به شکل مثلثی است.

ولتاژ سلف:



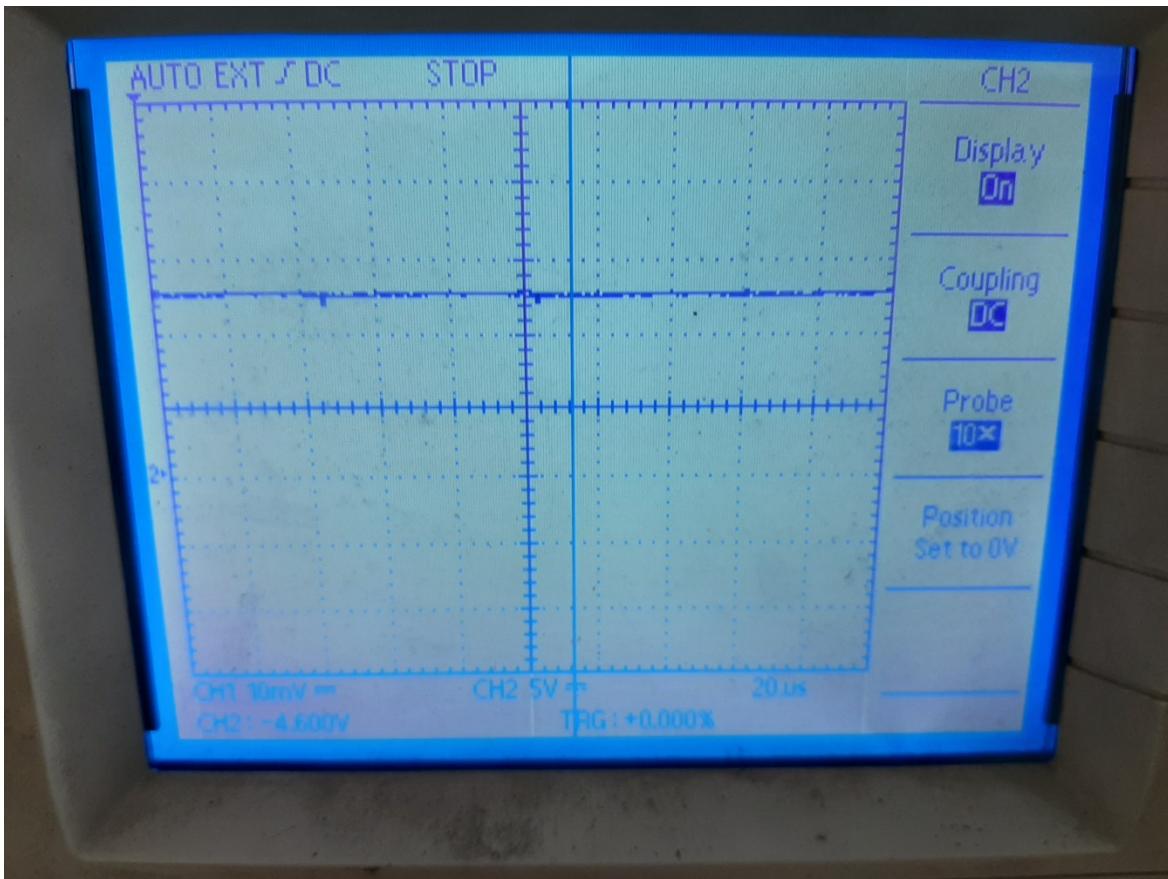
همان طور که در تصویر فوق مشاهده می شود، متوسط ولتاژ سلف برابر صفر است. زیرا اگر متوسط ولتاژ سلف صفر نباشد، جریانی که در هر سیکل به جریان سلف، اضافه می شود، مقداری غیر صفر دارد. بناراین پس از چند سیکل، جریان سلف، آنقدر زیاد می شود که منجر به ناپایداری مبدل می شود. از جایی که مبدل، پایدار است، پس در می یابیم که متوسط جریان ولتاژ سلف باید صفر باشد که درنتیجه آن، مبدل پایدار باقی مانده و ناپایدار نشده است.

جريان سلف:



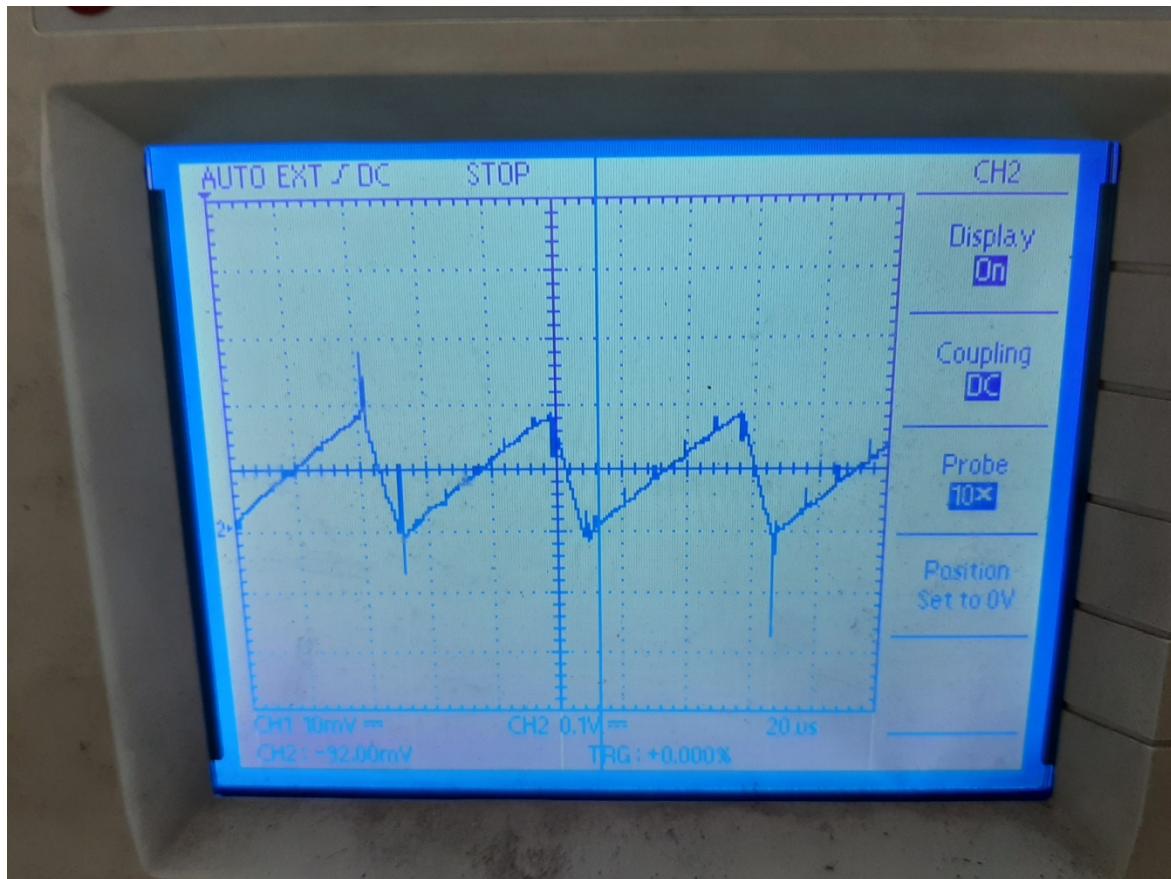
همان طور که در تصویر فوق مشاهده می شود، جریان سلف به صورت پالس های مثلثی است. در حالتی که کلید ماسفت وصل است، جریان سلف، با توجه به رابطه  $I = L \frac{dV}{dt}$  و اینکه ولتاژ  $V$  ثابت و برابر  $V_{in} - V_{out}$  ولت است، به صورت خطی شروع به افزایش می کند. هنگامی که کلید ماسفت قطع است، جریان سلف، با توجه به رابطه  $I = L \frac{dV}{dt}$  و اینکه ولتاژ  $V$  ثابت ( $-V_{out}$ ) و منفی است، به صورت خطی شروع به کاهش می کند. به همین دلیل جریان سلف به شکل مثلثی است.

ولتاژ خروجی:



همان طور که در تصویر فوق مشاهده می شود، ولتاژ خروجی برابر با  $1.6 \text{ مربع} = 0.5 \times 15 \text{ v} = 7.5 \text{ v}$  یعنی  $D \times V_{in}$  باشد. همان ولتاژ مبدل باک، انتظار می رود ولتاژ خروجی برابر با  $8 \text{ ولت}$  است که تا حد خوبی به آنچه انتظار داشتیم (7.5 ولت) نزدیک است.

جريان خازن خروجي:

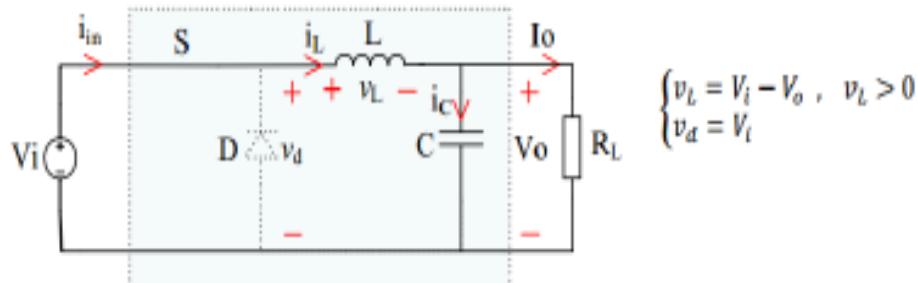


همان طور که در تصویر فوق مشاهده می شود، متوسط جریان خازن خروجی برابر صفر است. زیرا اگر متوسط جریان خازن صفر نباشد، باری که در هر سیکل به بار ذخیره شده در خازن، اضافه می شود، مقداری غیر صفر دارد. بناراین پس از چند سیکل، بار ذخیره شده در خازن، آنقدر زیاد می شود که منجر به شکست خازن و درنتیجه ناپایداری مبدل می شود. از جایی که مبدل، پایدار است، پس در می یابیم که متوسط جریان خازن خروجی باید صفر باشد که درنتیجه آن، مبدل پایدار باقی مانده و ناپایدار نشده است.

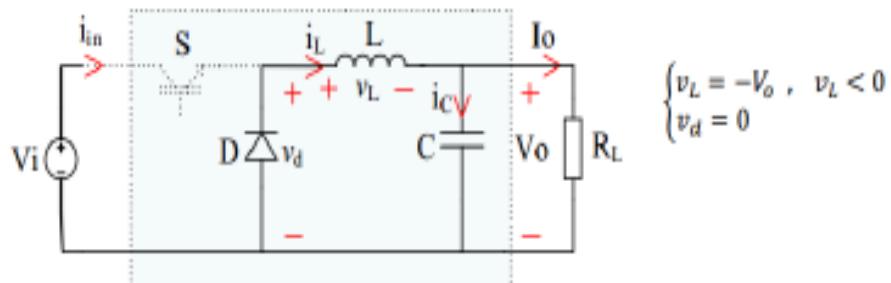
## سوال ۳

محاسبه ولتاژ خروجی بر حسب duty cycle

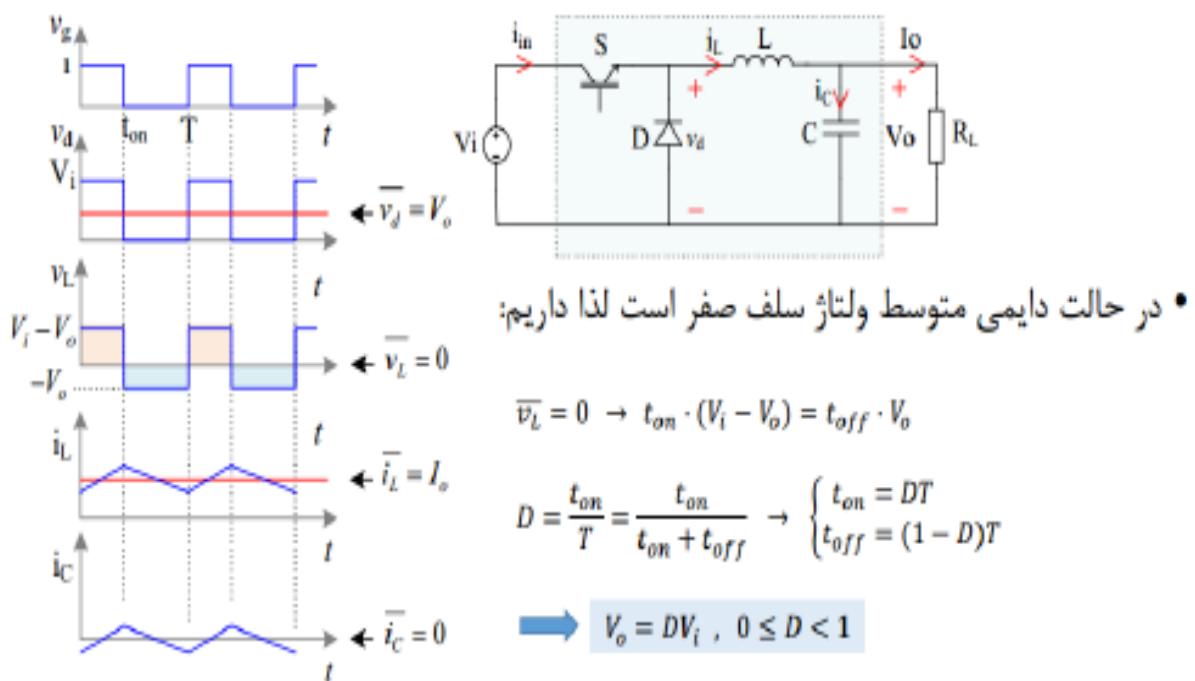
- وقتی کلید وصل است، دیود قطع بوده و سلف L بوسیله منبع ولتاژ ورودی شارژ میشود.

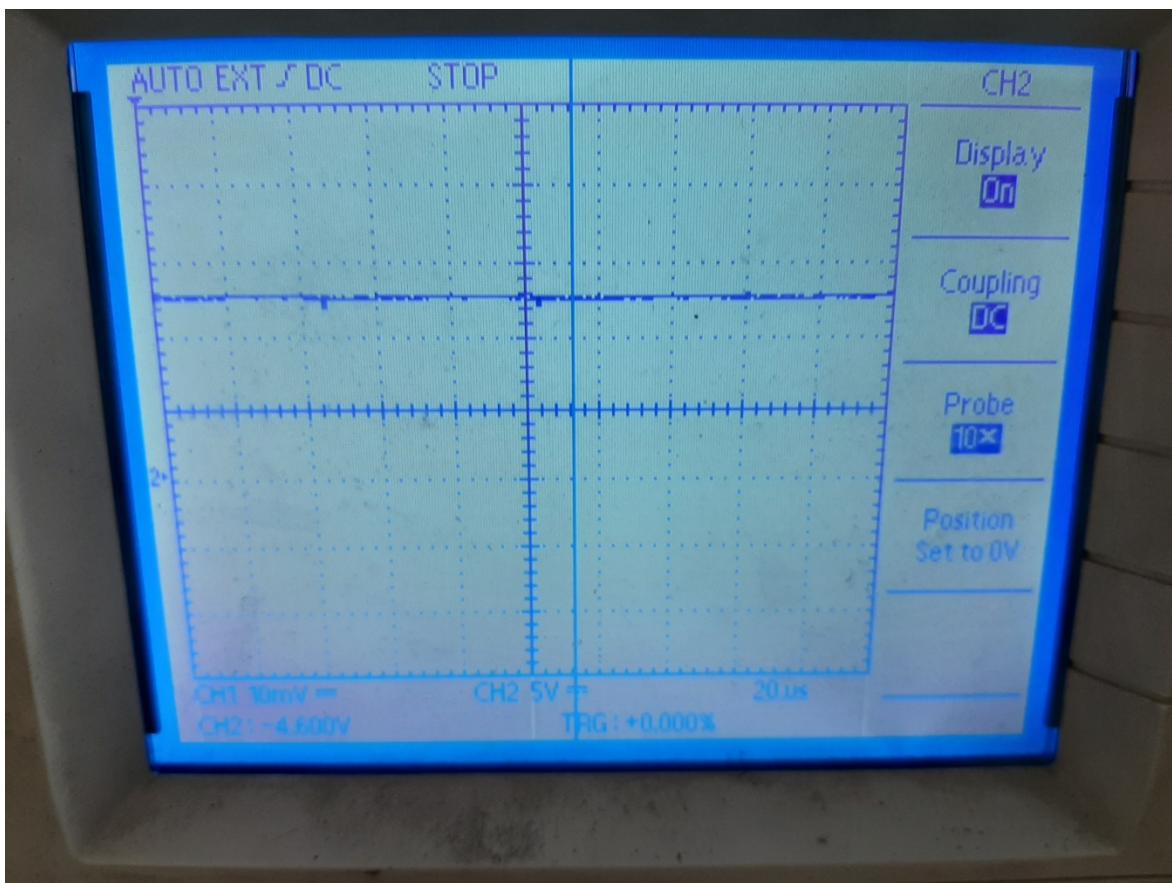


- وقتی کلید قطع میشود، دیود وصل شده و انرژی سلف L به خازن و بار خروجی منتقل میشود.



## مبدل باک در مد جریان پیوسته





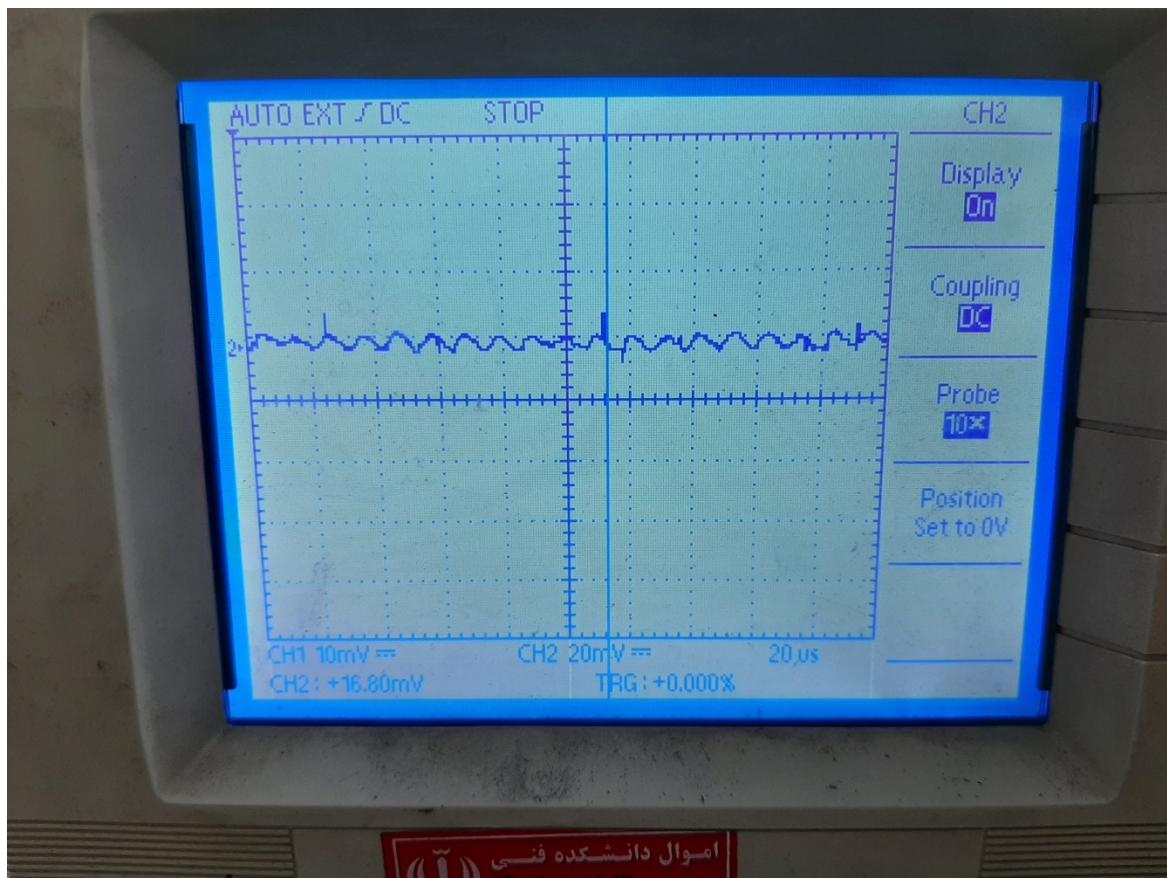
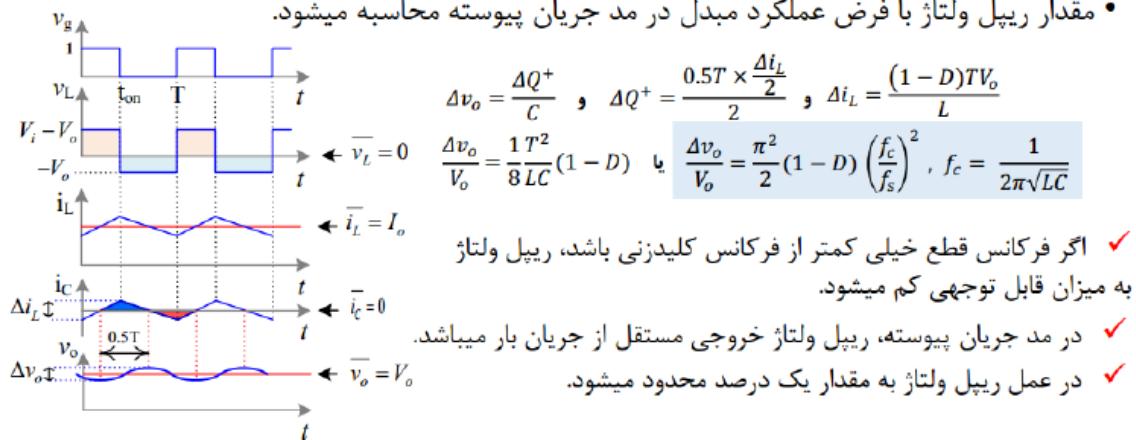
همان طور که در تصویر فوق مشاهده می شود، ولتاژ خروجی برابر با  $1.6 \text{ مربع} = 0.5 \times 15\text{v} = 7.5\text{v}$  یعنی  $D \times V_{in}$  باشد. در اینجا duty cycle ۵۰٪ در حدود ۵۰٪ تنظیم شده است. پس طبق رابطه بهره ولتاژ مبدل باک، انتظار می رود ولتاژ خروجی برابر با  $8 \text{ ولت}$  است که تا حد خوبی به آنچه انتظار داشتیم (۷.۵ ولت) نزدیک است.

## سوال ۴

ریپل ولتاژ خروجی به صورت تئوریک:

- اگر مقدار خازن خروجی مبدل باک محدود باشد، در خروجی ریپل ولتاژ خواهیم داشت.

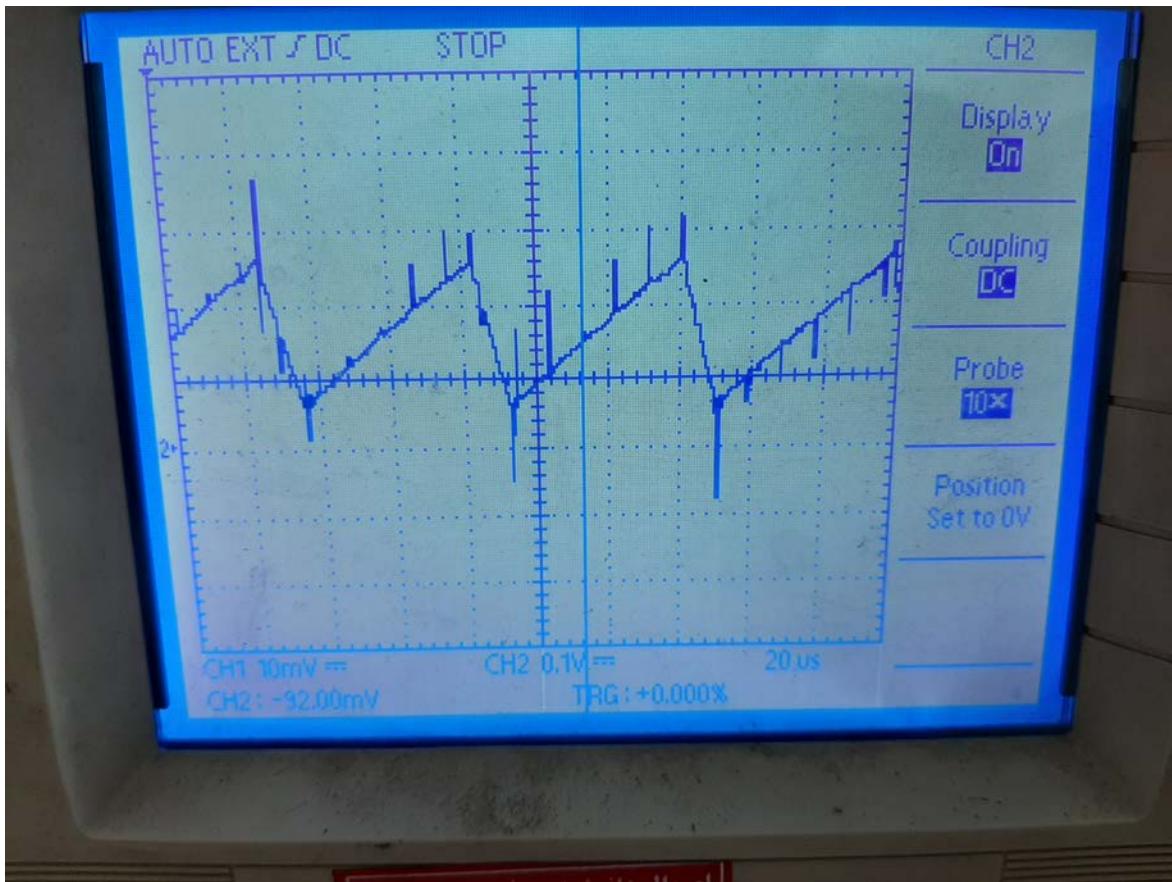
- مقدار ریپل ولتاژ با فرض عملکرد مبدل در مد جریان پیوسته محاسبه میشود.



همان طور که در تصویر فوق مشاهده می شود، میزان ریپل ولتاژ خروجی برابر با یک پنجم مربع است و هر مربع بیانگر ۲۰ میلی ولت می باشد. بنابراین میزان ریپل ولتاژ خروجی برابر ۴ میلی ولت است.

## سوال 5

مرز پیوستگی در 70% duty cycle مطابق تصویر زیر که جریان سلف در ناحیه مرزی است، مشاهده شد:



رابطه جریان سلف با duty cycle به صورت زیر محاسبه می شود:

$$L \frac{\Delta i_L}{\Delta t} = V_i - V_o = \frac{V_o}{D} - V_o = \frac{(1 - D)}{D} V_o \rightarrow \Delta i_L = \frac{t_{on}}{L} \frac{(1 - D)}{D} V_o = \frac{(1 - D)}{L f_s} V_o$$

$$\Delta i_L = \frac{(1 - D) V_o}{L f_s} , \quad f_s = \frac{1}{T}$$

درنتیجه اگر در رابطه بدست آمده بجای  $V_o$  مقدار  $15 \times 15$  مقدار  $D$  بجای 0.7، بجای  $f_s$  مقدار 16KHz و بجای  $L$  مقدار سلف که برابر 680 میکرو هانری است، قرار دهیم مقدار ریپل جریان سلف برابر 0.2 خواهد بود که همان طور که در تصویر فوق مشاهده می کنید، ریپل جریان سلف هم حدود 0.2 آمپر شده است.

## سوال 6

با کم شدن مقاومت (بار)، جریان خروجی افزایش پیدا می کند. درنتیجه متوسط جریان سلف نیز افزایش می یابد. بنابراین با کم کردن مقاومت (بار)، متوسط جریان سلف زیاد می شود. اما برخلاف جریان، ولتاژ خازن با تغییر مقاومت (بار) ثابت مانده و تغییر نمی کند. پس متغیر های اصلی مدار که شامل جریان سلف و ولتاژ خازن خروجی هستند، با تغییر بار به صورت زیر تغییر می کنند:

- جریان سلف با افزایش مقدار بار، کاهش و با کاهش مقدار بار افزایش می یابد.
- ولتاژ خازن خروجی با تغییر بار، ثابت مانده و تغییر نمی کند.

## سوال 7

با دو برابر شدن فرکانس کلیدزنی، ریپل جریان سلف، نصف و ریپل ولتاژ خازن خروجی، یک چهارم (1/4) می شود:

بر اساس تصویر زیر، با دو برابر شدن فرکانس کلیدزنی ( $f_s$ )، ریپل جریان سلف هم نصف می شود.

$$L \frac{\Delta i_L}{\Delta t} = V_i - V_o = \frac{V_o}{D} - V_o = \frac{(1-D)}{D} V_o \rightarrow \Delta i_L = \frac{t_{on}}{L} \frac{(1-D)}{D} V_o = \frac{(1-D)}{L f_s} V_o$$

$$\Delta i_L = \frac{(1-D)V_o}{L f_s} , \quad f_s = \frac{1}{T}$$

بر اساس تصویر زیر، با دو برابر شدن فرکانس کلیدزنی ( $f_s$ )، ریپل ولتاژ خازن  $1/4$  می شود.

$$\Delta v_o = \frac{\Delta Q^+}{C} \quad , \quad \Delta Q^+ = \frac{0.5T \times \frac{\Delta i_L}{2}}{2} \quad , \quad \Delta i_L = \frac{(1-D)TV_o}{L}$$

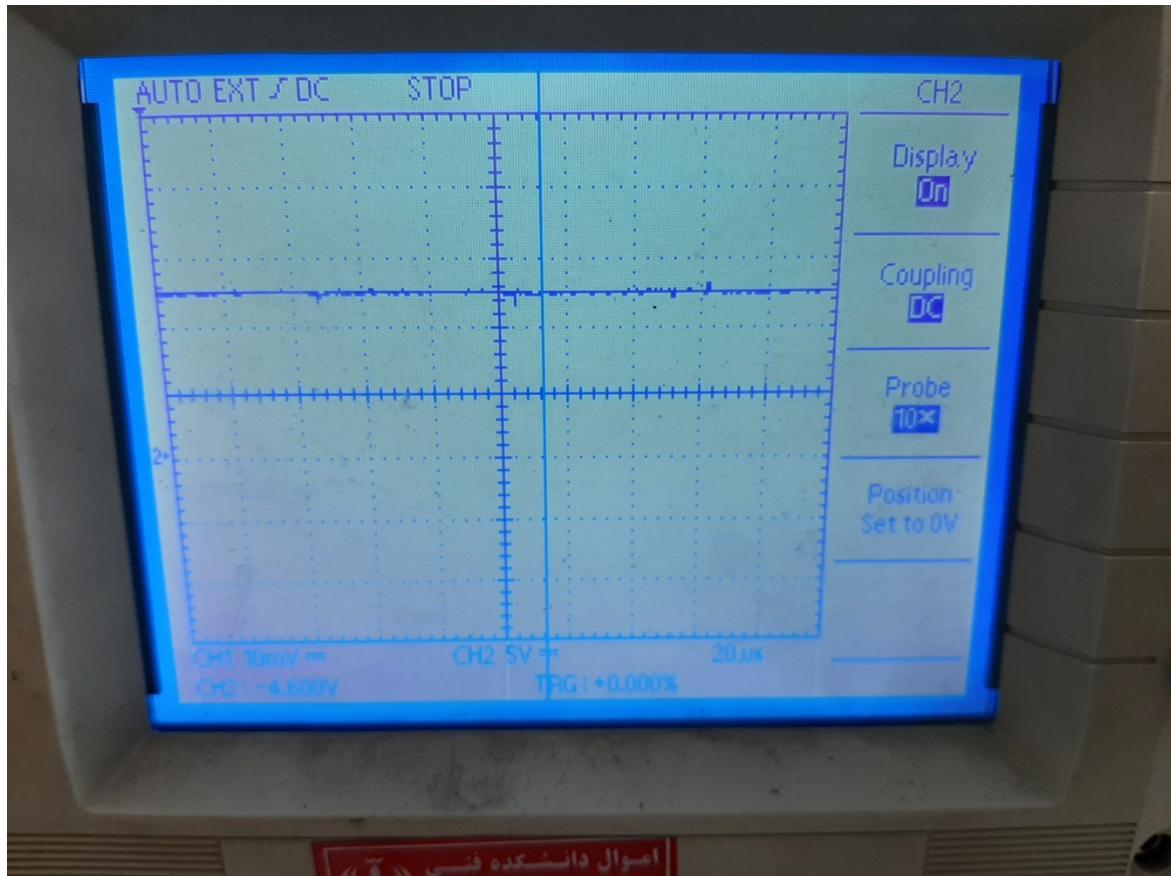
$$\frac{\Delta v_o}{V_o} = \frac{1}{8} \frac{T^2}{LC} (1-D) \quad \text{یا} \quad \frac{\Delta v_o}{V_o} = \frac{\pi^2}{2} (1-D) \left( \frac{f_c}{f_s} \right)^2 , \quad f_c = \frac{1}{2\pi\sqrt{LC}}$$

## سوال 8

برای محاسبه راندمان، کافیست نسبت توان خروجی به توان ورودی را مطابق رابطه زیر محاسبه کنیم:

$$\eta = \frac{P_{out}}{P_{in}} = \frac{V_o \times I_o}{V_i \times I_i}$$

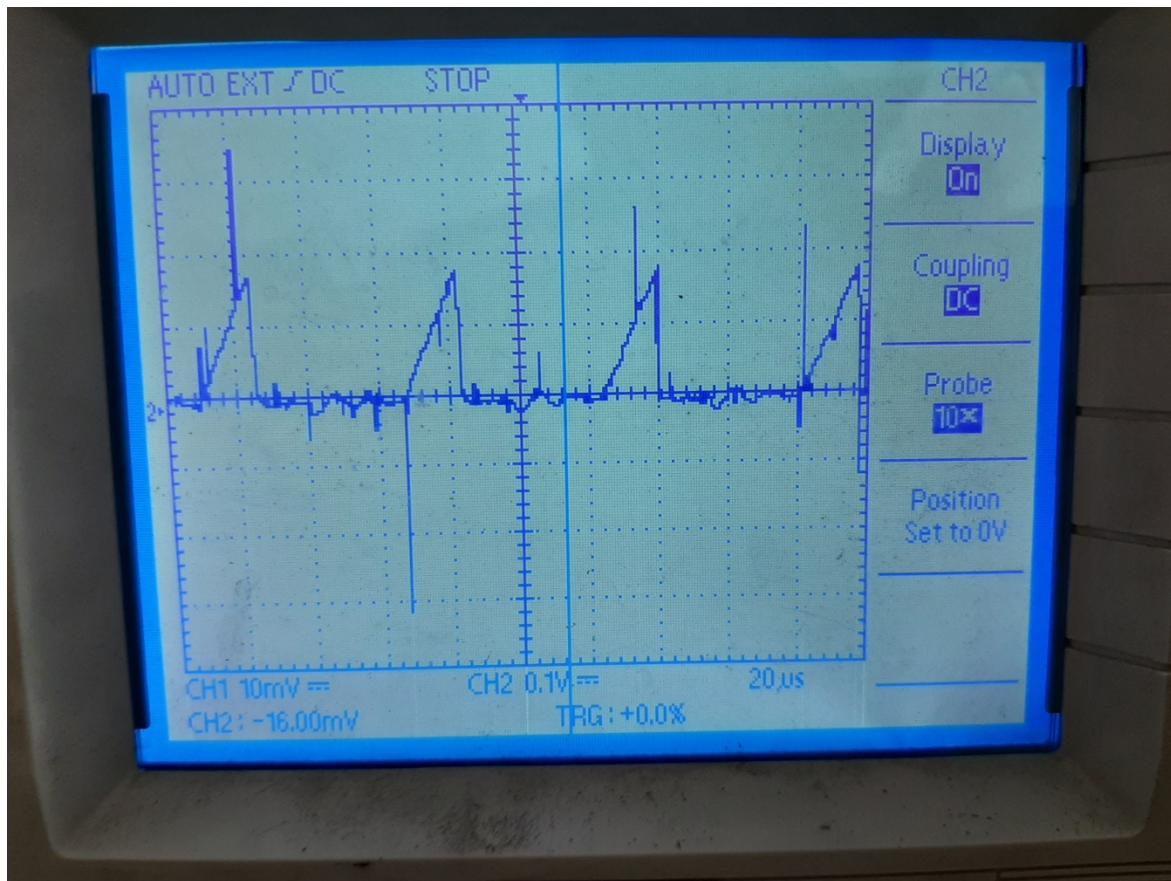
ولتاژ خروجی در 50% duty cycle مطابق تصویر زیر برابر 7.5 ولت است:



متوسط جریان خروجی در 50% duty cycle مطابق تصویر زیر برابر 3 تا درجه (یک پنجم مربع روی صفحه اسیلوسکوپ) است:



متوسط جریان ورودی در 50% duty cycle مطابق تصویر زیر برابر 1.6 است: (1.6 از تقسیم مساحت مثلث بر دوره تناوب بدست آمده است)



درنتیجه از جایی که ولتاژ ورودی نیز برابر 15 ولت هست، بازده برابر 93.75 درصد می شود:

$$\eta = \frac{P_{out}}{P_{in}} = \frac{V_o \times I_o}{V_i \times I_i} = \frac{7.5 \times 3}{15 \times 1.6} = 93.75\%$$

## سوال 9

ringing پدیده

- خازن درونی ماسفت باعث می شود که مداری RLC ایجاد شود که ولتاژ ایجاد شده ناشی از این مدار RLC را پدیده ringing می گویند.

راهکار های رفع این پدیده:

- برای کاهش مقدار ringing، به عنوان روش اول، یک مدار استنابر RC را با کلید ماسفت، موازی می کنیم که در هر دوره کلیدزنی، مقداری از انرژی در مقاومت مدار استنابر، تلف شود.
- به عنوان روش دوم هم می توان فرکانس کلیدزنی را کاهش داد تا نرخ تغییرات ولتاژ خازن و نرخ تغییرات جریان سلف، کاهش پیدا کند.

در تصویر زیر می توان پدیده ringing را به صورت اعوجاج در ولتاژ سلف مشاهده نمود:

