Czytnik kart SD w języku VHDL na Spartanie 3E

Układy cyfrowe i systemy wbudowane 2

projekt
semestr letni 2012/2013
prowadzący
dr inż. Jarosław Sugier

Autorzy:

Rafał Zajfert 184743 Artur Zochniak 184725

Spis treści

```
Cel i zakres problemu
Teoria problemu
   Karta SD (ang. Secure Digital)
   Interfejs SPI (ang. Serial Peripheral Interface)
Opis sprzętu
Opis projektu
   Hierarchia plików
   Plik schemat.sch
   Moduł sdcard
   Implementacja modułu SDCard
      Definicja jednostki
      Implementacja maszyny stanów
      Proces odpowiedzialny za zmianę stanu
      Pozostałe procesy odpowiedzialne za wyprowadzanie sygnałów
      Implementacja wysyłania komendy CMD0
      Implementacja wysyłania komendy CMD1
   Symulacia
   Wyniki symulacji
      Inicializacja karty komenda CMD0
      Wysłanie komendy CMD1
      Wysyłanie komendy CMD17 - odczyt danych z karty
      Odbieranie kolejnych bajtów w bloku
   Informacje o implementacji i osiągi czasowe
   Użycie zasobów układu FPGA
Instrukcja użytkownika
   Jak podłączyć
   Budowanie pliku binarnego
Obsługa urządzenia
Funkcje klawiszy
Podsumowanie
```

Teoria

Cel i zakres problemu

Celem projektu było zaimplementowanie programu umożliwiającego odczyt danych z karty pamięci SD. Celem było odczytywanie danych bajt po bajcie, co m. in. umożliwiało poznanie kluczowych elementów systemu plików FAT.

Obsługa karty SD protokołem SPI ([1], str. 153) wiążę się z rozwiązaniem następujących problemów:

- dobranie pracy sygnału zegarowego, aby nie stracić i/lub nie przekłamać żadnych wartości,
- inicjalizacja karty, na co składa się:
 - doprowadzenie zasilania do karty, podanie stanu niskiego na linię CS,
 - odczekanie odpowiedniej ilości taktów, aby karta wyzerowała wartości wewnętrznych buforów, około 80 taktów pracy karty
 - przesłanie komendy wykonującej programowy reset CMD0, równolegle z niskim potencjałem na linii wyboru urządzenia, co włączy komunikację protokołem SPI, po wejściu w ten tryb nie ma możliwości powrotu do domyślnego sposobu komunikacji z kartą innego niż wyłączenie zasilania,

- odebranie odpowiedzi od karty o jej gotowości,
 odpowiedź 8-bitowa klasy R1: 0x01=b00000001,
- wysłanie komendy CMD41

- o odebranie odpowiedzi klasy R1 (0x01=b00000001)
- wysłanie żądania odczytania blokou danych komendą CMD17 której sposób konstrukcji przebiega następująco:

x"FF" & x"51" & address & x"FF", gdzie address to 32-bitowy adres 512-bajtowego bloku do odczytania,

- odebranie 512 bajtów x 8 bitów=4096 bitów,
- wyświetlenie każdego bajtu na montiorze złączem VGA korzystając z dostarczonego przez prowadzącego modułu.

Teoria problemu

Karta SD (ang. Secure Digital)

SD jest jednym ze standardów kart pamięci opracowany przez firmy Panasonic, SanDisk i Toshiba. Pierwsze nośniki danych tego typu pojawiły się pod koniec 2000 roku. Karty SD charakteryzują się niewielkimi wymiarami (24 × 32 × 2,1 mm) i masą (ok. 2 gramów).

Produkowane obecnie karty SD charakteryzują się dużą prędkością zapisywania i odczytywania danych, a ich pojemność sięga 4 GB. Są używane głównie jako pamięci masowe w cyfrowych aparatach fotograficznych, kamerach, odtwarzaczach MP3, komputerach itp.

Dostępne na rynku karty SD obsługują dwa standardy komunikacyjne: dedykowany SDBus oraz SPI. Interfejs natywny (SDBus) oferuje duże możliwości i dużą szybkość pracy, kosztem wzrostu stopnia skomplikowania obsługi interfejsu. Z tego powodu w kartach SD dostępna jest również komunikacja za pomocą o wiele prostszej w obsłudze magistrali SPI, lecz z nieco okrojonymi możliwościami. Jeśli tylko aplikacja nie wymaga wyjątkowo dużej szybkości przesyłania danych, to nie ma jakiegokolwiek sensu implementacja obsługi interfejsu SDBus, wystarczy praca z magistralą SPI. Sposób podłączenia karty SD przez magistralę SPI do mikrokontrolera został przedstawiony na rys.2. Podobny układ został wykorzystany na płytce Spartan-3E Starter Kit.

Interfejs SPI (ang. Serial Peripheral Interface)

SPI - szeregowy interfejs urządzeń peryferyjnych. Jeden z najczęściej używanych interfejsów komunikacyjnych pomiędzy systemami mikroprocesorowymi a układami peryferyjnymi takimi jak: przetworniki ADC/DAC, układy RTC, pamięci EEPROM, pamięci flash, karty MMC/SD/ itp.

Komunikacja odbywa się synchronicznie za pomocą 3 linii:

- MOSI (ang. Master Output Slave Input) dane dla układu peryferyjnego
- MISO (ang. Master Input Slave Output) dane z układu peryferyjnego
- SCLK (ang. Serial CLocK) sygnał zegarowy (taktujący)

Do aktywacji wybranego układu służy dodatkowo linia CS (ang. chip select - wybór układu) lub adresacja układów.

W celu uruchomienia obsługi odczytu danych z karty SD wystarczy znajomość budowy komend oraz ich kilku typów, jakie obsługują karty SD. Każda komenda, która ma być wysłana do karty SD, składa się z sześciu bajtów, Struktura została przedstawiona w tab.1.

0	1	bit 5bit 0	bit 31bit 0	bit 6bit 0	1
---	---	------------	-------------	------------	---

start bit	host	command	argument	CRC	end bit
-----------	------	---------	----------	-----	---------

tab.1 Struktura komendy

Pierwszym bajtem jest zawsze kod komendy, kolejne cztery bajty to jej argument. Na końcu jest przesyłany bajt sumy kontrolnej CRC. O ile w trybie pracy z interfejsem SDBus CRC jest sprawdzane, to przy komunikacji za pomocą magistrali SPI, suma kontrolna jest przez kartę ignorowana. Tylko w trakcie przesyłania komendy CMD0, przełączającej tryb pracy z SDBus na SPI jest wymagany bajt CRC. Nie trzeba go w żaden sposób obliczać, ponieważ jest to stała wartość i wynosi 0x95. W tab.2 umieszczono komendy obsługiwane w trybie pracy z magistralą SPI wraz z opisem argumentów. Oprócz standardowych komend CMD karty SD mogą wykorzystywać jeszcze tak zwane komendy aplikacji (ACMD). Wysłanie komendy aplikacji wymaga uprzedniego wysłania komendy CMD55, która informuje kartę SD, że następna będzie komenda ACMD.

Komenda	Opis
CMD0	Zerowanie karty, przełączenie w tryb SPI
CMD1	Aktywacja procesu inicjalizacji karty
CMD17	Odczytanie jednego bloku pamięci o długości 512 bitów

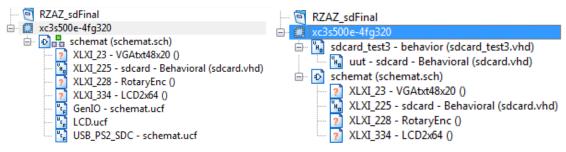
tab.2 Wybrane komendy CMD obsługiwane przez kartę w trybie SPI

Opis sprzętu

Projekt został zrealizowany na układzie Spartan E3 z podłączonym doń dedykowanym modułem ze slotem na kartę SD oraz wyprowadzonym wyjściem VGA w celu wyświetlania informacji na monitorze CRT.

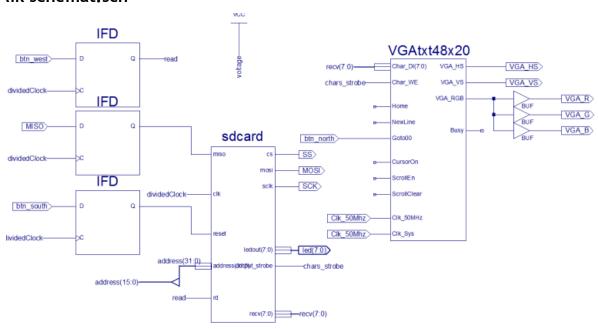
Opis projektu

Hierarchia plików

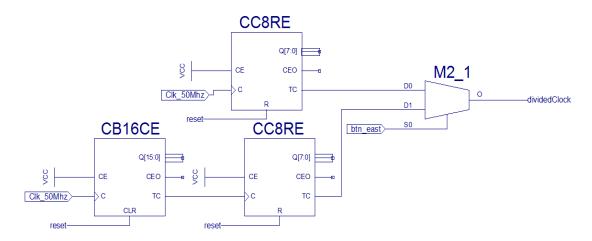


- Projekt zawiera następujące pliki:
- plik .sch zawiera schemat podłączeń bezpośrednich do pinów układu Spartan,
- plik sdcard.vhd zawiera implementację symbolu sdcard, który jest odpowiedzialny za komunikację z kartą SD pinami MOSI, MISO, SCK, SS,
- plik sdcard_test3.vhd zawiera test modułu sdcard (pozwala na obserwowanie jak zachowuje się moduł sdcard na symulowane odpowiedzi z karty),
- pliki RotaryEnc, LCD2x64, *.ucf to pliki dostarczone wraz z układem Spartan w ramach laboratorium [2].

Plik schemat.sch

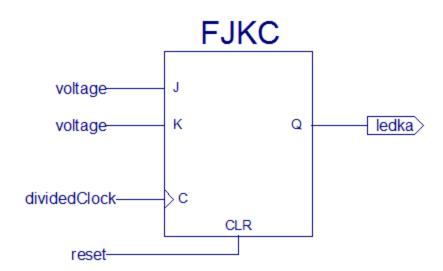


Schemat główny. Linia *dividedClock* to sygnał zegara częstotliwości podzielona przez 2⁸ lub 2²4 (w zależności od wciśnięcia przycisku btn_east). Każde wejście pracujące z dużą częstotliwością jest zatrzaskiwane na czas każdego cyklu pracy układu.

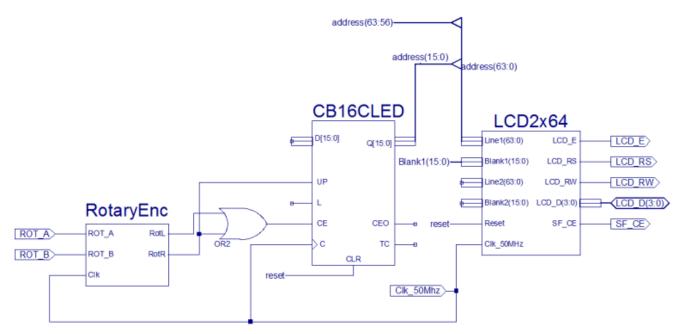


Fragment schematu realizujący dzielnik częstotliwości demultipleksujący jedną z dwóch częstotliwości w zależności od stanu wciśnięcia przycisku *btn_east*.

W celu spowolnienia pracy układu i możliwości zaobserwowania zmiany stanu układu należy przytrzymać przycisk oznaczony jako *btn_east*. Powoduje to zmniejszenie częstotliwości pracy układu z *50MHz*/2^8 na *50MHz*/2^(*16+8*)=*ok. 3Hz*.



Fragment schematu informujący o częstości pracy sygnału zegarowego. Skonfigurowany przerzutnik JK w ten sposób za każdym razem zmienia zapamiętaną wartość - dzięki czemu możliwe jest wizualizowanie pracy zegara.

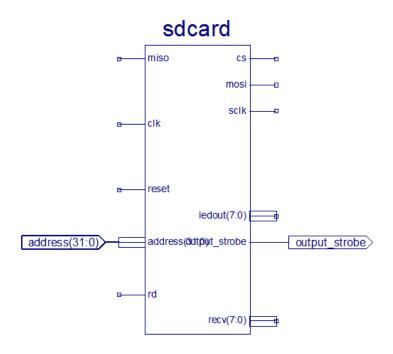


Fragment schematu realizujący adresację bloku, który zostanie odczytany z karty komendą CMD17. Przekręcenie pokrętła RotaryEnc w lewo zmniejsza adresu, zaś w prawo - zwiększa go, w wyniku zwiększenia podawany jest stan wysoki na wejście *U* licznika dwu-kierunkowego *CB16CLED*, co w konsekwencji zwiększa wartość przechowywaną w liczniku. Jeśli pokrętło zostanie przesunięte w prawo - podawany jest stan niski na wejście *U*.licznika. Aktualny adres wyświetlany jest na wyświetlaczu *LCD2x64*. Na wyświetlaczu wyświetlane jest również odebrany bajt z karty.

Oto tabela prawd dla licznika CB16CLED zaczerpnieta z [3]:

Inputs						Outputs		
CLR	L	CE	С	UP	Dz-D0	Qz-Q0	TC	CEO
1	X	Х	X	Х	Х	0	0	0
0	1	X	1	Х	Dn	Dn	TC	CEO
0	0	0	X	Х	Х	No change	No change	0
0	0	1	1	1	Х	Inc	TC	CEO
0	0	1	1	0	Х	Dec	тс	CEO

Moduł sdcard



Wejścia

- MISO- Master Input Slave Output wejście, którym synchronicznie (do stanu wysokiego zegara CLK) przekazywane są bity z karty SD interfejsem SPI,
- CLK sygnał zegarowy regulujacy pracy modułu. Sygnał ten ma bezpośredni wpływ na sygnał sclk wyprowadzana bezpośrednio do karty.
- RESET asynchroniczny, jednokrotny impuls resetuje pracę układu (rozpoczyna inicjalizację od początku),
- ADDRESS magistrala wykorzystywana do wprowadzenia 32-bitowego adresu bloku do odczytania z karty,
- RD jednokrotny synchroniczny impuls stanu wysokiego podany podczas stanu wysokiego sygnału clk w stanie zainicjalizowanej karty powoduje odczytanie bloku o adresie address.

Wyjścia

- CS (ang. chip select) aktywacja karty
 pin podłączany bezpośrednio do pinu czytnika kart SD,
- MOSI Master Output Slave Input wyjście wykorzystywane do przekazywanai bitów interfejsem SPI do karty SD, podłączane bezpośrednio do wyprowadzenia układu,
- LEDOUT 8-bitowa magistrala informująca o tym, w jakim stanie znajduje się czytnik kart SD,
- OUTPUT_STROBE- podczas odczytywania kolejnych bajtów z karty na to wyjście generowany jest impuls informujacy o pojawieniu się nowych danych na magistrali recv,
- RECV 8-bitowa magistrala, z której odczytać można bity wysłane podczas procedury READ_SINGLE_BLOCK [1, str. 156] (bity będące odpowiedzą karty na komendę CMD17). Należy pamiętać, że najniższy bit w tej magistrali to bit odebrany najpóźniej.

Implementacja modułu SDCard

Definicja jednostki

```
entity sdcard is
40 port (
      cs : out std logic := '1';
41
      mosi : out std logic := '1';
42
      miso : in std logic := '1';
43
      rd : in std logic := '0';
44
      sclk : out std logic := '0';
45
46
47
      ledout : out std logic vector(7 downto 0);
      address: in std logic vector(31 downto 0);
48
      output_strobe : out std logic := '0';
49
      recv : out std logic vector(7 downto 0) := (others => '1');
50
      clk : in std logic; -- podczas pracy z kartą - na każdy takt
51
       --pracy karty SD przypadają dwa takty pracy tego modułu
52
      reset : in std logic
53
54
       );
55 end sdcard;
```

Implementacja maszyny stanów

```
type states is (
  Rst,
  waitingForErasingBuffersEtc,
   Initialize,
   CMD0 sending,
   CMD0 finished,
  waitingFor0,
   waitingFor1,
   CMD1 loading,
   CMD1 sending,
   CMD1 finished,
   readyForReading8Bits,
   initialion success,
   idle,
   cmd17 load,
   cmd17 sending,
   readingDataBlock,
   SetStrobe0,
   finished
   );
```

Stan	Działanie stanu
Rst	resetuje wszystkie sygnały wewnętrzne i wznawia pracę modułu, w tym ustawianie linii CS na stan wysoki, zapalenie diody o wadze 2^0

waitingForErasingBu ffersEtc	stan oczekiwania przez 20 taktów pracy karty
Initialize	ustawia linię CS na stan niski (wybór danej karty) oraz odczekuje umowne 160 taktów pracy karty w celu umożliwienia jej inicjalizacji wewnętrznych rejestrów, podaje również komendę CMD0 do sygnału wewnętrznego implementowanego jako rejestr przesuwny w lewo, odpowiedzialnego za podawanie kolejnych bitów komendy
CMD0_sending	wysyłanie komendy CMD0 (wykorzystywanie rejestru przesuwnego w lewo)
CMD0_finished	stan zapalający diodę o wadze 2^1 oraz przechodzący w stan oczekiwania na stan niski na linii MISO
waitingFor0	oczekiwanie do momentu pojawienia się na linii MISO stanu niskiego
waitingFor1	oczekiwanie do momentu pojawieinia się na linii MISO stanu wysokiego, który jednocześnie jest końcem odpowiedzi R1 (0x01)
CMD1_loading	załadowanie komendy CMD1 do rejestru przesuwnego
CMD1_sending	podawanie kolejnych bitów 48-bitowej komendy CMD1 na linię MOSI interfejsu SPI
CMD1_finished	stan oczekujący na przejście linii MISO w stan niski (co jest równoznaczne z rozpoczęciem podawania odpoweidzi przez kartę)
ready4Reading8Bits	wczytanie kolejnych 7 bitów po przejściu karty w stan niski. Jeśli ostatni bit był stanem wysokim, to karta zainicjalizowała się z sukcesem i zgłosiła gotowość do wykonywania kolejnych komend. Jeśli ostatnim bitem nie był bit 1, to należy ponowić wysyłanie komendy CMD1
initialization_success	zapalenie diody o wadze 2^2 oraz przejście do stanu oczekiwania
idle	stan oczekiwania na zdarzenie żądania odczytu z bloku z karty
cmd17_load	stan wczytania komendy CMD17 z argumentem pobranym z wejścia <i>address</i> modułu <i>sdcard</i> . Zapalona zostaje dioda o wadze 2^3.
cmd17_sending	przesyłanie komendy cmd17 do karty SD; ustawienie długości odpowiedzi karty na 512 bajtów (domyślna długość odczytywanego bloku); zostaje zapalona dioda o wadze 2^4.
readingDataBlock	odczytywanie pojedynczego bajtu (8 bitów). Po zakończeniu odczytywania praca karty nywstrzymana na około 8 taktów, a na wyjście modułu <i>sdcard</i> output_strobe podawany jest stan wysoki informujący o dostępnym odczytanym bajcie na wyjście <i>recv</i> . Zostaje zapalona dioda o wadze 2^5.

SetStrobe0	stan resetujący wyjście <i>output_strobe</i> , oraz w przypadku jeśli są jeszcze bajty do oczytania - wracający do stanu poprzedniego, jeśli odczytano już wszystkie bajty - to przechodzi do następnego stanu. Dioda o wadze 2^5 gaśnie.
finished	stan w którym zapalona zostaje dioda o wadze 2^6.

Dzięki przejściu do trybu spowolnionej pracy (wciśnięcie przycisku btn_east sterującego dzielnikami częstotliwości) możliwe jest zaobserwowanie przechodzenia pomiędzy poszczególnymi stanami.

Proces odpowiedzialny za zmianę stanu

```
changestate: process (clk, reset)
begin
   if reset='1' then
      state <= Rst;
   elsif rising_edge(clk) then
      state <= next_state;
   end if;
end process;</pre>
```

Pozostałe procesy odpowiedzialne za wyprowadzanie sygnałów

```
318     sclk <= sclk_sig; -- wyprowadzenie sygnału pracy karty na wyjscie
319     mosi <= (cmd_out(47) and cmd_mode) or (read_cmd(55) and (not cmd_mode));
320     -- demultipleksacja komendy 48-butowa lub 56-bitowa
321     ledout <= status; -- wypowadzenie aktualnego stanu na diody
322     recv <= received; -- wypowadzenie danych odczytanych z karty</pre>
```

Implementacja wysyłania komendy CMD0

```
when CMD0_sending =>
     if(bit_counter = 1) then
        next state<=CMD0 finished;
      else
   if (sclk sig = '1') then
        bit counter <= bit counter-1;
        cmd_out <= cmd_out(46 downto 0) & '0'; --rejestr przesuwny w prawo
      end if:
   end if;
   sclk sig <= not sclk sig;</pre>
when CMD0_finished =>
   status(0) <= '1';
   next_state <= waitingFor0;</pre>
when waitingFor0 =>
if (sclk sig = '1') then
   --to moglibysmy zrobic w ten sposob, ze process(miso) jesli w stanie waitingFor0
   if (miso='0') then
     status(1) <= '1';
     next state <= waitingFor1;
   end if;
end if;
sclk_sig <= not sclk_sig;
when waitingFor1 =>
if (sclk_sig = '1') then
  if (miso='1') then
  next state <= CMD1 loading;</pre>
   end if;
end if:
sclk sig <= not sclk sig;
```

Implementacja wysyłania komendy CMD1

```
when CMD1 loading =>
   cmd_out <= x"410000000095";
   bit counter <= conv std logic vector(48, 32);
   next state <= CMD1 sending;
when CMD1_sending =>
   if (sclk_sig = '1') then
      if(bit counter=1) then
         next state<=CMD1 finished;
      else
         bit counter <= bit counter-1;
         cmd out <= cmd out (46 downto 0) & '0'; --rejestr przesuwny w prawo
      end if;
   end if;
   sclk sig <= not sclk_sig;</pre>
when CMD1 finished =>
  if (sclk_sig = '1') then
      if (miso = '0') then
         bit_counter <= conv std logic vector(8, 32);</pre>
        next state <= readyForReading8Bits;</pre>
      end if:
   end if;
```

Symulacja

Symulacja składa się z dwóch faz.

Pierwszą jest podawanie stałego sygnału wysokiego na linii MISO (w rzeczywistości karta zachowuje się również w ten sposób - obrazuje to stan przed zainicjalizowaniem karty).

Kolejnym stanem, który następuje po 150ms symulacji to stan naprzemiennego przełączania linii MISO ze stanu niskiego w stan wysoki i na odwrót. Dzięki dobraniu odstępu owych zdarzeń jako iloczyn okresu czasu pracy zegara oraz liczby pierwszej 11, udało się otrzymać w miarę nieregularne wyniki, które mogą obrazować przesyłanie losowych danych.

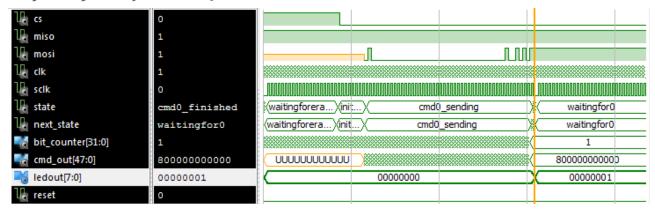
Zegar zmienia swoją wartość co 10us, linia reset jest wzbudzona na 10ms po 100ms od momentu rozpoczęcia symulacji, żądanie odczytu pojedynczego bloku następuje po 550ms od rozpoczęcia symulacji. To opóźnienie zostało dobrane eksperymentalnie (na podstawie analizy wcześniejszej pracy modułu).

```
97
        --linia zegarowa
 98
        clk <= not clk after 10 us;
 99
        --linia reset
        reset <= '0', '1' after 100 ms, '0' after 110 ms;
100
        --linia symulacji żądania odczytu danych
101
        rd <= '0', '1' after 550 ms, '0' after 570 ms;
102
103
104
        -- ponizsze cztery linie powoduja,
        -- ze tylko na poczatku linia miso bedzie
105
        -- high, pozniej bedzie juz tylko pulsowac
106
        onlyonce <= '1', '0' after 150 ms;
107
        clocker <= not clocker after 33 us;
108
        prepmiso <= onlyonce or clocker;
109
        miso <= prepmiso;
110
```

Wyniki symulacji

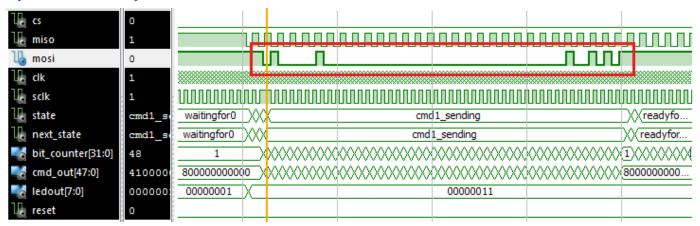
Poniżej przedstawiamy wyniki przeprowadzonych symulacji. Można na nich zaobserwować jak działa interfejs SPI oraz zapoznać się ze sposób wymiany informacji.





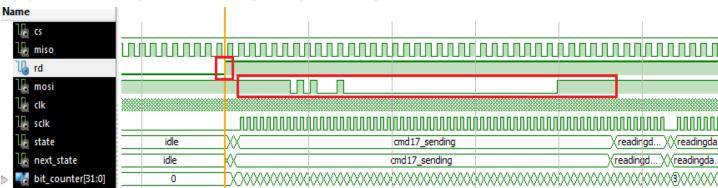
Na przebiegu czasowym linii MOSI widać, że przekazywane sa kolejne bity komendy CMD0.

Wysłanie komendy CMD1



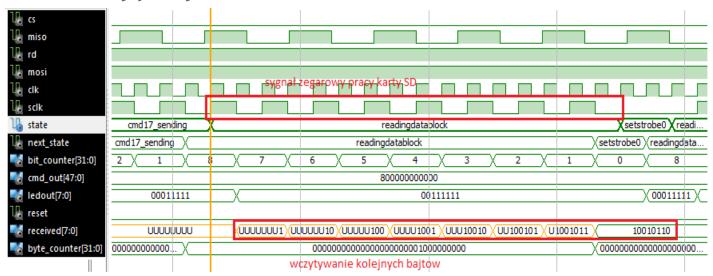
Komenda CMD1 różni się tylko jednym bitem od CMD0. Przesyłanie komendy CMD1 zostało zaznaczone na rysunku.

Wysyłanie komendy CMD17 - odczyt danych z karty



Na rysunku zaznaczono całą komendę żądania przesłania bloku pamięci (komenda zawiera w sobie bajty 0xFF na początku i na końcu).

Odbieranie kolejnych bajtów w bloku



Odbieranie bajtów zaimplementowane jest przy pomocy rejestru przesuwnego. Został zaznaczony na linii *received*[7:0].

Informacje o implementacji i osiągi czasowe

```
Timing summary:
-----
Timing errors: 0 Score: 0 (Setup/Max: 0, Hold: 0)
Constraints cover 3698 paths, 0 nets, and 1420 connections
Design statistics:
Minimum period: 8.696ns{1} (Maximum frequency: 114.995MHz)
```

Maksymalna częstotliwość z jaką może pracować układ to 115MHz, jednak zgodnie z dokumentacją [1, str. 3], karta w trybie domyślnym może pracować z częstotliwością do 25MHz, w związku z czym w projekcie stosowane są dzielniki częstotliwości. Nie jest możliwe również wykorzystanie maksymalnej częstotliwości z jaką mógłby pracować układ daltego, że zainstalowany kwarc w układzie Spartan 3E taktuje z częstotliwością 50MHz.

Użycie zasobów układu FPGA

Device Utilization Summary [-					
Logic Utilization	Used	Available	Utilization	Note(s)	
Number of Slice Flip Flops	439	9,312	4%		
Number of 4 input LUTs	725	9,312	7%		
Number of occupied Slices	463	4,656	9%		
Number of Slices containing only related logic	463	463	100%		
Number of Slices containing unrelated logic	0	463	0%		
Total Number of 4 input LUTs	817	9,312	8%		
Number used as logic	722				
Number used as a route-thru	92				
Number used as Shift registers	3				
Number of bonded <u>IOBs</u>	31	232	13%		
IOB Flip Flops	3				
Number of RAMB16s	2	20	10%		
Number of BUFGMUXs	2	24	8%		
Number of RPM macros	19				
Average Fanout of Non-Clock Nets	3.21				

kryterium	użyto	dostępne	wykorzystanie
zajętość LUT (look-up table) - tablica wartośći funkcji	725	9312	9%
plastry	439	9312	4%
RAM	2	20	8%

Instrukcja użytkownika

Jak podłączyć

W celu podłączenia czytnika kard do układu Spartan 3E należy połączyć następujące piny z odpowiednimi pinami interfejsu SPI.

SD/MMC Pinout 1 - !CS 2 - MOSI (DI, Data In) 3 - Vss (GND) 4 - Vdd +3.3VDC 5 - SCK (CLK, clock) 6 - Vss (GND) 7 - MISO (DO, Data Out)

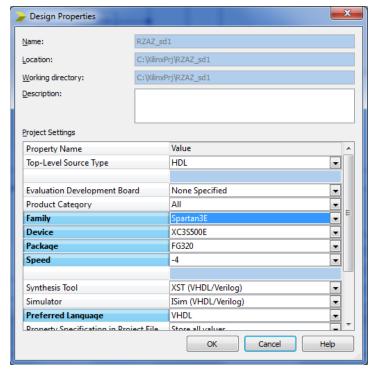
Źródło: [4]. Ilustracja obrazująca piny karty SD.

Oznaczenie na układzie Spartan 3E	Oznaczenie w protokole SPI	Nr pinu karty SD
В6	SS - Slave Select	1
E7	Sck - Slave Clock	5
A6	MISO - Master Input Slave Output	7
F7	MOSI - Master Output Slave Input	2

Budowanie pliku binarnego

Projekt został wykonany w programie Xilinx 14.2. Zaleca się korzystanie z tej wersji w celu uniknięcia problemów z kompatybilnością.

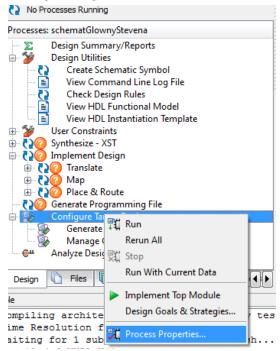
Projekt należy skonfigurować dla następującego urządzenia:



Błękitnym kolorem zaznaczono wiersze, na które należy zwrócić szczególną uwagę.

Automatyzacja wgrywania oprogramowania na urządzenie

Możliwe jest skonfigurowanie środowiska tak, aby program był automatycznie wgrywany na Spartana 3E. W tym calu należy kliknąć prawym na "Configure Target Device" pojawiającą się po zaznaczeniu pliku schematu głównego.



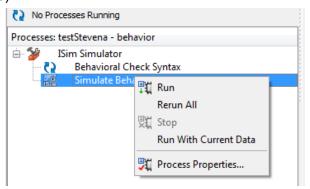
a następnie wybrać



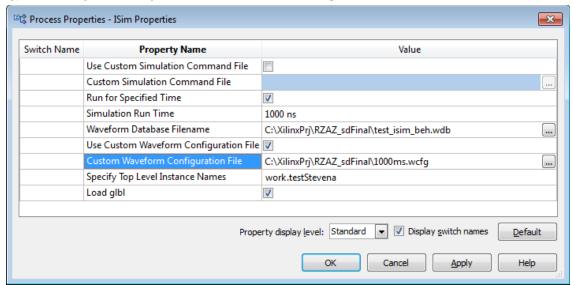
Jeśli pod wskazaną ścieżką znajdzie się projekt zapisany z programu iMPACT, to wgrywanie programu do układu FPGA będzie odbywać się automatycznie.

Konfiguracja automatycznego ładowania czasu trwania symulacji oraz podglądanych sygnałów

Możliwe jest również skonfigurowanie domyślnego środowiska do symulacji pracy układów FPGA ISIM, aby wczytywał wcześniej zapisaną konfigurację. W celu osiągnięcia automatyzacji ładowania przebiegów czasowych należy kliknąć na zakładkę symulacja w oknie programu, następnie należy zaznaczyć plik ze źródłem programu symulacyjnego, w polu poniżej należy kliknąć prawym przyciskiem myszy na symulację behawioralną i wybrać preferencje procesu (ang. process properties).



Następnie należy zaznaczyć "custom waveform configuration file"



oraz wskazać wcześniej zapisany plik z przebiegiem czasowym z programu ISIM.

Obsługa urządzenia

Po zaprogramowaniu układu można wsunąć kartę SD do czytnika kart. W celu odczytania bloku pamięci należy

- podłączyć monitor złączem VGA,
- podłączyć czytnik kart SD do odpowiednich pinów (patrz rozdział "Jak podłączyć"),
- ustawić odpowiedni adres za pomocą pokrętła ROT,
- wcisnąć przycisk btn_south (reset układu),
- poczekać aż zapalą się 3 diody led o wagach 2⁰, 2¹, 2² (sygnalizuje to poprawną inicjalizację karty),
- wcisnąć btn_west w celu zażądania odczytania bloku o adresie ustawionym RotaryEncoderem,
- obserwować dane prezentowane na ekranie.

Funkcje klawiszy

	btn_north - ustawienie kursora na współrzędnych (0,0). Wciskanie tego klawisza jest wymagane za każdym razem kiedy użytkownik życzy sobie, aby na ekran zostały wypisane nowe dane	
<i>btn_west</i> - zgłoszenie żądania odczytu bloku danych z karty SD		 btn_east - tryb spowolniony. Zmniejsza częstotliwość pracy układu 2¹⁶ razy.
	<i>btn_south</i> - zresetowanie czytnika kart SD.	

Podsumowanie

Napisanie oprogramowania komunikującego się z kartą SD nie jest trywialnym problemem, jednak nie jest to też zadanie o wysokim stopniu skompilkowania. Jest co najmniej kilka sposobów w jaki można zrealizować odczyt danych z karty SD. Po zdobyciu doświadczenia podczas realizacji tego projektu, mając możliwość zrealizować go jeszcze raz postaralibyśmy się:

- aby implementacja maszyny stanów oparta była na przeskakiwaniu do stanu, który działa analogicznie do funkcji, a po wykonaniu swojej pracy wraca do stanu, z którego został wywołany,
- wykorzystalibyśmy komendy, które umożliwiają:
 - o pobranie informacji o stanie inicjalizacji karty,
 - o poznanie rozmiaru nośnika,
 - zmianę odczytywanego bloku,
 - odczytywanie danych z karty o pojemności większej niż pojemność systemu plików FAT - 4GB.

Repozytorium projektu

Projekt jest dostępny pod adresem https://github.com/arjamizo/vhdl_sd_card_reader_spartan.

Bibliografia

- Dokumentacja kart SD firmy SanDisk https://www.sdcard.org/downloads/pls/simplified_specs/part1_410.pdf
- 2. http://www.zsk.ict.pwr.wroc.pl/zsk/dyd/intinz/uc/ (http://www.zsk.ict.pwr.wroc.pl/zsk_ftp/fpga/)
- 3. Xilinx ISE 14.2 Help Symbol Info pomoc srodowiska Xilinx 14.2
- 4. http://www.bot-thoughts.com/2010/02/logging-data-to-sd-cards.html