



Compuertas Digitales

Ing. Juan Esteban Palacios M.sC
juan.palacios4@u.icesi.edu.co



Compuertas Lógicas

Las Compuertas Lógicas son circuitos electrónicos conformados internamente por transistores que se encuentran con arreglos especiales con los que otorgan señales de voltaje como resultado o una salida de forma booleana, están obtenidos por operaciones lógicas binarias (suma, multiplicación).

También niegan, afirman, incluyen o excluyen según sus propiedades lógicas.

Existen diferentes tipos de compuertas y algunas de estas son más complejas, con la posibilidad de ser simuladas por compuertas más sencillas. Todas estas tienen tablas de verdad que explican los comportamientos en los resultados que otorga, dependiendo del valor booleano que tenga en cada una de sus entradas.

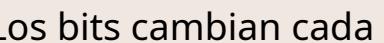
Tabla de verdad

Una tabla de verdad es una representación tabular que muestra todas las posibles combinaciones de valores de entrada y las correspondientes salidas de una función lógica o circuito lógico. Las tablas de verdad son fundamentales en el diseño y análisis de circuitos digitales y son esenciales para comprender el comportamiento de los elementos lógicos.

La cantidad de combinaciones depende del numero de entradas:

#Combinaciones=

Con dos entradas:

Los bits cambian cada 2 cuadros. 

#Combinación	Entrada 1	Entrada 2	Salida
1	0	0	
2	0	1	
3	1	0	
4	1	1	

Los bits cambian cada 1 cuadro. 

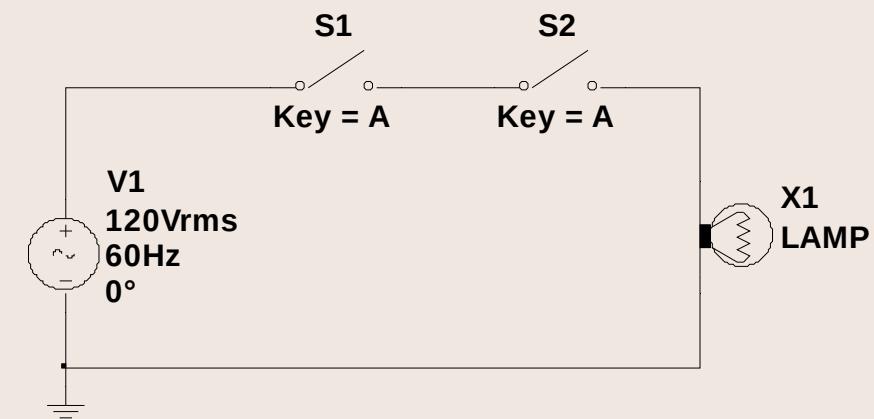
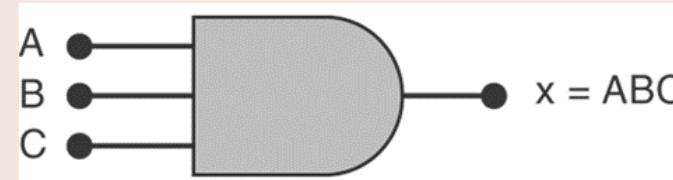
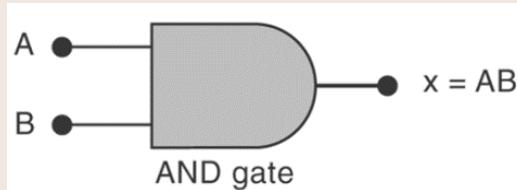
Compuerta AND

- ▶ Tabla de verdad

A	B	$x = A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

A	B	C	$x = ABC$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

- ▶ Símbolo lógico



DM7408

Quad 2-Input AND Gates

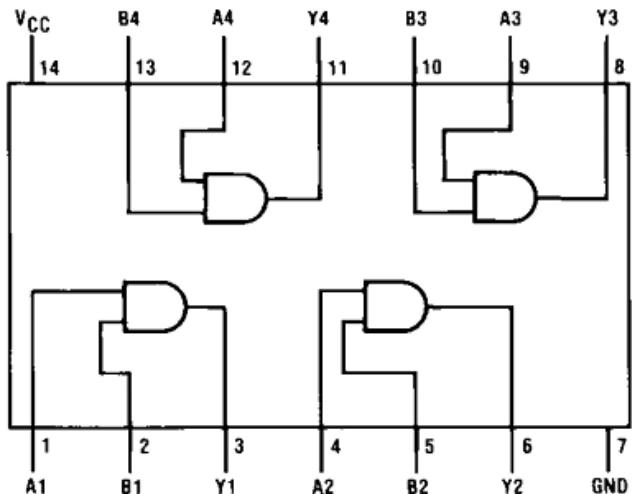
General Description

This device contains four independent gates each of which performs the logic AND function.

Ordering Code:

Order Number	Package Number	Package Description
DM7408N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Connection Diagram



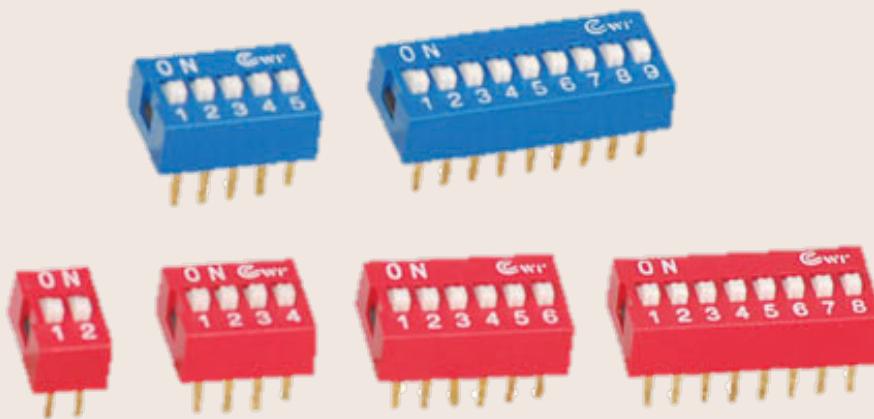
Function Table

$$Y = AB$$

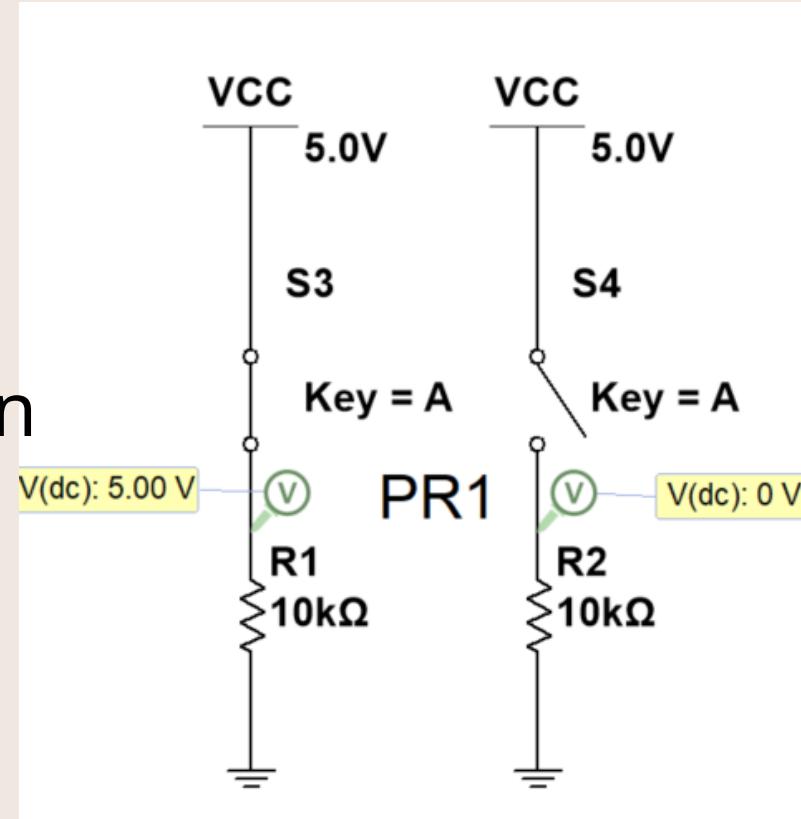
Inputs		Output
A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

H = HIGH Logic Level
L = LOW Logic Level

**COMPUERTA
AND
7408**

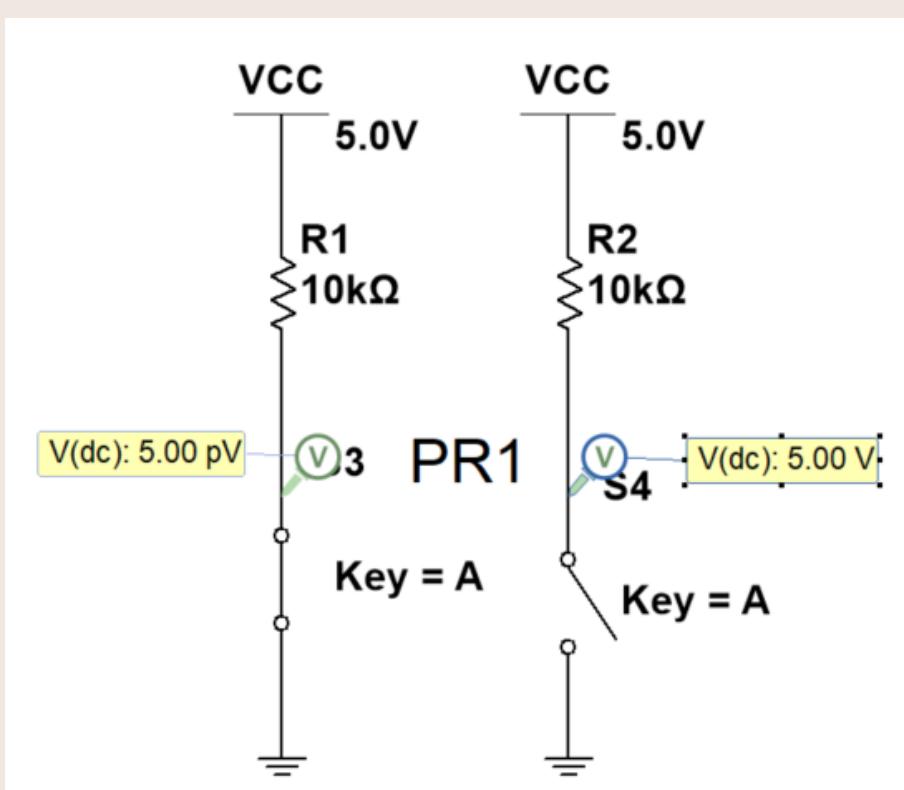


Pull-Down



Ingreso de bits

Pull-Up



Compuerta OR

Esta compuerta permite que con cualquiera de sus entradas que este en estado binario 1, su salida pasara a un estado 1 también.

Se puede interpretar como dos interruptores en paralelo, que sin importar cual se accione, será posible el paso de la corriente.

Tabla de
Verdad
OR

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1



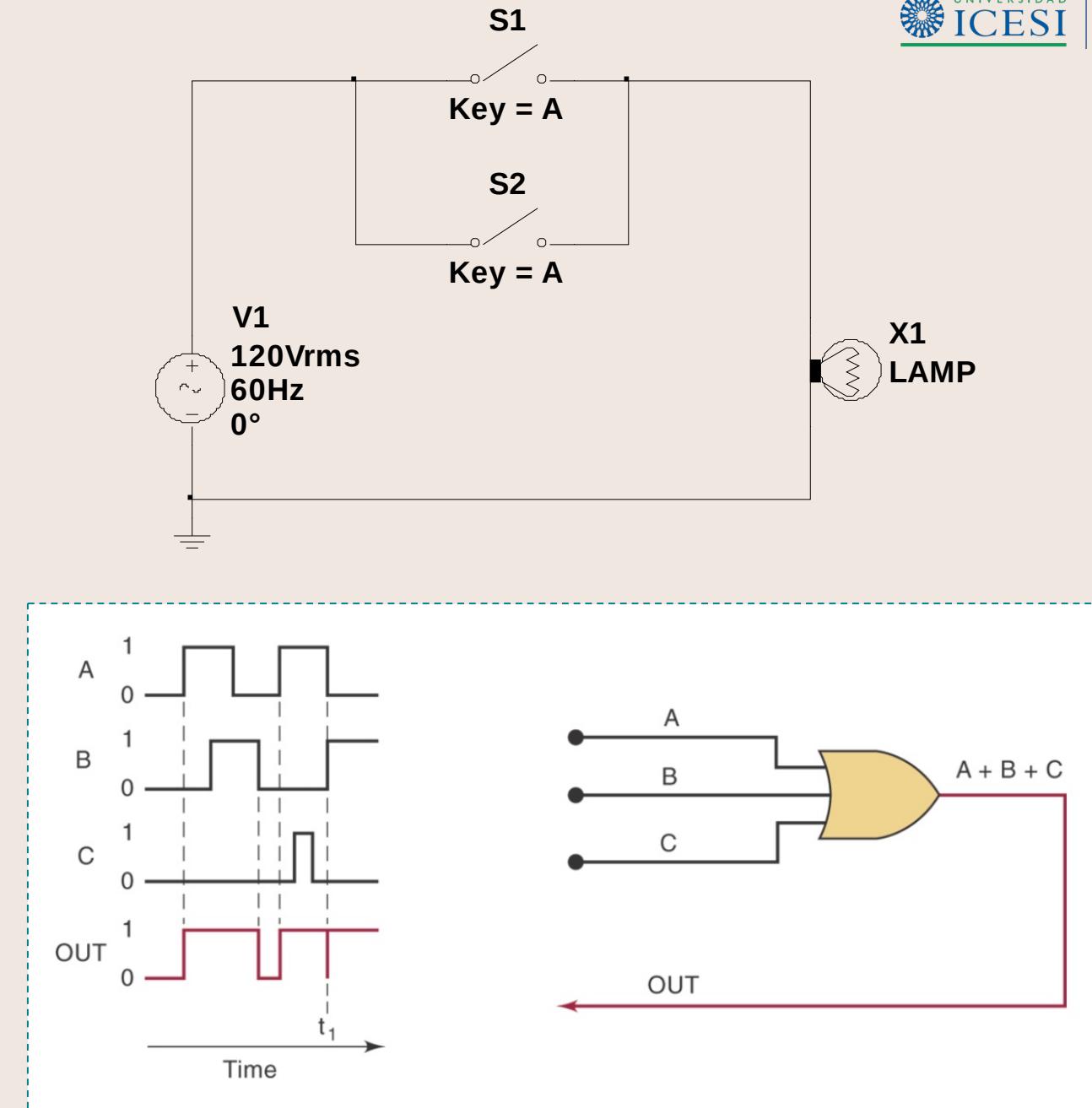
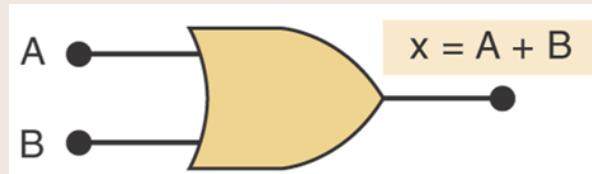
$$Q = A + B$$

Compuerta OR

- Tabla de verdad

A	B	$x = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

- Símbolo lógico



DM74LS32

Quad 2-Input OR Gate

General Description

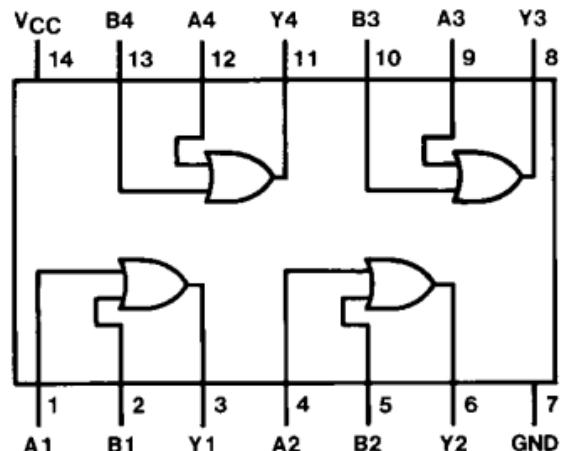
This device contains four independent gates each of which performs the logic OR function.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS32M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS32SJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS32N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

$Y = A + B$		
Inputs		Output
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	H

H = HIGH Logic Level
L = LOW Logic Level

**Compuerta
OR
7432**

Compuerta NOT

En este caso esta compuerta solo tiene una entrada y una salida y esta actúa como un inversor. Para esta situación en la entrada se colocara un 1 y en la salida otorgara un 0 y en el caso contrario esta recibirá un 0 y mostrara un 1. Por lo cual todo lo que llegue a su entrada, será inverso en su salida.

Tabla de Verdad
NOT

Q	Q'
0	1
1	0



$$Q = \bar{Q}$$

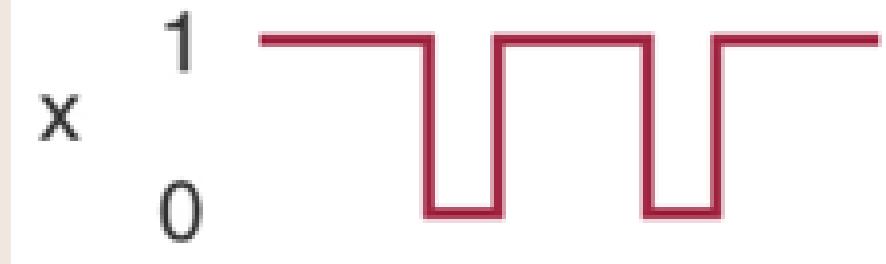
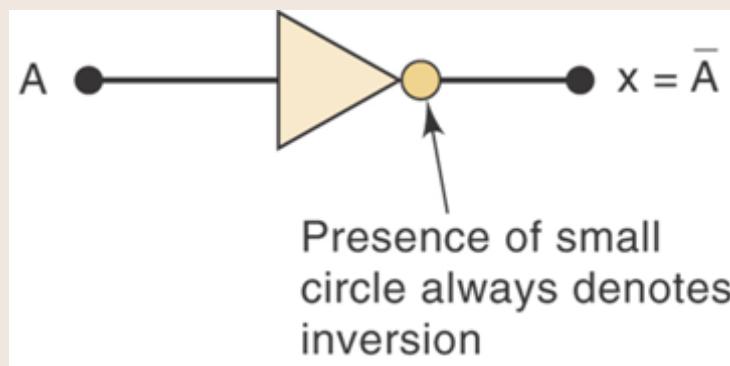
Compuerta NOT

Tabla de verdad

A	x = \bar{A}
0	1
1	0

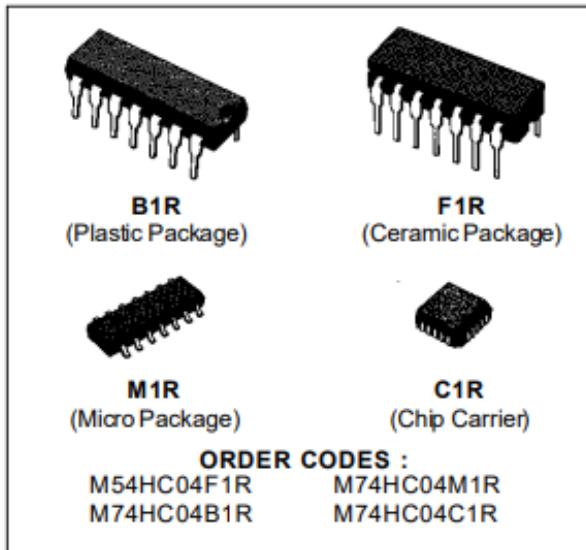


Símbolo lógico



HEX INVERTER

- HIGH SPEED
 $t_{PD} = 6 \text{ ns (TYP.) AT } V_{CC} = 5 \text{ V}$
- LOW POWER DISSIPATION
 $I_{CC} = 1 \mu\text{A (MAX.) AT } T_A = 25^\circ\text{C}$
- HIGH NOISE IMMUNITY
 $V_{NIH} = V_{NIL} = 28 \% V_{CC} (\text{MIN.})$
- OUTPUT DRIVE CAPABILITY
10 LSTTL LOADS
- SYMMETRICAL OUTPUT IMPEDANCE
 $|IOH| = IOL = 4 \text{ mA (MIN.)}$
- BALANCED PROPAGATION DELAYS
 $t_{PLH} = t_{PHL}$
- WIDE OPERATING VOLTAGE RANGE
 $V_{CC} (\text{OPR}) = 2 \text{ V TO } 6 \text{ V}$
- PIN AND FUNCTION COMPATIBLE WITH
54/74LS04

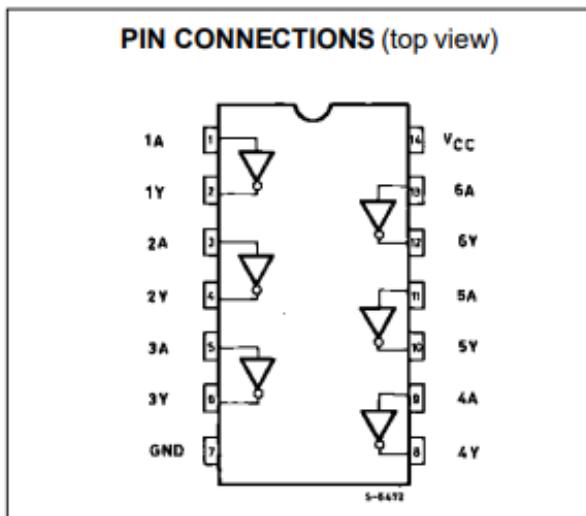


DESCRIPTION

The M54/74HC04 is a high speed CMOS HEX INVERTER fabricated in silicon gate CMOS technology. It has the same high speed performance of LSTTL combined with true CMOS low power consumption.

The internal circuit is composed of 3 stages including buffer output, which enables high noise immunity and stable output. All inputs are equipped with circuits against static discharge and transient excess voltage.

INPUT AND OUTPUT EQUIVALENT CIRCUIT



Compuerta NOT 7404

Compuerta NAND

También denominada como AND negada, esta compuerta trabaja al contrario de una AND ya que al no tener entradas en 1 o solamente alguna de ellas, esta concede un 1 en su salida, pero si esta tiene todas sus entradas en 1 la salida se presenta con un 0.

Tabla de Verdad
NAND

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0



$$Q = \overline{A * B}$$

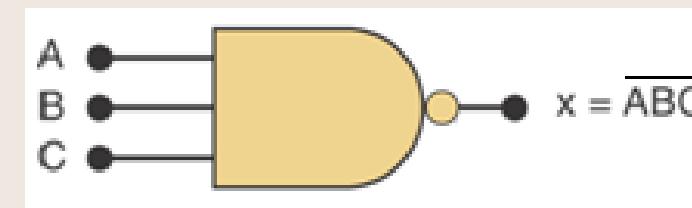
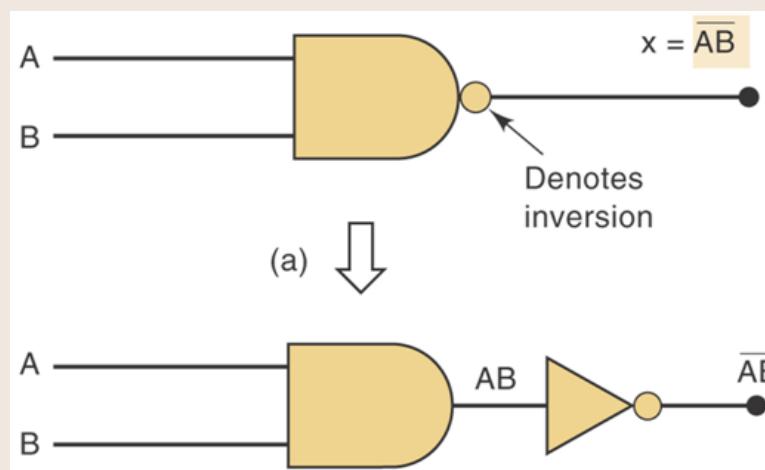
Compuerta NAND

Tabla de verdad

		AND	NAND
A	B	AB	\overline{AB}
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

A	B	C	x = \overline{ABC}
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

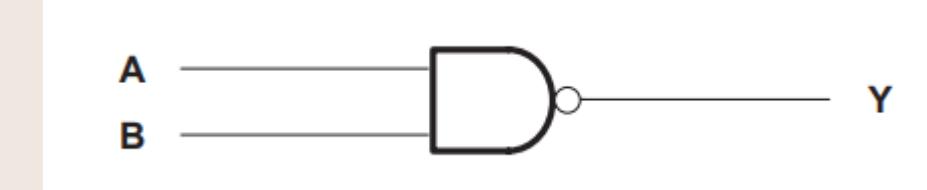
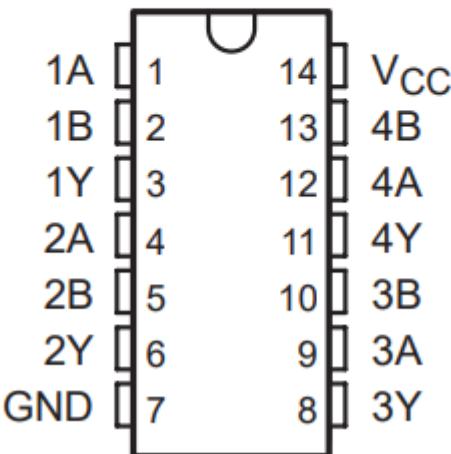
Símbolo lógico



FUNCTION TABLE
(each gate)

INPUTS		OUTPUT
A	B	Y
H	H	L
L	X	H
X	L	H

SN5400 . . . J PACKAGE
 SN54LS00, SN54S00 . . . J OR W PACKAGE
 SN7400, SN74S00 . . . D, N, OR NS PACKAGE
 SN74LS00 . . . D, DB, N, OR NS PACKAGE
 (TOP VIEW)



Compuerta NAND 7400

Compuerta NOR

La compuerta OR también tiene su versión inversa. Esta compuerta cuando tiene sus entradas en estado 0 su salida estará en 1, pero si alguna de sus entradas pasa a un estado 1 sin importar en qué posición, su salida será un estado 0.

Tabla de Verdad
NOR

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0



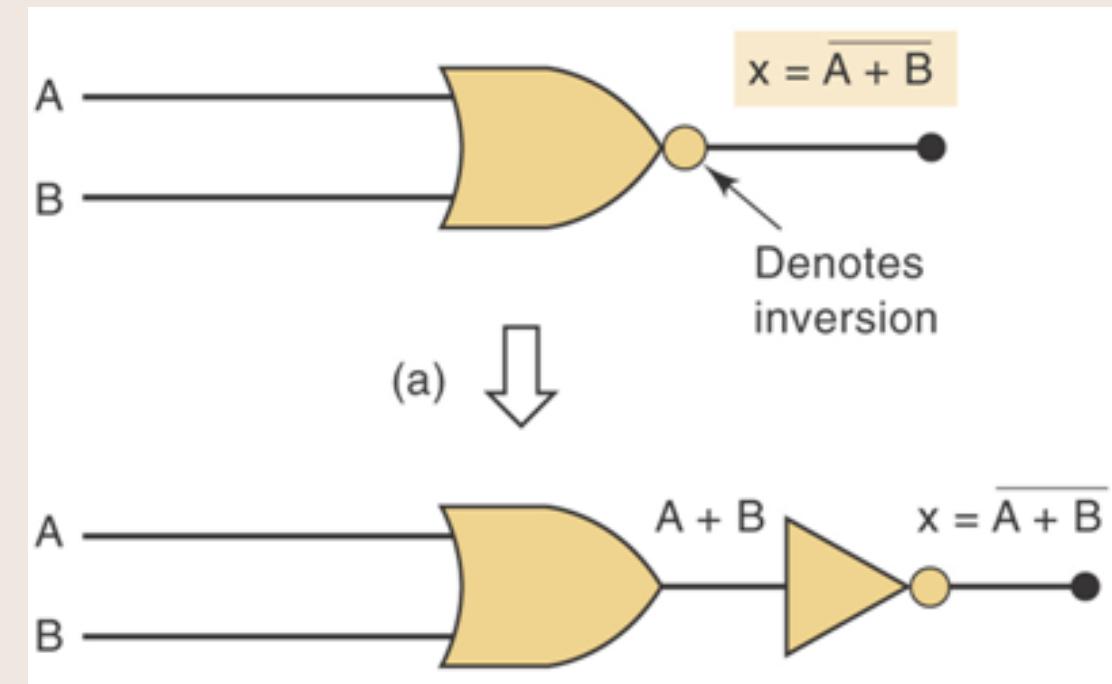
$$Q = \overline{A + B}$$

Compuerta NOR

- ▶ Tabla de verdad

		OR	NOR
A	B	$A + B$	$\overline{A + B}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

- ▶ Símbolo lógico



Quad 2-Input NOR Gates

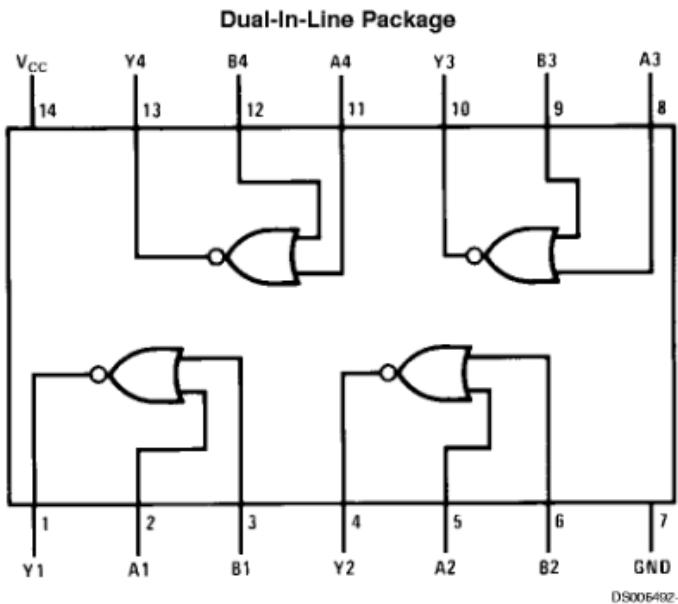
General Description

This device contains four independent gates each of which performs the logic NOR function.

Features

- Alternate Military/Aerospace device (5402) is available. Contact a Fairchild Semiconductor Sales Office/Distributor for specifications.

Connection Diagram



Order Number 5402DMQB, 5402FMQB, DM5402J, DM5402W or DM7402N
See Package Number J14A, N14A or W14B

Function Table

$$Y = \overline{A + B}$$

Inputs		Output
A	B	Y
L	L	H
L	H	L
H	L	L
H	H	L

Compuerta XOR

También llamada OR exclusiva, esta actúa como una suma binaria de un dígito cada uno y el resultado de la suma sería la salida. Otra manera de verlo es que con valores de entrada igual el estado de salida es 0 y con valores de entrada diferente, la salida será 1.

[Tabla de Verdad
XOR](#)

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0



$$Q = A * \bar{B} + \bar{A} * B$$

DM7486

Quad 2-Input Exclusive-OR Gate

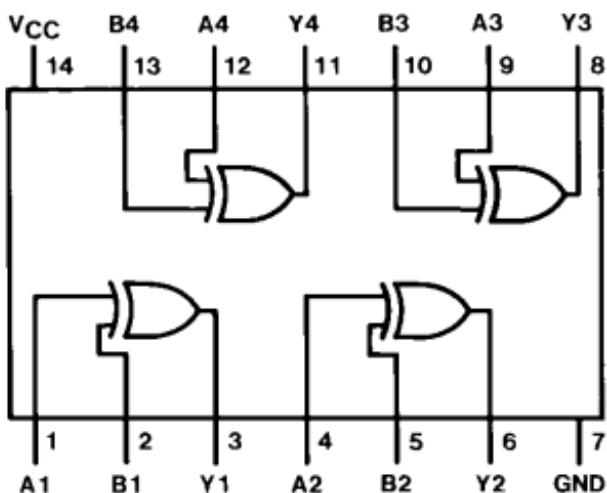
General Description

This device contains four independent gates each of which performs the logic exclusive-OR function.

Ordering Code:

Order Number	Package Number	Package Description
DM7486N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Connection Diagram



Function Table

$$Y = A \oplus B$$

Inputs		Output
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

H = HIGH Logic Level
L = LOW Logic Level

Compuerta XOR 7486

Compuerta XNOR

Esta es todo lo contrario a la compuerta XOR, ya que cuando las entradas sean iguales se presentara una salida en estado 1 y si son diferentes la salida será un estado 0.

Tabla de Verdad
XNOR

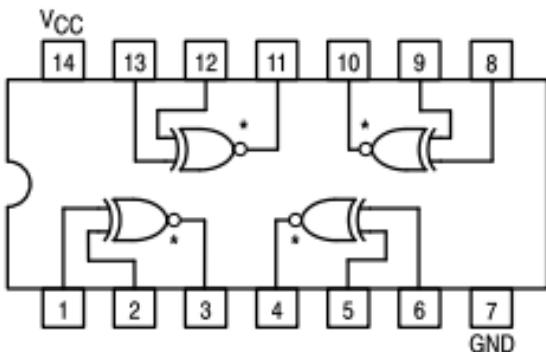
A	B	Q
0	0	1
0	1	0
1	0	0
1	1	1



$$Q = A * B + \overline{A} * \overline{B}$$



QUAD 2-INPUT EXCLUSIVE NOR GATE



*OPEN COLLECTOR OUTPUTS

TRUTH TABLE

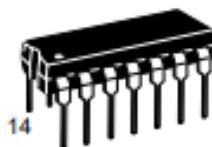
IN		OUT
A	B	Z
L	L	H
L	H	L
H	L	L
H	H	H

SN54/74LS266

QUAD 2-INPUT
EXCLUSIVE NOR GATE
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06

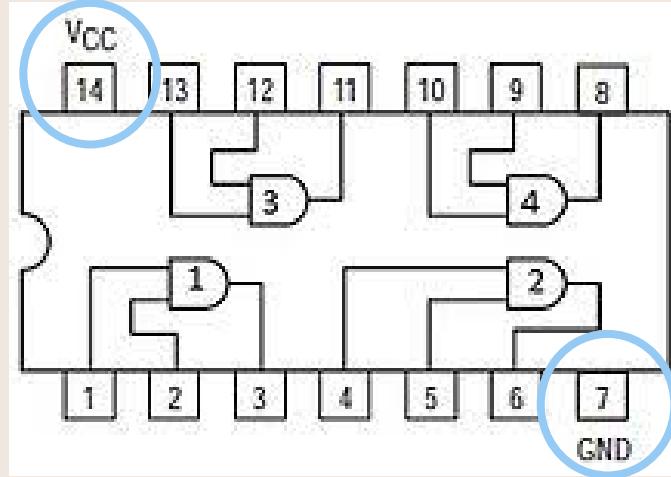


D SUFFIX
SOIC
CASE 751A-02

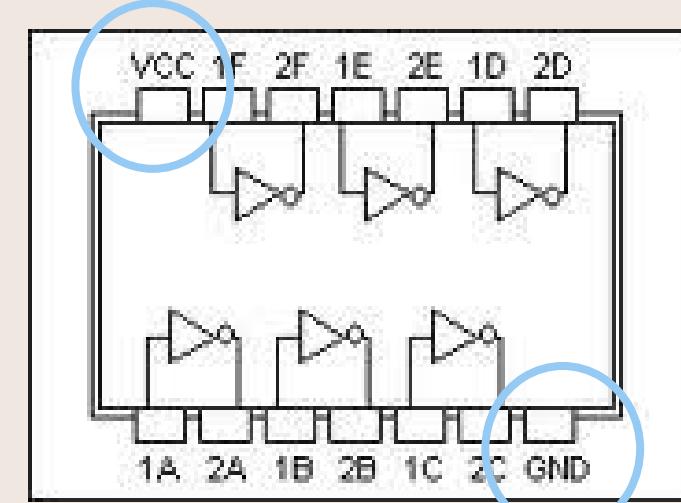
**Compuerta
NOR
74266**

Características eléctricas de las compuertas

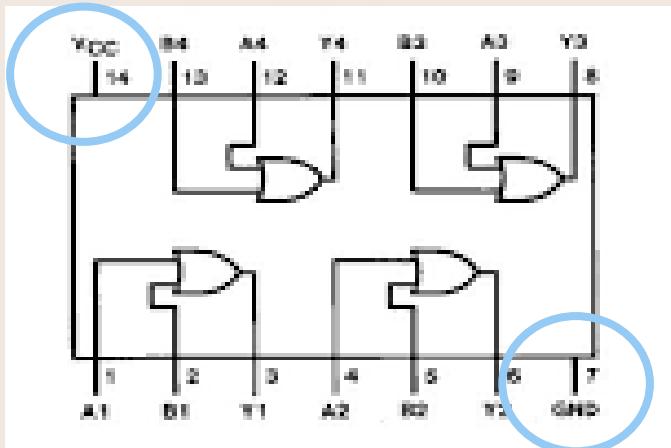
**AND
7408**



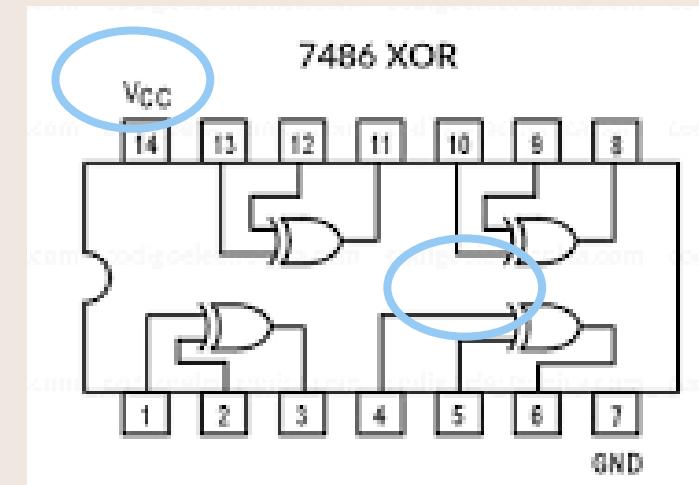
NOT
7404



**OR
7432**

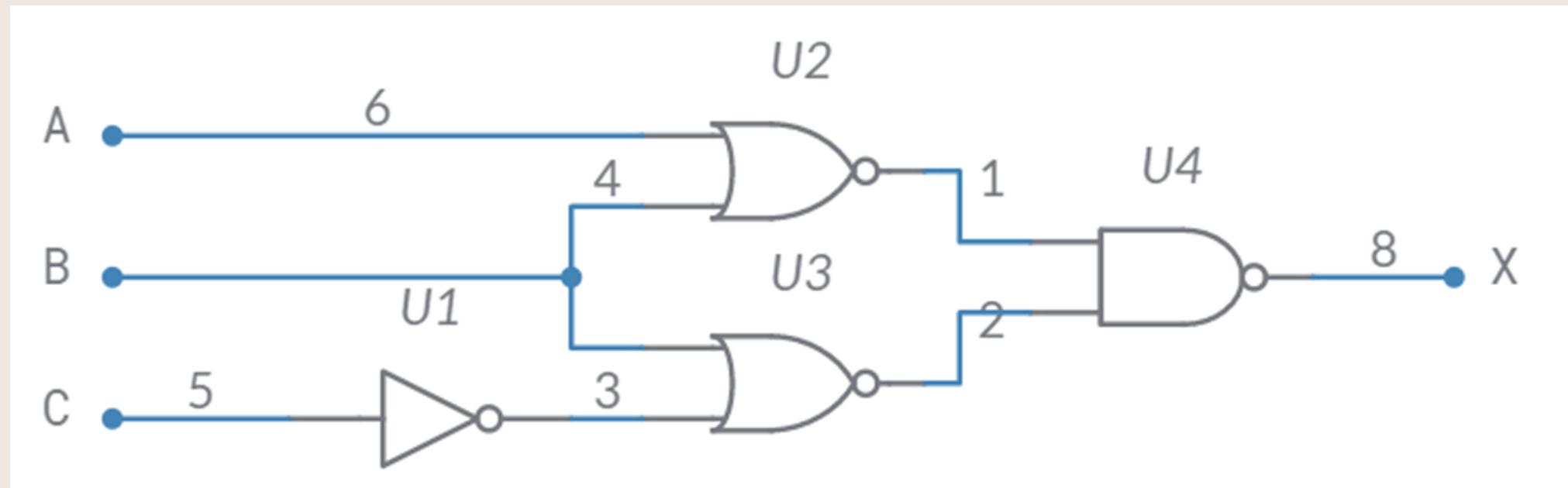


XOR
7486



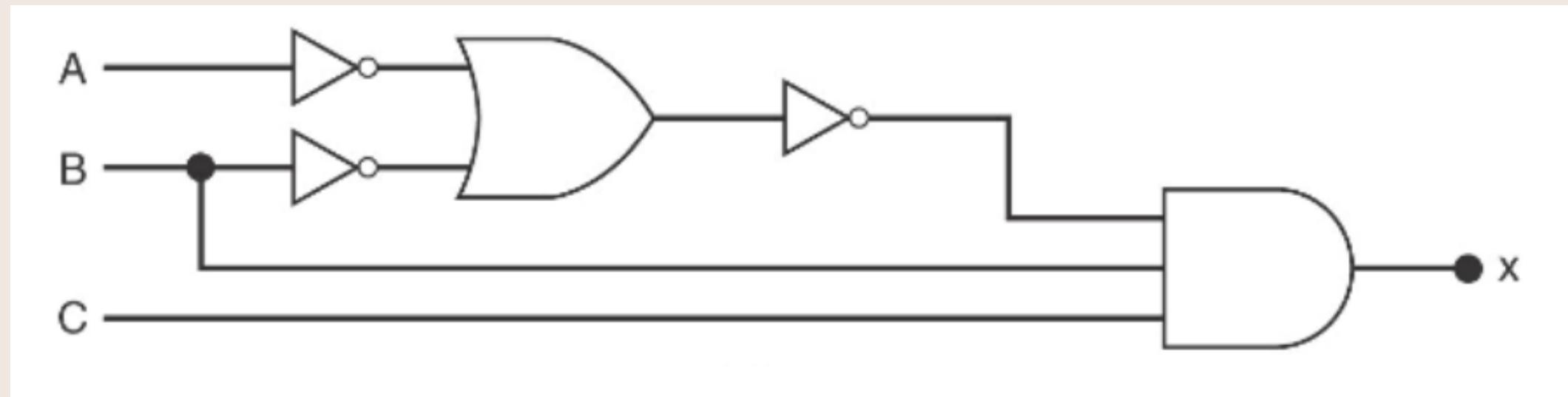
Ejemplo

Para el siguiente circuito, encuentre la tabla de verdad que describa su comportamiento según el número de entradas del circuito. Además obtenga la ecuación que describa ese comportamiento directamente del circuito:



Ejercicio

Para el siguiente circuito, encuentre la tabla de verdad que describa su comportamiento según el número de entradas del circuito. Además obtenga la ecuación que describa ese comportamiento directamente del circuito:



Resumen

$$And = (A * B)$$

A	B	Salida
0	0	0
0	1	0
1	0	0
1	1	1

$$OR = (A + B)$$

A	B	Salida
0	0	0
0	1	1
1	0	1
1	1	1

$$NAND = (\overline{A * B})$$

A	B	Salida
0	0	1
0	1	1
1	0	1
1	1	0

$$NOR = (\overline{A + B})$$

A	B	Salida
0	0	1
0	1	0
1	0	0
1	1	0

Resumen

$$XOR = (\overline{A} * B) + (A * \overline{B})$$

A	B	Salida
0	0	0
0	1	1
1	0	1
1	1	0

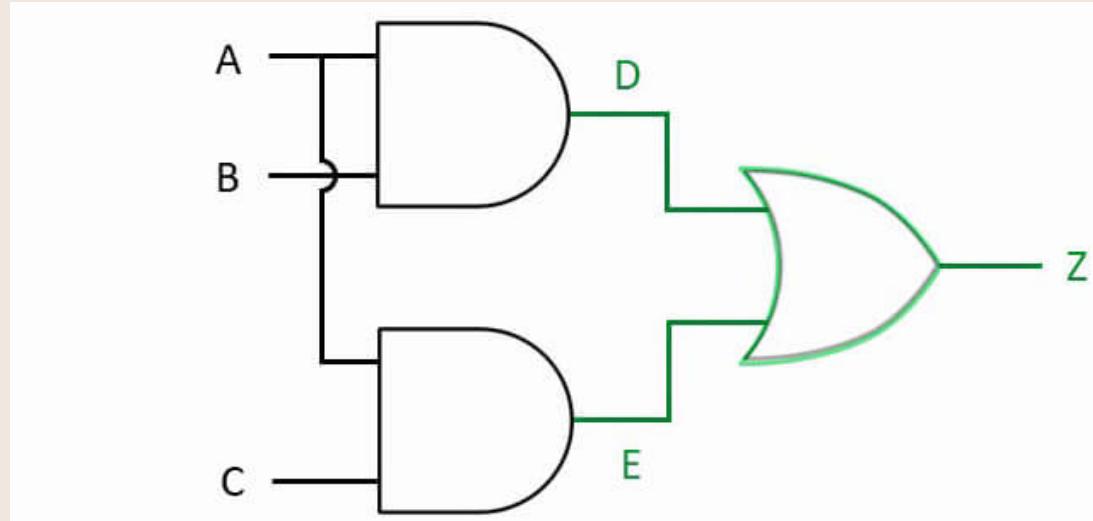
$$XNOR = (A * B) + (\overline{A} * \overline{B})$$

A	B	Salida
0	0	1
0	1	0
1	0	0
1	1	1

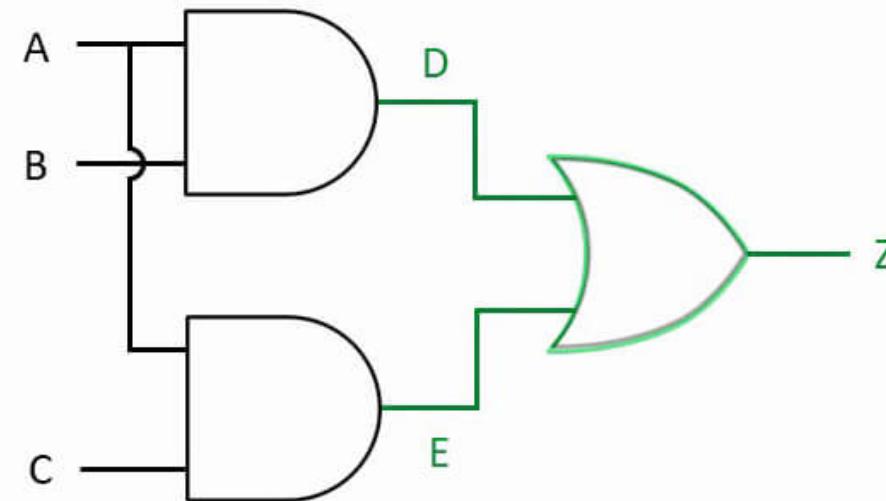
$$NOT = (\overline{A})$$

A	Salida
0	1
1	0

Ejemplo



Ejemplo



A	B	C	D	E	Z
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	0	0	0
1	0	0	0	0	0
1	0	1	0	1	1
1	1	0	1	0	1
1	1	1	1	1	1

Ejemplo

De acuerdo a la siguiente tabla de la verdad, determinar la ecuación y el circuito.

A	B	C	Salida
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

Identificar los (1) lógicos.

Si en la variable hay un (1) lógico, se pone la variable normal ej: A.

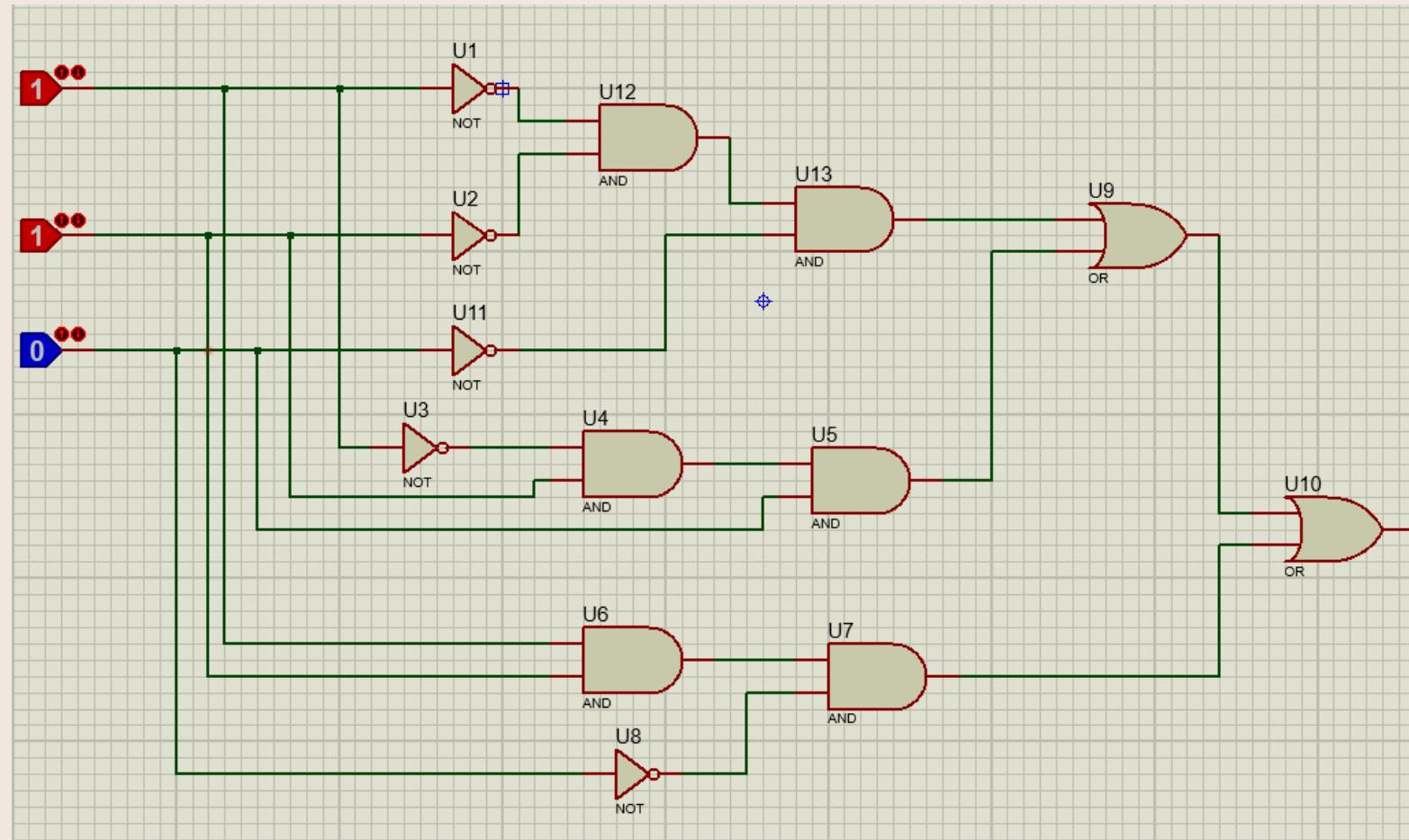
Si la en la variable hay un (0) lógico, se pone la variable negada

$$\text{Salida} = (\overline{A} \overline{B} \overline{C}) + (\overline{A} BC) + (AB \overline{C})$$

Ejemplo

Pasando al circuito usando elementos de 2 entradas.

$$Salida = (\overline{ABC}) + (\overline{A} BC) + (AB \overline{C})$$



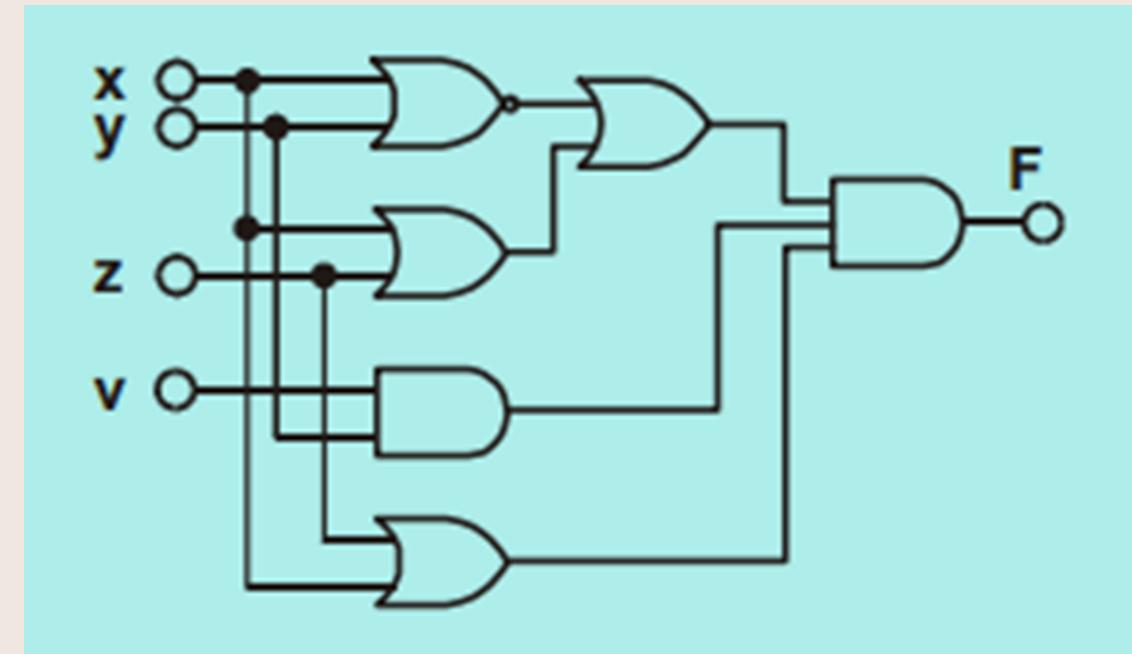
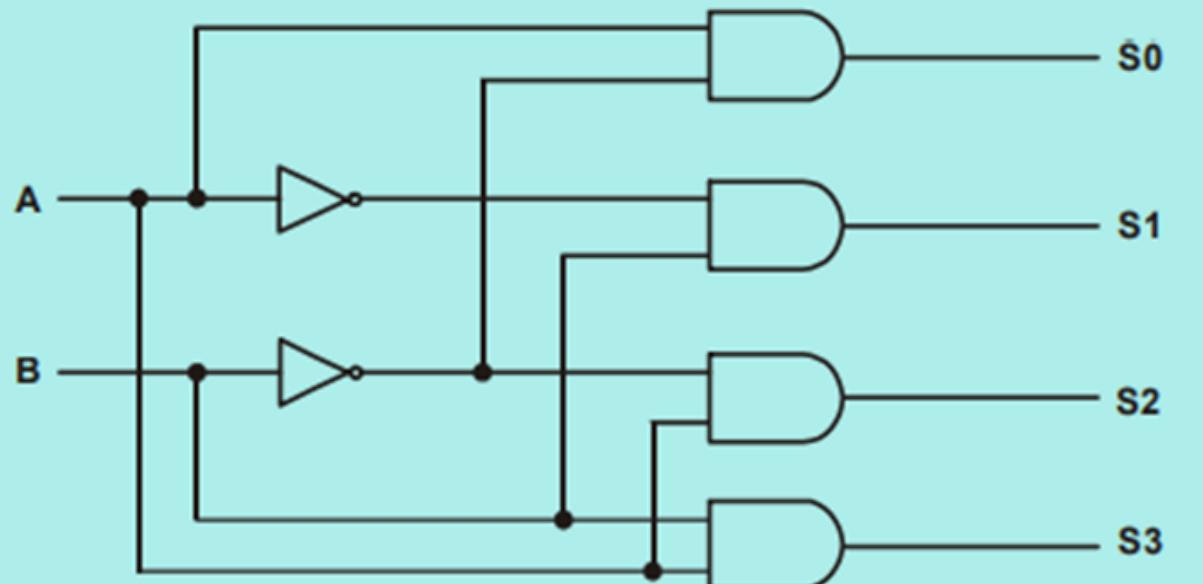
Ejercicio

De acuerdo a la siguiente tabla de la verdad, determinar la ecuación y el circuito.

A	B	C	Salida
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Ejercicio

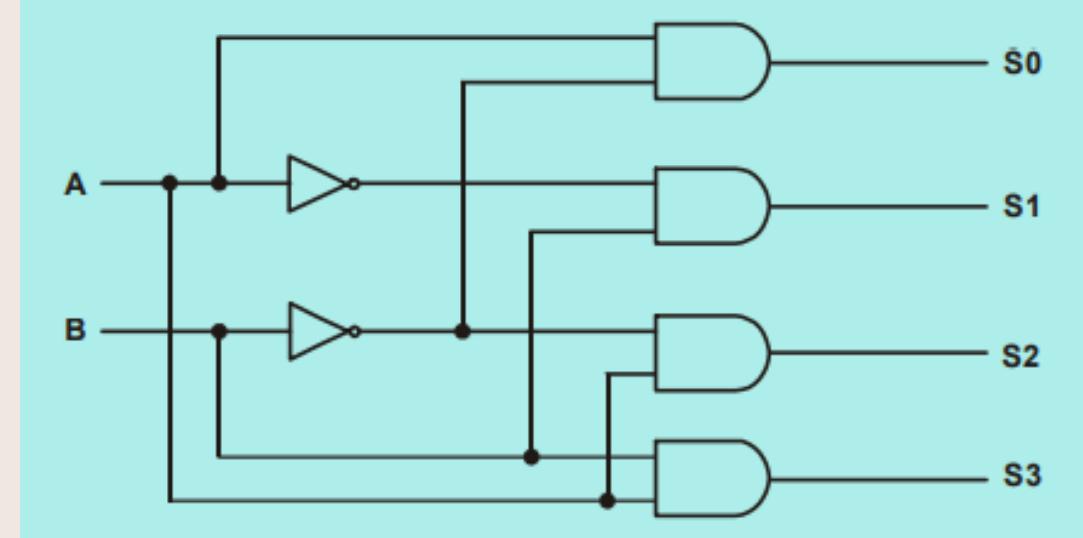
De acuerdo con el circuito, determine la tabla de verdad y la ecuación.



Ejercicio

Se desea controlar una lámpara empleando tres interruptores, de forma que solo se encienda cuando esté activado un solo interruptor o los tres simultáneamente.

a	b	c	L
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1



$$L = \bar{a} \cdot \bar{b} \cdot c + \bar{a} \cdot b \cdot \bar{c} + a \cdot \bar{b} \cdot \bar{c} + a \cdot b \cdot c$$

Ejercicio

Se tiene un motor controlado mediante tres pulsadores A,B y C.

Diseñe un circuito de control mediante compuertas lógicas que permita:

- Si se pulsan los tres pulsadores, el motor se activa.
- Si se pulsan dos pulsadores cualquiera, el motor se activa pero se enciende una lámpara adicional como señal de emergencia.
- Si solo se pulsa un pulsador, el motor no enciende pero enciende la lámpara de emergencia.
- Si no se pulsa ningún pulsador, ni el motor ni la lámpara se encienden.

Ejercicio

A	B	C	M	L
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	1
1	0	0	0	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	0

$$M = \overline{A} \cdot B \cdot C + A \cdot \overline{B} \cdot C + A \cdot B \cdot \overline{C} + A \cdot B \cdot C$$

$$L = \overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C} + \overline{A} \cdot B \cdot C + A \cdot \overline{B} \cdot \overline{C} + A \cdot \overline{B} \cdot C + A \cdot B \cdot \overline{C}$$

Ejercicio

Para el siguiente caso realice: tabla de verdad, diseño de circuito con compuertas lógicas. Se desea realizar un circuito de control para el toldo de una terraza de una vivienda. El toldo tiene la función tanto de dar sombra como de proteger del viento y de la lluvia. Se dispone de un sensor S que indica si hay sol, de un sensor L que indica si llueve, de un sensor V que indica si hay viento y de un sensor F que indica si hace frío en el interior de la casa.

El circuito que acciona el toldo debe funcionar según las siguientes condiciones:

- Siempre que llueva se debe extender el toldo para evitar que se moje la terraza. No se considerará posible que simultáneamente llueva y haga sol.
- Si hace viento se debe extender el toldo para evitar que el viento moleste. Sin embargo, hay una excepción: aun cuando haya viento, si el día está soleado y hace frío en la casa, se recogerá el toldo para que el sol caliente la casa.
- Por último, si no hace viento ni llueve, sólo se bajará el toldo en los días de