编制:北京万邦易嵌科技有限公司-嵌入式事业部 蒋政伟

版 本: v1.2

修改时间: 2022年11月18日

版权声明:该培训教程版权归北京万邦易嵌科技有限公司所有,未经公司

授权禁止引用、发布、转载等,否则将追究其法律责任。

一、SPI 简介

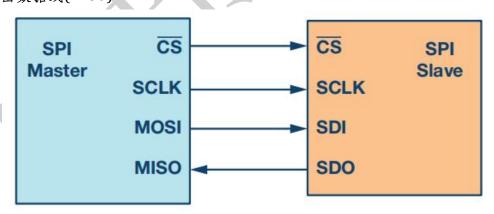
外设接口(SPI)是微控制器和外围 IC(如传感器、ADC、DAC、 移位寄存器、SRAM 等)之间使用最广泛的接口之一。

SPI 是一种同步、全双工、主从式接口。来自主机或从机的数据在时钟上升沿或下降沿同步。主机和从机可以同时传输数据。SPI 接口可以是 3 线式或 4 线式。本文重点介绍常用的 4 线 SPI 接口。

二、SPI接口

4 线 SPI 器件有四个信号:

- ➤ 时钟线(SCLK)
- ▶ 片选线(CS#)
- ▶ 主出从入数据线(MOSI)
- ▶ 主入从出数据线(MISO)



一般而言,产生时钟信号的器件称为主机。主机和从机之间传输的数据与主机产生的时钟同步。同 I2C 接口相比,SPI 器件支持更高的时钟频率。用户应查阅产品数据手册以了解 SPI 接口的时钟频率规格。

SPI 接口只能有一个主机,但可以有一个或多个从机。上图显示了主机和从机之间的 SPI 连接。来自主机的 CS(片选信号)用于选择从机,这通常是一个低电平有效信号,拉高时从机与 SPI 总线断开连接。当使用多个从机时,主机需要为每个从机提供单独的片选信号。MOSI 和 MISO 是数据线。MOSI 将数据从主机发送到从机,MISO 将数据从从机发送到主机。

三、时钟极性和时钟相位

在SPI中,主机可以选择时钟极性和时钟相位。

时钟极性(CPOL)用于设置时钟信号在空闲期间的电平状态。当 CPOL=0 时,表示时钟线的空闲电平为低电平,当 CPOL=1 时,表示时钟线的空闲电平为高电平,

时钟相位(CPHA)用于设置数据线上的数据在时钟线的第几个边沿被采集。当 CPHA=0 时,表示数据线上的数据在时钟线的第一个边沿被采集;当 CPHA=1 时,表示数据线上的数据在时钟线的第二个边沿被采集;

24 1					
	SPI 模式	CPOL 时钟极性	CPHA 时钟相位	时钟线的空闲电平	数据被采样的边沿
	0	0	0	低电平	第一个边沿:上升沿
	1	0	1	低电平	第二个边沿:下降沿
	2	1	1	高电平	第二个边沿:上升沿
	2	1	a	声 由 平	第一人动讥 下降讥

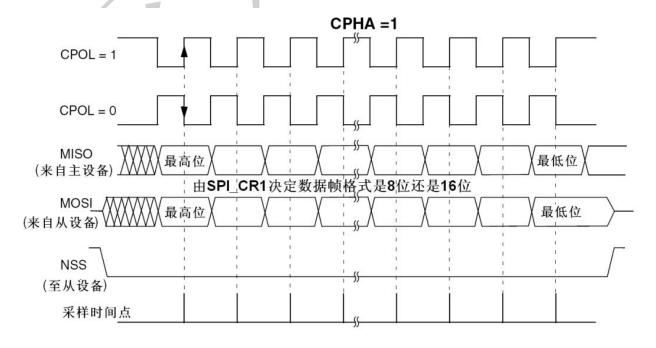
根据 CPOL 和 CPHA 位的选择,有四种 SPI 模式可用。

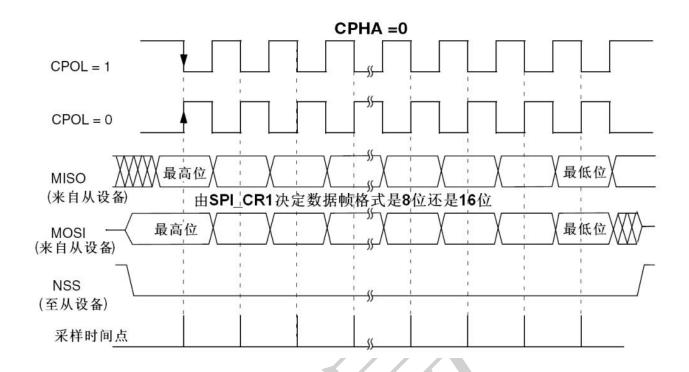
在实际应用中,主机必须根据从机的要求选择时钟极性和时钟相位。

四、数据传输

要开始 SPI 通信, 主机必须发送时钟信号, 并通过使能 CS 信号选择从机。片选通常是低电平有效信号。因此, 主机必须在该信号上发送逻辑 0 以选择从机。SPI 是全双工接口, 主机和从机可以分别通过 MOSI 和 MISO 线路同时发送数据。在 SPI 通信期间, 数据的发送(串行移出到 MOSI/SDO 总线上)和接收(采样或读入总线(MISO/SDI) 上的数据)同时进行。串行时钟沿同步数据的移位和采样。SPI 接口允许用户灵活选择时钟的上升沿或下降沿来采样和/或移位数据。欲确定使用 SPI 接口传输的数据位数,请参阅器件数据手册。

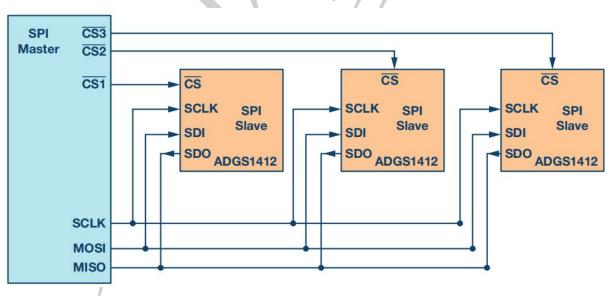
下图显示了四种 SPI 模式下的通信示例。





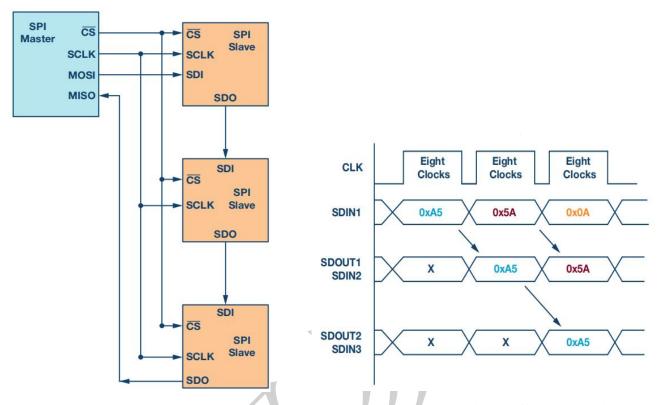
五、多从机配置

5.1 常规模式连接



在常规模式下,主机需要为每个从机提供单独的片选信号。一旦 主机使能(拉低)片选信号,MOSI/MISO 线上的时钟和数据便可用于 所选的从机。如果使能多个片选信号,则 MISO 线上的数据会被破坏,因为主机无法识别哪个从机正在传输数据。从上图可以看出,随着从机数量的增加,来自主机的片选线的数量也增加。这会快速增加主机需要提供的输入和输出数量,并限制可以使用的从机数量。可以使用其他技术来增加常规模式下的从机数量,例如使用多路复用器产生片选信号。

5.2 菊花链模式连接



在菊花链模式下,所有从机的片选信号连接在一起,数据从一个从机传播到下一个从机。 在此配置中,所有从机同时接收同一 SPI 时钟。来自主机的数据直接送到第一个从机,该从机 将数据提供给下一个从机,依此类推。

使用该方法时,由于数据是从一个从机传播到下一个从机,所以传输数据所需的时钟周期数与菊花链中的从机位置成比例。例如在图示的8位系统中,为使第3个从机能够获得数据,需要24个时钟脉冲,而常规SPI模式下只需8个时钟脉冲。上图显示了时钟周期和通过菊花链的数据传播。并非所有SPI器件都支持菊花链模式。请参阅产品数据手册以确认菊花链是否可用。