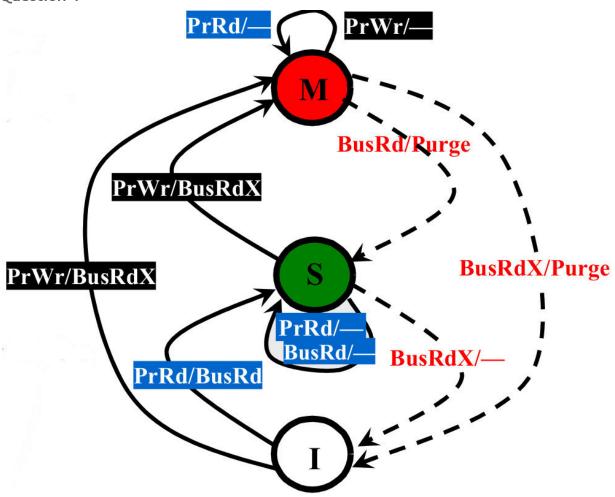
TD n°4

## Question 1



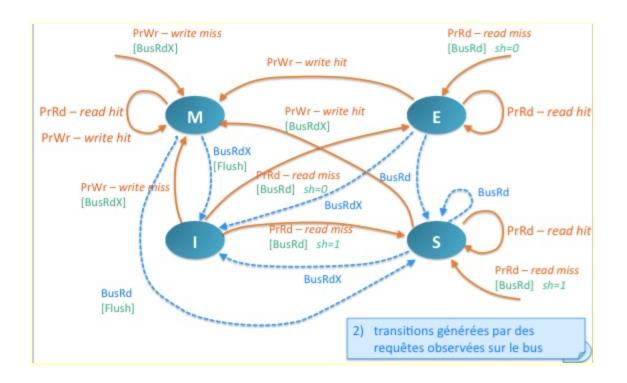
## Question 2

Proc	Opération	n°bloc	Cach	ne n°1	Cacl	Commentaires	
			N° Bloc	état	N° Bloc	état	
			-	I	-	I	
Init	Init	Init	-	I	-	I	
			-	I	-	ı	
			-	I	-	I	

			N'° Bloc	état	N° Bloc	état																								
			0	S	-	I																								
P1	Lecture	0	0	-	I	-	1	Rdmiss- BusRd(0)																						
				-	I	-	I																							
			-	I	-	ı																								
						1																								
			N'° Bloc	état	N° Bloc	état																								
			0	M	-	I																								
P1	Écriture	0	-	I	-	I	WrHit-BusRdX(0)																							
					-	I	-	I																						
			-	I	-	I																								
		ure 0	re 0			N'° Bloc	état	N° Bloc	état																					
				0	S	0	S																							
P2	Lecture			0	0	0	0	0	0	0	0	-	ı		ı	Rdmiss-BusRd(0)														
	Lociaro											O			Ü	U	Ü	o		0	U	O	·	·	Ü	-	ı	_	ı	rtainiee Basita(e)
																					_	ı	_	ı						
				1		ı																								
			N'° Bloc	état	N° Bloc	état																								
			0	S	0	S																								
P1	Lecture	0	-	I	-	I	RdHit																							
			-	I	-	I																								
			-	I	-	I																								
						,																								
P2	Lecture	1	N'° Bloc	état	N° Bloc	état	Rdmiss-BusRd(1)																							
			0	S	0	S																								

			-	I	1	S	
			-	ı	-	ı	
			-	I	-	ı	
			N'° Bloc	état	N° Bloc	état	
			0	S	0	S	
P1	Écriture	1	1	М	1	I	Wrmiss-BusrRdXx(1)
			-	I	-	I	
			-	I	-	I	
			N'° Bloc	état	N° Bloc	état	
			0	S	0	S	
P1	Lecture	1	1	М	1	I	RdHit
			-	I	-	I	
			-	I	-	I	
			NI'S Diag	ź t a t	Nº Diag		
			N'° Bloc	état	N° Bloc	état	
			4	S	0	S	
P1	Lecture	4	1	M	1	I	RdMiss-BusRd(4)
			-	I	-	l	
			-	I	-	I	
			N'° Bloc	état	N° Bloc	état	
5.	<i></i>	_	4	S	0	S	Wrmiss-BusRdX(5)
P1	Écriture	5	5	M	1	I	Flush(1)
			-	I	-	I	
			-	I	-	I	

							1
			N'° Bloc	état	N° Bloc	état	
			4	S	0	S	
P2	Écriture	5	5	I	5	M	Wrmiss-BusRdX(5) Flush(5)
						1	,
			N'° Bloc	état	N° Bloc	état	
			4	S	0	M	
P2	Écriture	4			5	М	WrHit-BusRdX-0)
			L	1		1	



0	pératio	on	Transaction sur le bus	Bloc fourni par 		t da che	_	État dans cache 2		État dans cache 3		_	
Proc	L/E	Bloc			а	b	С	а	b	С	а	b	С
-	-	-	-	-	ı	I	I	ı	I	ı	ı	ı	ı
1	L	а	$BusRd(\overline{SH})$	M	E	1	1	1	1	1	1	ı	1
1	Е	а	Х	Х	М	I	I	ı	I	1	I	I	1
2	L	Ф	$BusRd(\overline{SH})$	M	М	ı	ı	ı	Е	ı	ı	1	-
3	L	С	$\operatorname{BusRd}(\overline{\operatorname{SH}})$	М	М	I	I	1	Е	1	ı	ı	Е
1	Е	а	Х	Х	М	I	I	ı	Е	I	I	ı	Е
2	L	а	$\operatorname{BusRd}(\operatorname{SH})$	C1	S	1	1	S	Е	ı	ı	ı	Е
3	Е	а	BusRdX	C1, C2	ı	ı	ı	1	Е	1	М	ı	Е
1	L	С	BusRd(SH)	C3	I	1	S	ı	Е	1	М	1	S
3	Е	С	BusRdX	Х	I	ı	ı	1	Е	1	М	ı	М
1	Е	а	BusRdX	C3	М	I	I	ı	Е	ı	ı	I	М
3	L	а	BusRd(SH)	C1	S	I	I	ı	Е	I	S	ı	М
2	Е	b	X	Х	S	I	I	I	М	I	S	ı	М
1	L	b	$\operatorname{BusRd}(\operatorname{SH})$	C2	S	S	I	I	S	ı	S	ı	М
3	L	b	BusRd(SH)	C1 ou C2	S	S	ı	I	S	I	S	S	М
3	Е	b	BusRdX	X	S	I	I	I	I	ı	S	М	М

# Question 1:

Circonstance	Transaction	Nombre de transactions sur le bus
$NP \rightarrow NP$	-	
$NP \rightarrow I$	-	
$NP \rightarrow E$	Rdmiss-BusRd(\SH)	70
$NP \rightarrow S$	Rdmiss-BusRd(SH)	70
$NP \rightarrow M$	Wrmiss-BusRdX	70
$I \rightarrow NP$	Remplacement d'un bloc	
→	-	70
I→E	Rdmiss - BusRd(/SH)	70
$I \rightarrow M$	Wrmiss - BusRdX	70
$E \to NP$	Remplacement	0
E→I	BusRdX	0
$E \to E$	RdHit	0
E  o M	WrHit	0
$E \rightarrow S$	BusRd	0
$S \rightarrow NP$	Remplacement	0
$S \rightarrow I$	BusRdX	0
$S \rightarrow E$	-	0
$S \rightarrow S$	RdHit	0
$S \to M$	WrHit-BusRdX	6
$M \rightarrow NP$	remplacement - Flush	70
$M \rightarrow I$	BusRdX - Flush	70
$M \rightarrow E$	-	0
$M \rightarrow S$	BusRd - flush	70
$M \to M$	RdHit WrHit	0

### Question 2:

T = 70 \* (26,25 + 2.6 + 15.14 + 0.3 + 0.0008 + 19, 02 + 0.0001 + 1, 55) + 6 \* 1.11T = 4.546.9 octets (4364,923 plutôt non)

200 M d'instructions par seconde

99, 7 M de références mémoire pour 376,5 M d'instructions

### Question 3

NbInstructionsParSec \* nbRefefrencesEnMemoire = 200 000 000 \* 99 700 000 / 376 500 000 = 52 960 000 réf mem/s

1000 -> 4546, 9 52 960 000 -> 52 960 \* 4546,9 = 241 Mo/s

241 \* 16 = 3.8 Go/s 16 processeurs = 16 \* puissanceParCoeur = 3,8 Go/s

1 élément = 4 octets bloc = 64 octets (16 éléments) temp[1] à l'adresse 64 8 threads = 512 élements 1 thread calcule = 512 / (8 \* 16) = 4 blocs

### Question 1

1 thread écrit dans 4 blocs mais en lit 6 : les 4 dans lesquels il écrit + les 2 « hors champ »

		T0				7	Γ1			
1	2	3	4	64'	5	5 6 7 8				
	<u>.</u>									

Un thread écrit dans 4 blocs Un thread lit 6 blocs Application numérique : Modifie les blocs 5 à 8 Lit les blocs 4 à 9

temp[s] = (temp[s-1]+temp[s+1])/2

### Question 2

			État	du bloc d	ans les ca	ches	
	Opération		avant c0 c1		c0	ès c1	Commentaires
	I				1	I	
(A)	lecture de temp[64]	4	1	1	I	E	read miss - BusRd(/S)
(A)	lecture de temp[66]	5	- 1	- 1	I	Е	read miss - BusRd(/S)
(A)	écriture de temp[65]	5	I	Е	I	М	write hit
(B)	lecture de temp[65]	5	I	M	- 1	М	read hit
(B)	lecture de temp[67]	5	I	M	- 1	М	read hit
(B)	écriture de temp[66]	5	I	M	- 1	М	write hit
(C)	lecture de temp[64]	4	М	1	S	S	read miss - BusRd(S) - Flush par c0
(C)	lecture de temp[66]	5	S	S	S	S	read hit
(C)	écriture de temp[65]	5	S	S	1	М	write hit - BusRdX

Question 1

65536 pixels 1 pixel = 1 octet 256 niveaux de gris

65536/16384 = 4 threads

#### État du bloc dans les caches

Boucle	Opération	Transaction bus	Cache0 avant	Cache3 avant	Cache0 après	Cache3 après
1ère boucle	PO lit img[0]	BusRd(/S)	I	1	E	I
	PO lit hp[0][0]	BusRd(/S)	I	1	E	I
	PO écrit hp[0][0]	X	E	1	М	I
	PO lit img[1]	X	E	1	E	1
	PO lit hp[0][12]	BusRd(/S)	I	1	Е	1
	PO écrit hp[0][12]	X	E	- 1	М	1
	PO lit img[32]	BusRd(/S)	I	I	E	1
	PO lit hp[0][6]	X	М	I	М	1
	PO écrit hp[0][6]	X	М	I	М	1
2nd boucle	PO lit hp[0][0]	X	М	I	М	1
	PO lit hp[3][0]	BusRd(S)	I	М	S	S
	PO écrit hc[0]	BusRdX	ı	I	М	I
	PO lit hp[0][1]	Х	М	- 1	М	I
	PO lit hp[3][1]	Х	S	S	S	S
	PO écrit hc[1]	X	М	I	М	I

#### Question 2

#### 1 thread:

• boucle 1:

lit 16 384 octets =  $2^{14}$ . Or un bloc occupe  $2^5$  octets donc  $2^{14}/2^5 = 2^9 = 512$  BusRd lit 256 elements de hp (4 octets)  $\rightarrow$  1024 octets =  $2^{10}$ . Or un bloc occupe  $2^5$  octets donc  $2^{10}/2^5 = 2^5 = 32$  BusRd

écrit dans 25 blocs → en MSI: 32 BusRdX et en MESI: 0 transaction

• boucle 2:

T0:

Total du nombre de transactions pour un thread :

```
en MSI: 40 BusRdX + 512 + 32 + 24 BusRd = 40 + 568 = 608
```

transactions

transactions

Volume de données total sur le bus pour 4 threads :

```
en MSI: 4 * ((568 BusRd * 36) + (32 BusRd<sup>1</sup> * 4) + (8 BusRdX<sup>2</sup> * 36)) = 82944 + 128 = 83 072 octets
en MESI: 4 * ((568 BusRd * 36) + (8 BusRdX * 36)) = 82944 octets
```

<sup>&</sup>lt;sup>1</sup> Boucle 1

<sup>&</sup>lt;sup>2</sup> Boucle 2