

TP 2

Réalisation des fonctions logiques : additionneur, décodeur, multiplexeur avec des opérateurs logiques NAND, AND, OR et NOT.



Établir la table de vérité d'un additionneur complet pour l'addition de 2 bits (a et b) et d'un report entrant re en fournissant en sortie un bit de somme S et d'un report sortant Rs .



En utilisant des portes AND, OR, NOT, XOR, câbler un additionneur (avec propagation du report en cascade) de 2 nombres A et B de 4 bits chacun. Vérifier le fonctionnement. Transformer cet additionneur pour faire un soustracteur réalisant $A-B$. vérifier le fonctionnement.



Établir la table de vérité de la fonction décodeur de 2 entrées ($A1, A0$) vers 4 sorties ($S0, S1, S2, S3$) muni d'une entrée de validation E active à l'état bas, et donner les équations simplifiées des sorties.



En utilisant exclusivement les opérandes NAND, transformer les équations précédentes et câbler le circuit décodeur en utilisant pour les entrées des interrupteurs et pour les sorties des diodes électroluminescentes.



Établir la table de vérité de la fonction multiplexeur de 4 voies en entrées $E3, E2, E1, E0$ (chaque voie est composée de 1 bits) vers une voie S en sortie (composée de 1 bits), 2 lignes de contrôles ($C1, C0$) sont nécessaires pour l'aiguillage d'une entrée vers la sortie, donner l'équation de la sortie simplifiée en fonction des entrées et des lignes de contrôles.



En utilisant exclusivement les opérandes NAND, transformer l'équation précédente et câbler le circuit multiplexeur en utilisant pour les entrées des interrupteurs et pour la sortie une diode électroluminescente.