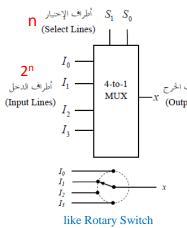


منقي البيانات Multiplexer/Data Selector

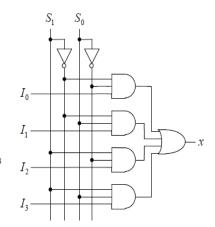
منقي البيانات multiplexer عبارة عن دائرة منطقية لها عدة أطراف دخل 2ⁿ، وطرف خرج واحد. يتم توصيل واحد من أطراف الدخل مع طرف الخرج، ويتم اختيار طرف الدخل الذي يتم توصيله بالخرج بواسطة أطراف الإختيار (Select Lines) وعددها n.

4-to-1 Multiplexer



S_1	S_0	х
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

$$x = \overline{S_1} \, \overline{S_0} I_0 + \overline{S_1} S_0 I_1 + S_1 \overline{S_0} I_2 + S_1 S_0 I_3$$

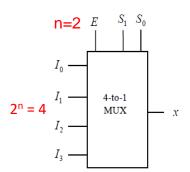


منقي البيانات Multiplexer مع خط السماح Enable

في بعض الأحيان قد يكون منقي البيانات مزوداً بخط سماح (Enable ووظيفة خط السماح، هي إبطال عمل الدائرة أو السماح لها بأن تؤدي وظيفتها كالمعتاد.

4-to-1 Multiplexer

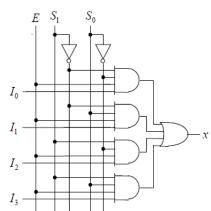
وفي ما يلي طريقة ظهور خط السماح في دامج من نوع 4 إلى 1



E	S_1	S_0	x
0	×	×	0
1	0	0	I_0
1	0	1	I_1
1	1	0	I_2
1	1	1	I_3

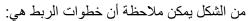
$$x = E\overline{S_1}\overline{S_0}I_0 + E\overline{S_1}S_0I_1 + ES_1\overline{S_0}I_2 + ES_1S_0I_3$$

$$x = E(\overline{S_1}\overline{S_0}I_0 + \overline{S_1}S_0I_1 + S_1\overline{S_0}I_2 + S_1S_0I_3)$$

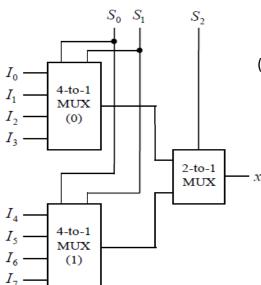


ربط منقي البيانات MUX's:

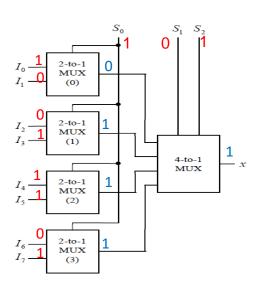
يمكن ربط عدد من وحدات الدامج الصغيرة لبناء وحدة دامج أكبر. مثلاً، يمكن ربط وحدتي (MUX 8-to-1) لبناء (4-to-1 MUX's)

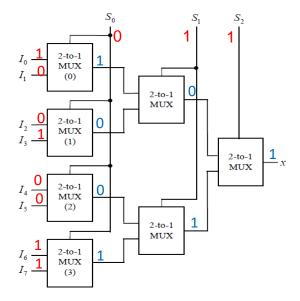


- أطراف الدخل للوحدة الكبيرة موزعة بالتساوي ما بين الوحدات الصغيرة.
- أطراف الإختيار الدنيا، وهي أطراف الإختيار التي تظهر في كل وحدة من الوحدات الصغيرة المطلوب ربطها، تكون مشتركة.
- ق. طرف الإختيار الأعلى يستخدم في اختيار الوحدة الصغيرة التي يتم تمرير خرجها إلى خرج الوحدة الكبيرة من بين الوحدات المربوطة مع بعضها البعض، وذلك باستخدام دامج عدد أطراف الدخل له يساوي عدد الوحدات المربوطة.



مثال: تتبع حركة البيانات

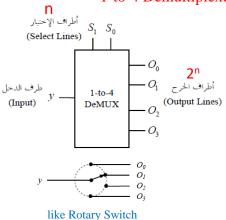




المفرق Demultiplexer

• واضح من التسمية أن المفرق Demultiplexer يؤدي عكس الوظيفة التي يؤديها منقي البيانات Multiplexer فالمفرق عبارة عن دائرة منطقية لها عدة أطراف خرج، وطرف دخل واحد. يتم توصيل طرف الدخل مع أحد أطراف الخرج، ويتم اختيار طرف الخرج الذي يتم توصيله بالدخل بواسطة أطراف الإختيار Select Lines

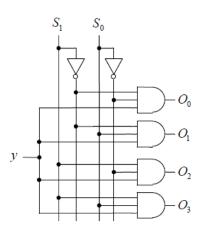




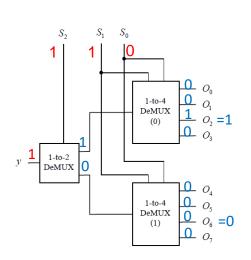
ı	U	U	U	U	U			
	0	1	0	0	\boldsymbol{y}			
	1	0	0	\boldsymbol{y}	0			
	1	1	y	0	0			
$O_0 = S_1 S_0 y$								
$O_1 = \overline{S_1} S_0 y$								
	$O_2 = S_1 \overline{S_0} y$							
	$O_3 = S_1 S_0 y$							

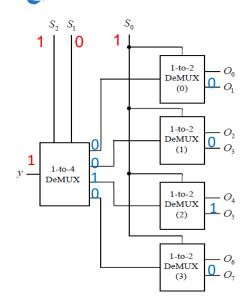
0

0

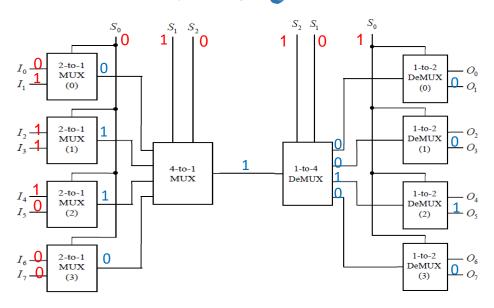


مثال: تتبع حركة البيانات

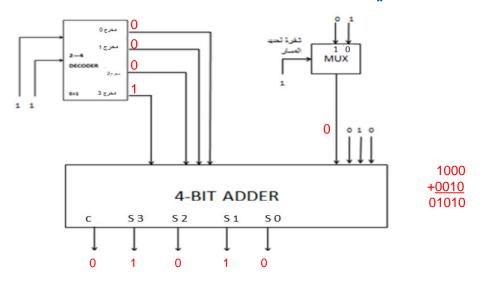




مثال: تتبع حركة البيانات



مثال: ما هي مخرجات 2-bit Adder



Thank you