

## به نام خدا

گزارش آزمایش ۳

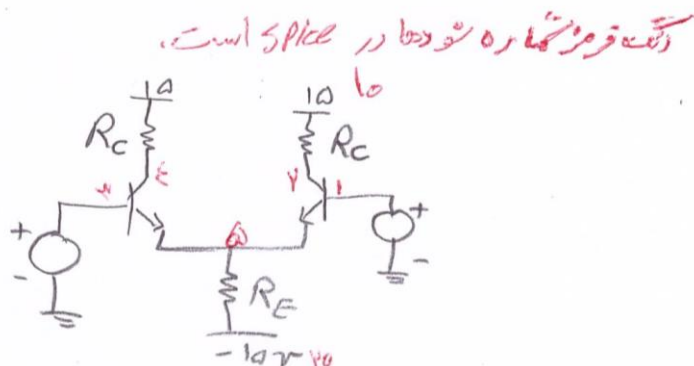
ارسلان فیروزی ۹۷۱۰۲۲۲۵

۱- الف) بنابر رابطه  $I_c = I_s \cdot \exp(V_{be}/V_T)$  با افزایش دما که منجر به افزایش  $I_s$  می شود، جریان یک شاخه افزایش می یابد. با فرض ثابت بودن جمع جریان دو ترانزیستور، جریان دیگری کاهش می یابد. افزایش جریان یک شاخه باعث کاهش ولتاژ خروجی یک سر و افزایش سر دیگر می شود. که این یعنی خروجی دیفرانسیل در حالت کامن مود بیش تر خواهد شد.

ب) به دلیل اینکه جریان آن رابطه مستقیم با ولتاژ دو سر آن دارد، به ازای ورودی های مشترک متفاوت، جریان گذرنده از متفاوت خواهد بود و در نتیجه خروجی تک سر وابسته خواهد بود به ولتاژ کامن مود. برای رفع این وابستگی باید از منبع جریان در Tail استفاده کرد به جای مقاومت. زیرا حداقل وابستگی به ولتاژ دو سر را خواهد داشت پس خروجی تک سر به ولتاژ کامن مود وابستگی کم تری خواهد داشت و CMRR بیش تر خواهد بود.

ج) از یک مقاومت استفاده شده است که بهره ی مناسب را به ما بدهد و سوینگ را نیز حفظ کند. با استفاده از آینه جریان می توان به دلیل مقاومت ac بزرگ بهره بزرگتری بدست آورد در حالیکه به سوینگ خروجی تغییر زیادی اعمال نکرد. از طرفی با این ساختار با افزایش دمای یکی از ترانزیستور ها به دلیل کپی جریان جریان دو طرف باید برابر باشد پس تفاوتی در ولتاژ تک سر با تغییر دمای یکی از آن ها نخواهیم داشت. که این برخلاف الف است.

٢- الف)



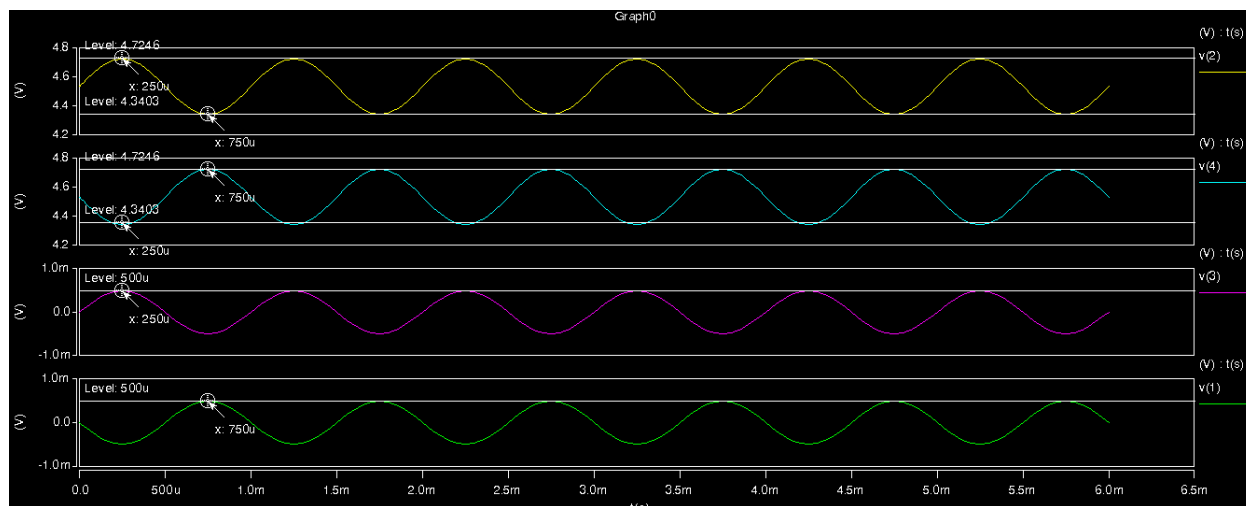
$$I_{RE} = 1.1 \text{ mA} \quad V_E = -0.4 \text{ V}$$

$$\Rightarrow R_E = \frac{15.1}{4.1 \text{ mA}} = 3.9 \text{ k}\Omega$$

$$v_c = v_E + v_{CE} = 8,9 + (-0,4)$$

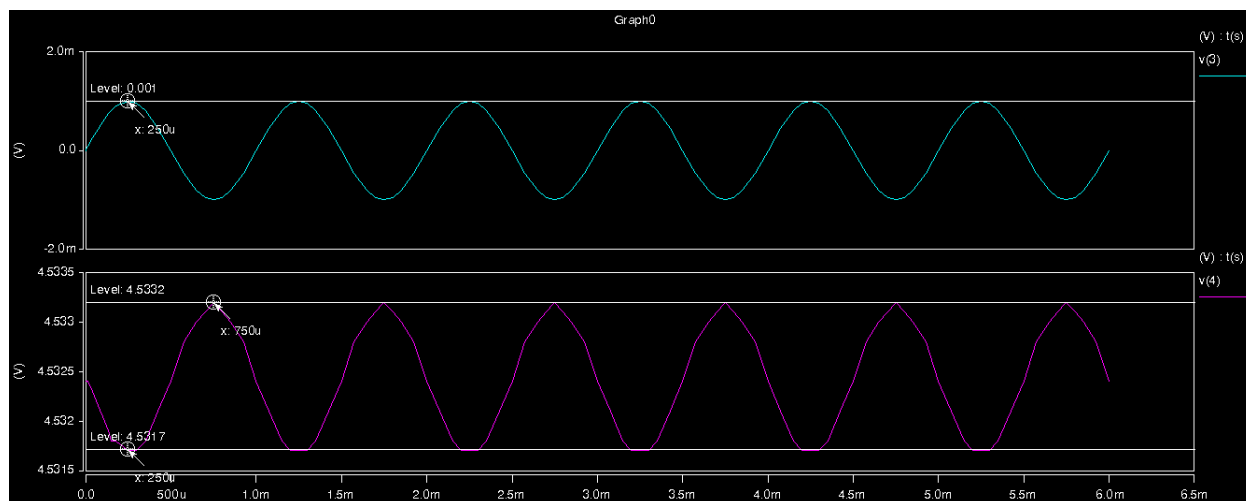
$$\rightarrow R_c = \frac{10 - 5 \text{ V}}{1 \text{ mA}} = 10 \text{ k}\Omega$$

به ازای ورودی دیفرانسیل:



با توجه به شکل بالا به ازای ورودی دیفرانسیل بهره برابر با ۳۸۴,۳ است.

به ازای ورودی مشترک:



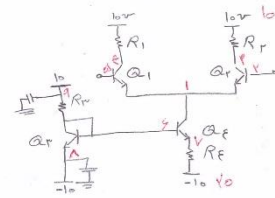
بر اساس شکل بالا بهره کامن مود برابر ۰,۷۵ است.

بر این اساس CMRR برابر ۵۱۲,۴ است.

۳- نحوه بدست آوردن مقاومت ها و پاسخ موارد الف و ب و ج:

$$V_{EE} = -10 + R_E \times I_{E1} = -9.91 \text{ V} \quad (\text{الف})$$

$$V_{CE} > V_{EE} + 0.2 = -9.71 \text{ V}$$



$$V_{BE} - V_{BEQ} + V_{RE} = 0$$

$$V_T \ln \frac{I_{C1}}{I_{S1}} - V_T \ln \frac{I_{C2}}{I_{S2}} + I_{C2} R_E = 0$$

$$\begin{cases} I_{C1} = I_{C2} \\ I_{C1} = I_{E1} \end{cases} \rightarrow V_T \ln \frac{I_{C2}}{I_{C1}} + I_{C2} R_E = 0$$

$$\rightarrow \begin{cases} R_E = 11 \Omega \\ R_T = 5.1 \text{ K}\Omega \end{cases}$$

$$A_{vE} = \frac{R_L}{R_{CE} + \frac{V_T}{\beta}}$$

$$R_{CE} = r_o (1 + g_m R_E + g_m \frac{V_T}{\beta}) = 1.5 r_o$$

$$= 1.5 \times \frac{110 \text{ V}}{r_{MC}} = 13.5 \text{ K}\Omega$$

$$A_{vE} = \frac{5.1 \text{ V}\Omega}{13.5 \text{ K}} = 0.00037$$

$$CMRR = \frac{r_{MC}}{0.00037} = 275 \text{ K}$$

$$V_{CE} = V_{EE} = -0.7 + \frac{10}{5} = 1.3 \text{ V}$$

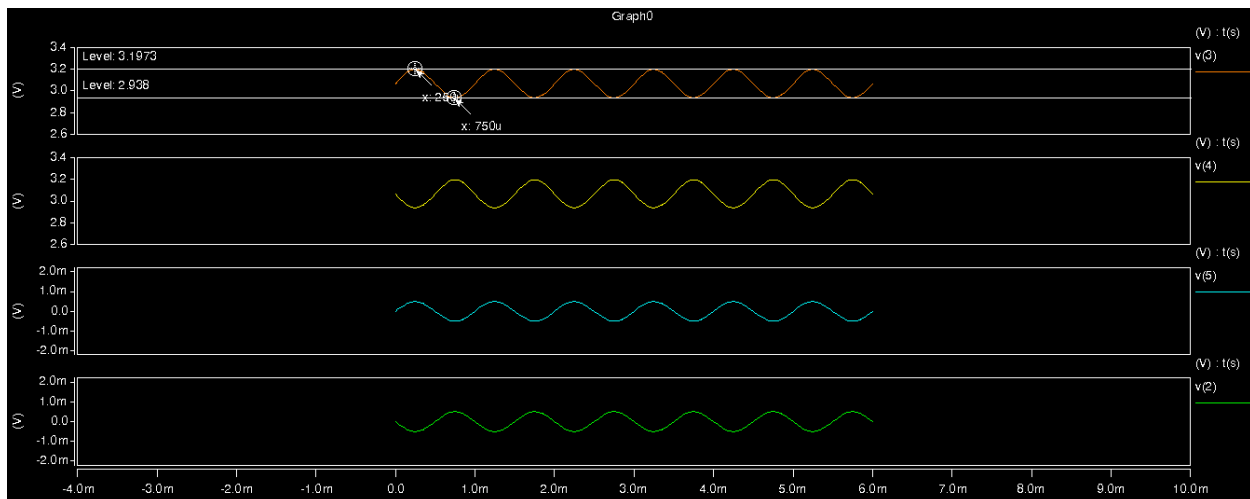
$$R_1 = R_2 = \frac{10 - 1.3}{1 \text{ mA}} = 8.7 \text{ K}\Omega$$

$$A_{vE} = \frac{V_T}{V_{CE}} \times \frac{1}{r_o} \times 5.1 \text{ V}\Omega = 1.7$$

$$-9.71 \text{ V} = -10 + V_{EE} + 0.2 < V_{EE} < V_{CE} - 0.2 = 3.1 \text{ V}$$

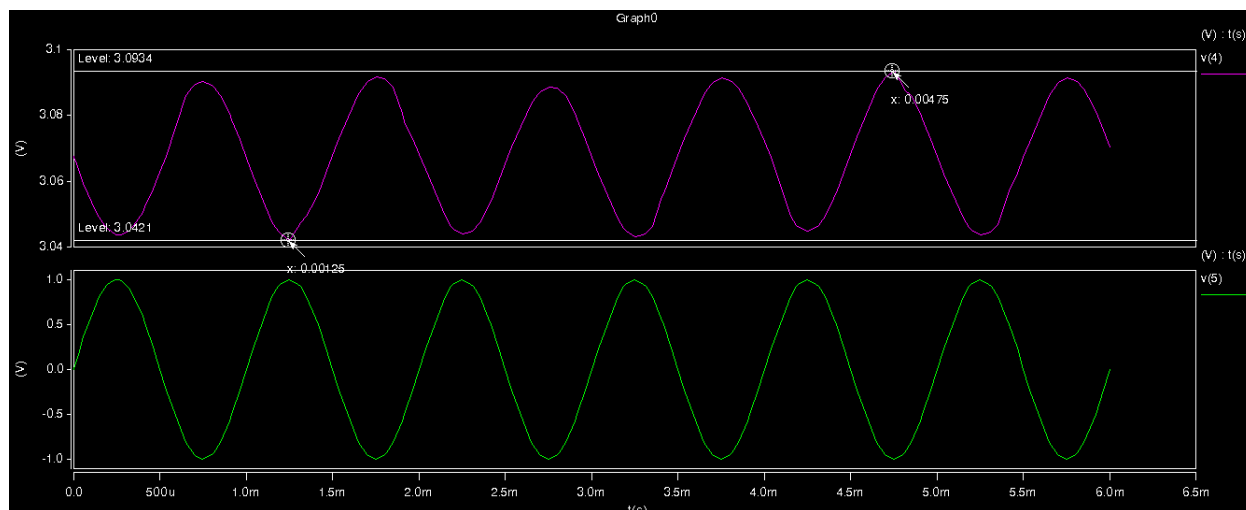
$$-9.1 \text{ V} < V_{IC} < 3.1 \text{ V}$$

به ازای ورودی دیفرانسیل: خروجی های تک سر نمایش داده شده اند.



با توجه به شکل بالا به ازای ورودی دیفرانسیل بهره برابر با ۲۵۹- است.

به ازای ورودی مشترک:

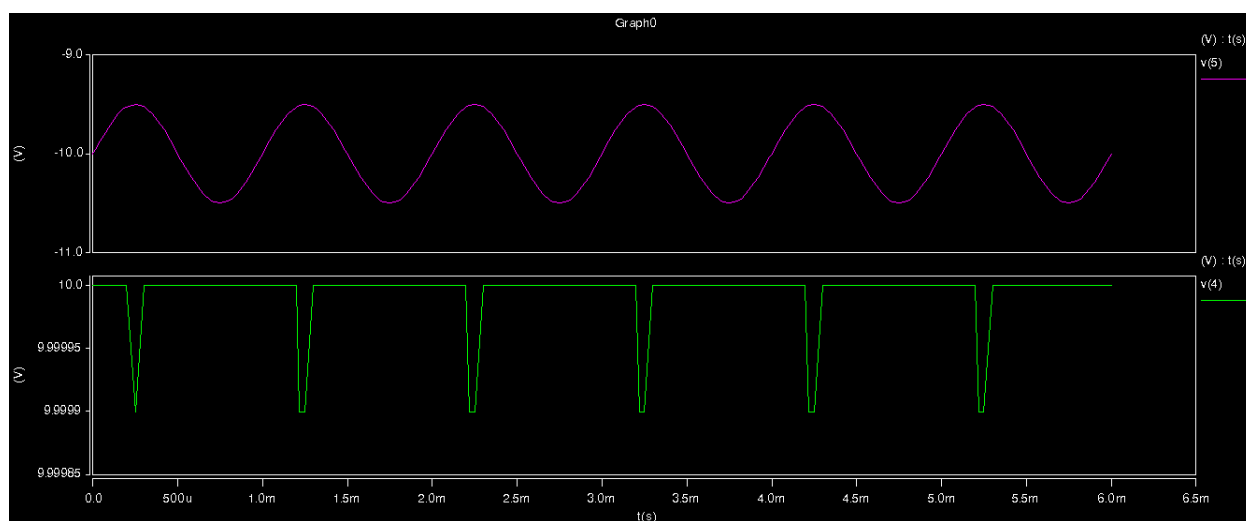


بر اساس شکل بالا بهره کامن مود برابر  $0.3$  است.

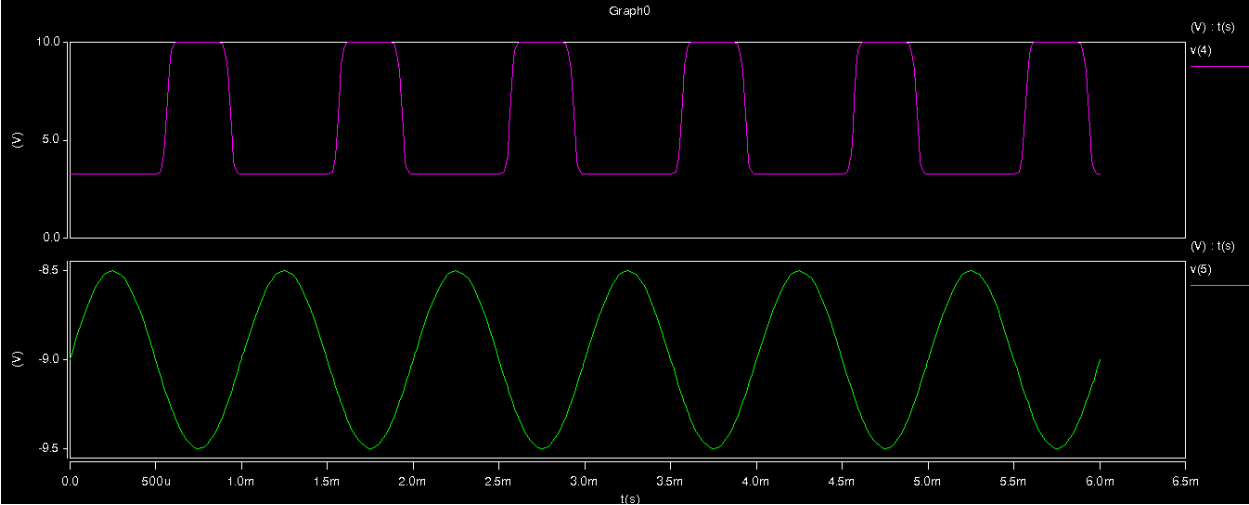
بر این اساس CMRR برابر  $8633.3$  است.

برای تایید CMR ولتاژهای  $-10$  و  $-9$  و  $-8$  و  $-7$  و  $3$  و  $4$  ولت را تست میکنم:

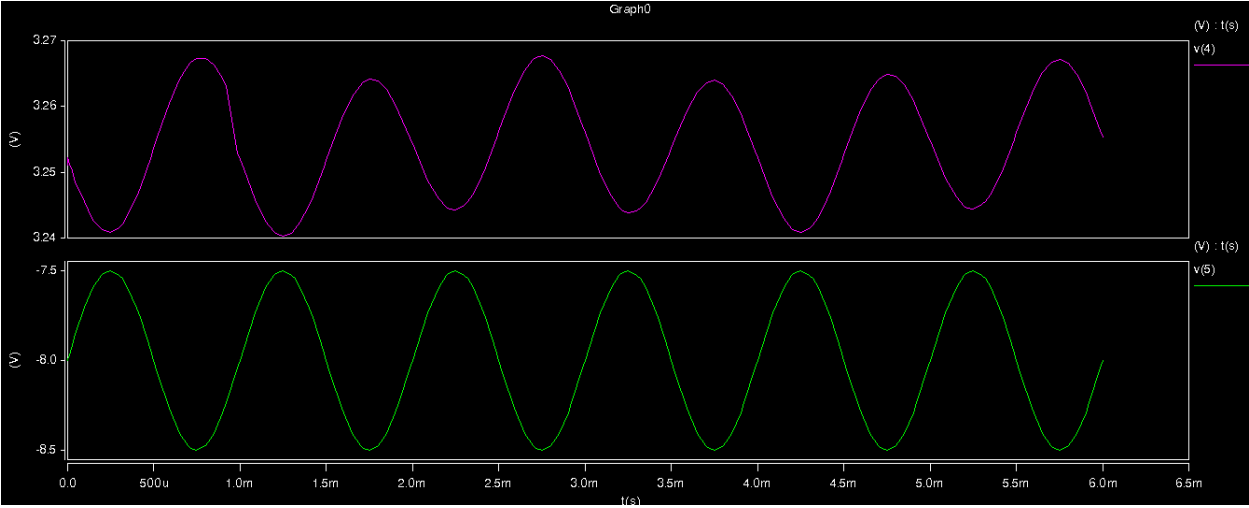
$-10$ :



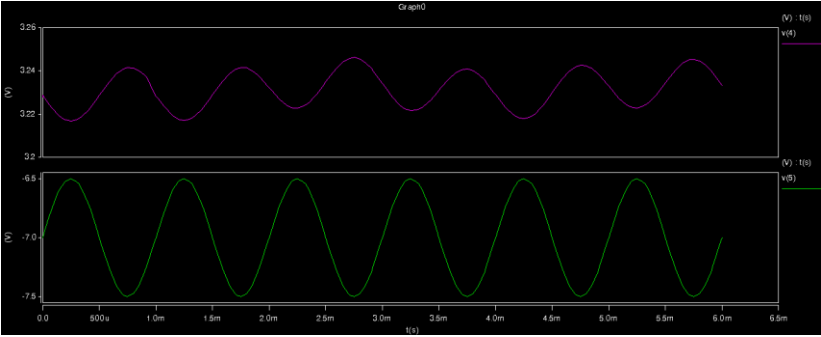
$-9$ :



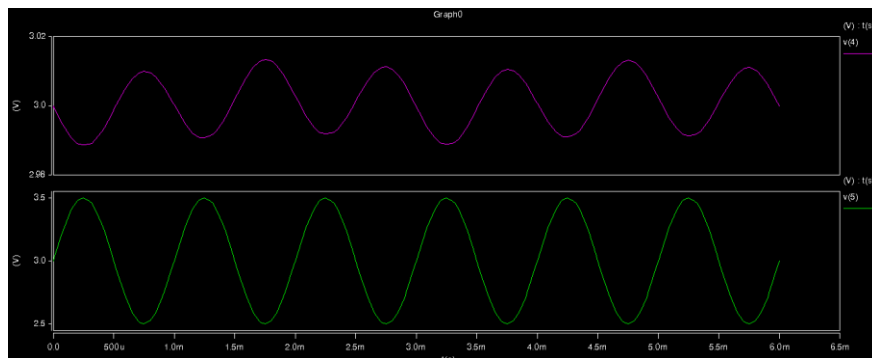
:  $-A$



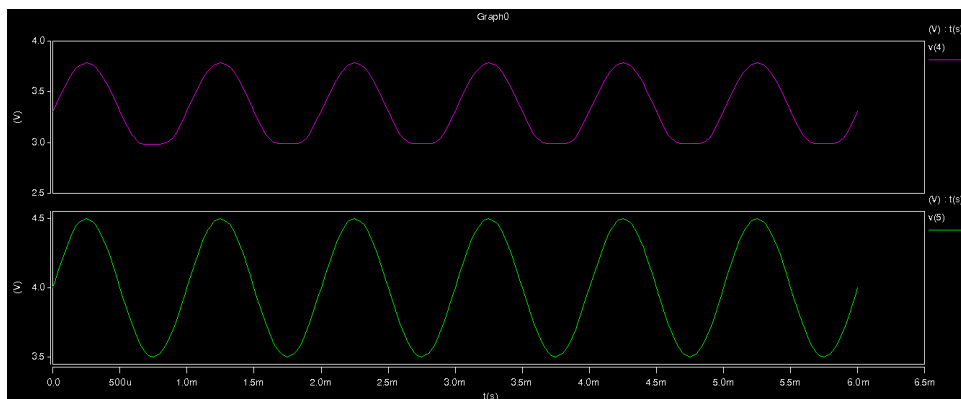
:  $-Y$



۳ ولت:

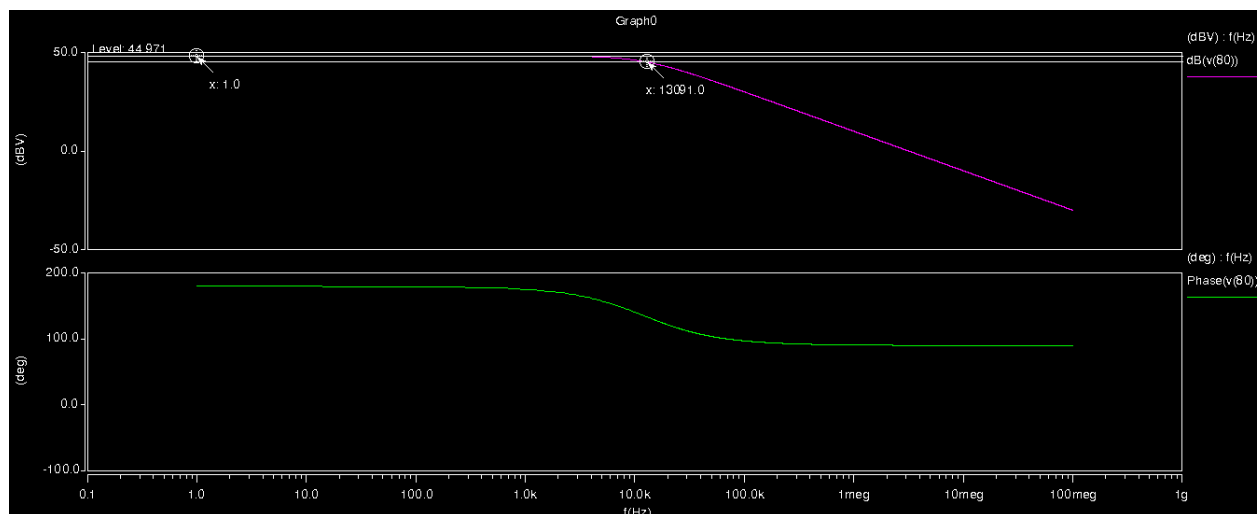


۴ ولت:



بر اساس نتایج بالا از حدود -۸ ولت تا ۳ ولت ولتاژ کامن مود می تواند تغییر کند.

(۵)

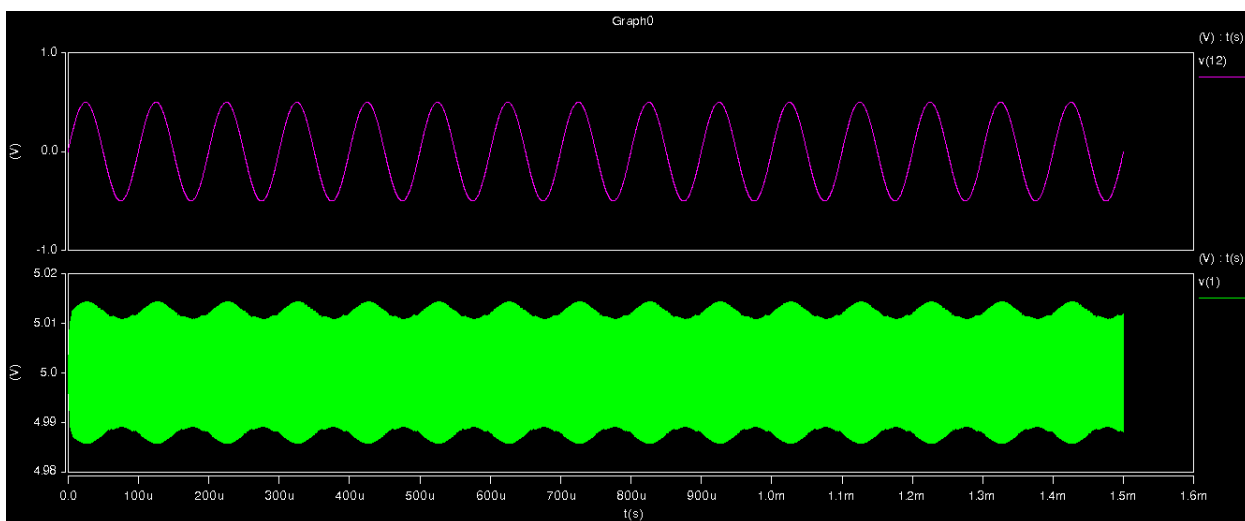


بر اساس نتیجه بالا فرکانس بالای مدار که از آن به بعد میتوان گفت بهره افت می کند برابر ۱۳ کیلو هرتز است.

۴- الف)

این مدار از طریق VLO carrier سیگنال  $V_m$  را مدوله می کند. این سیگنال بر روی جریان جریان ورودی ترانزیستور طبقه دیفرانسیل تاثیر میگذارد که در نهایت منجر به این مدولاسیون می شود.

ب)



ج)

نمیتوان مقادیر  $RB1$  و  $RB2$  را تا حد دلخواه زیاد کرد چرا که در

این نوع از مدولاسیون عملکرد مطلوب نخواهیم داشت. ضریب  $m$  در اینصورت از یک بزرگتر می شود و در

$$V_o = A(1 + mV_m) \cos(2\pi \times 1^{MHz}t)$$

د)

در صورتی مدولاسیون انجام می شود که ترانزیستور های دیفرانسیل در ناحیه خطی خود عمل کنند تا با توجه به جریان tail بتوانند مدولاسیون مناسب را انجام دهند که این ایجاب می کند دامنه ورودی دیفرانسیل کم باشد تا شرط خطی رفتار کردن ترانزیستور ها صادق باشد.



ه) مقاومت  $R_2$  برای داشتن مقداری متناظر با مقاومت درونی منبع ورودی که به عنوان Carrier است، استفاده می شود. که چون الان مقاومت درونی منبع صفر است، این مقاومت هم صفر است، اما اگر مقاومت درونی صفر نبود باید همان مقدار به عنوان  $R_2$  نیز در نظر گرفته میشد.

مدار استفاده شده:

