

Prática de Eletrônica Digital 1 - (119466)

Turma E (Unb - Gama)

Relatório Experimento 6 Introdução ao projeto em FPGA

Outubro 09, 2016

Nome	Matrícula	Assinatura
Arthur Temporim	14/0016759	
Eduardo Nunes	14/0056189	

1 Sumário

- Introdução
- Experimentos
- Discussão
- Conclusões
- Referências Bibliograficas

2 Introdução

3 Experimentos

Neste relatório é apresentado o resultado obtido com o projeto na FPGA realizados na aula prática de eletrônica digital 1. Estes resultados são expostos através de imagens e comentários a respeito do experimento.

3.1 Experimento 01

O primeiro experimento, tratou-se de projetar o código em VHDL, feito no pré-relatório 6, na FPGA utilizando o software *Vivado*.

Os primeiros passos seguidos tratou se de configurar o ambiente para identificar no software qual modelo de FPGA utilizaríamos sendo este o: Basys 3. Portanto, seguindo os passos que foram passados em sala, conseguimos criar um novo projeto e fazer as devidas configurações necessárias para que o software reconhece se o modelo da FPGA. Porém, antes de concluir estes procedimentos, de forma inesperada, fomos muito prejudicados pelo computador e pelo alto acesso ao servidor que deixou o processo extremamente lento, levando se mais ou menos 40 minutos para que a máquina aplica se as configurações desejadas, isto contando o tempo em que ela começou a processar e o tempo em que ela travou 3 vezes durante este processo.

Mesmo com este imprevisto conseguimos passar para a segunda parte do experimento, que seria projetar o código VHDL na FPGA Basys 3. Então, utilizando o código que havíamos projetado no pré-relatório 6, iniciamos os devidos procedimentos. Porém, ocorreu outro erro inesperado, no momento em que sintetizaríamos o código aparecia as seguintes mensagens de erro:

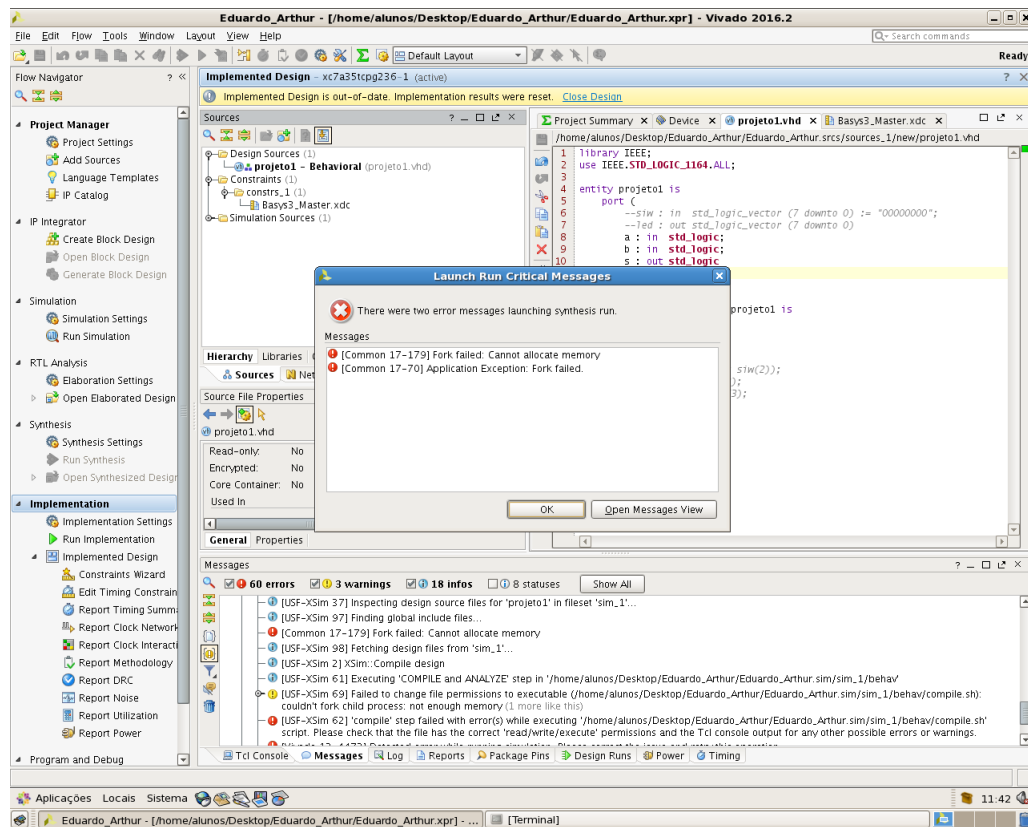


Figure 1: Mensagens do primeiro erro - Vivado

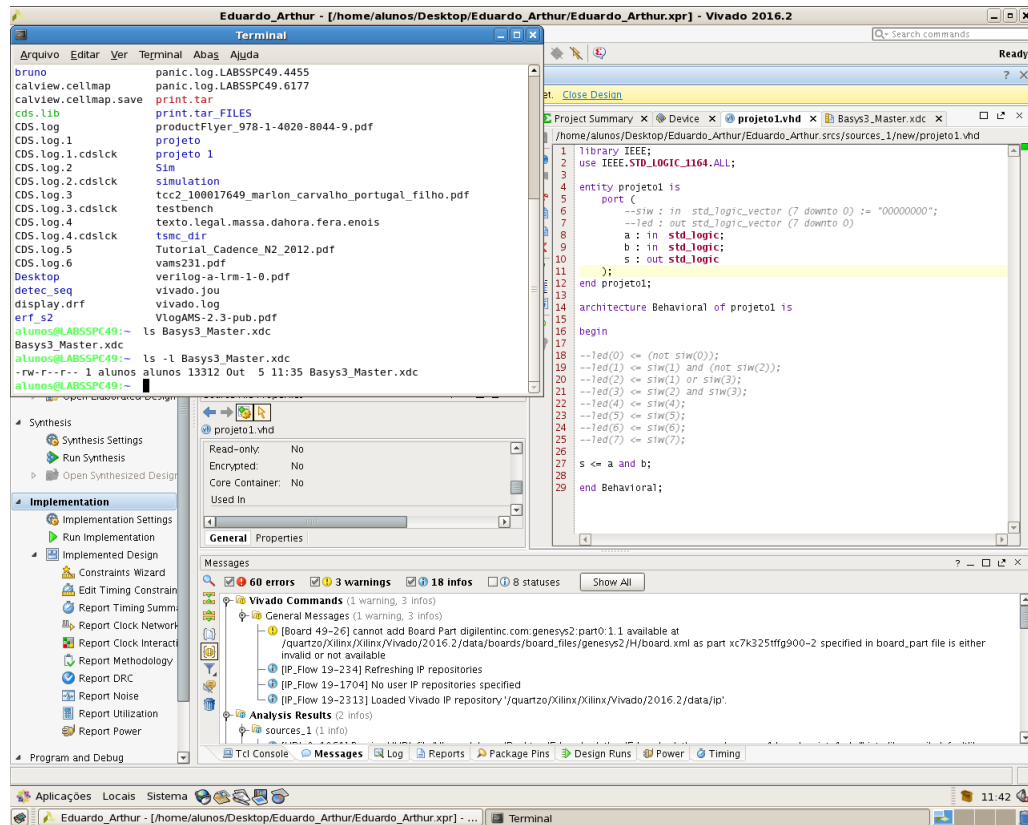


Figure 2: Mensagens do segundo erro - Vivado

Pensando assim em solucionar o problema, achamos que este poderia ser o código, apesar do código no pré relatório 6 ter funcionado sem nenhum tipo de problema. Então, tentamos fazer um código simples implementando somente uma porta AND. Mas, uma tentativa sem sucesso, a mensagem continuou a ocorrer. Pedimos ajuda ao monitor e aos professores, porém ninguém conhecia a causa deste tipo de erro. Então, foi concluído que o problema estava na máquina.

4 Discussão

Neste sexto relatório não foi possível realizar o experimento com êxito devido aos fatores apresentados acima. Ficamos muito frustrados com este resultado, porém já tomamos medidas para que estes tipos de imprevistos não ocorram novamente e nos prejudique como prejudicou neste experimento seis.

5 Conclusões

Com a realização deste experimento não conseguimos obter resultados positivos. Porém, ganhamos experiência para poder tentar evitar estes tipos de imprevistos e acabamos por entender a parte teórica do funcionamento da FPGA, conhecimento este passado na aula prática e na realização do pré relatório 06.

6 Referências Bibliográficas

Prática de Eletrônica Digital I 2016.2 professores Henrique Marra Taira Menegaz, Leonardo Aguayo, Lourdes Mattos Brasil, Marcus Vinícius Chaffim Costa, Mariana Costa Bernardes Matias. UnB - FGA Agosto de 2015.