

Prática de Eletrônica Digital 1 - (119466)

Turma E (Unb - Gama)

Pré-Relatório Experimento 5

Circuitos Multiplexadores e Demultiplexadores

Setembro 27, 2016

Nome	Matrícula	Assinatura
Arthur Temporim	140016759	
Eduardo Nunes	140056149	

1 Projetos e Simulações

Na seção a seguir contém as atividades pedidas para a elaboração do pré-relatório.

1.1 Projeto1 - Decodificador com Mux

1.1.1 Diagrama Esquemático

Diagrama Projeto1 - Decodificador:

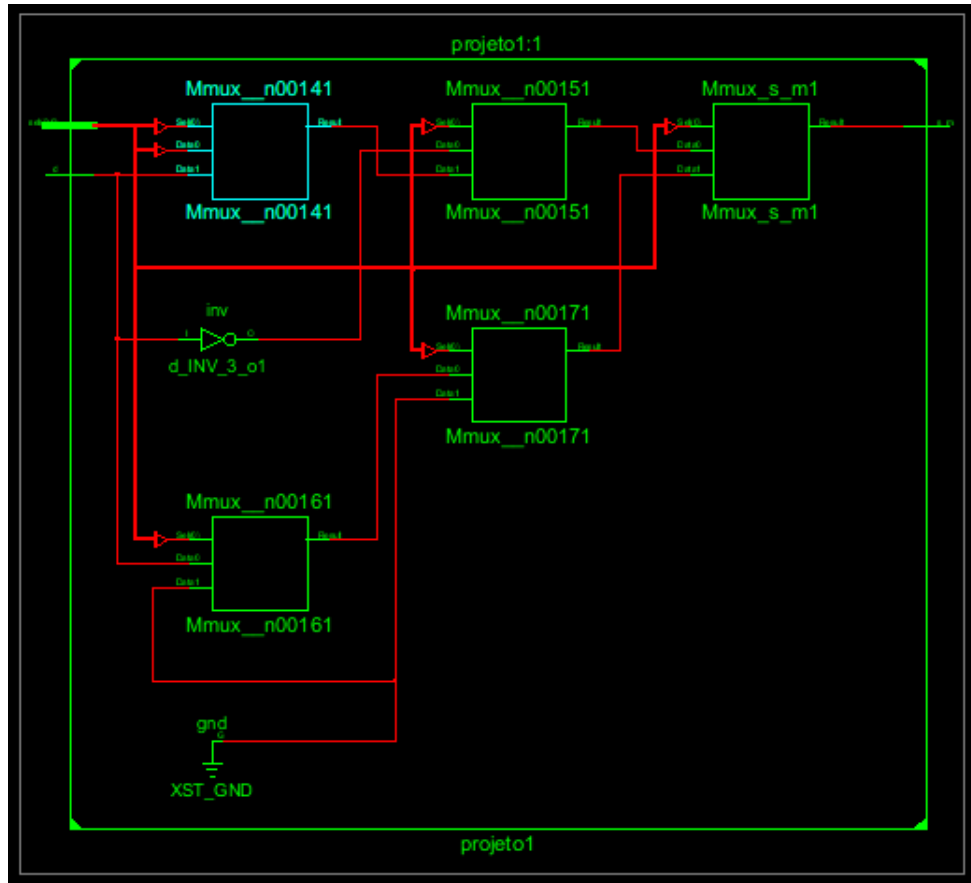


Figure 1: Diagrama 1 - Ise Design Suit 14.7

1.1.2 Código VHDL

```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3
4 entity projeto1 is
5     port (
6         d      : in std_logic := '0';           — Entrada 'D'
7         sel     : in std_logic_vector (2 downto 0) := "000";
8         — Entradas "ABC"
9         s_m     : out std_logic
10    );
11 end projeto1;
12
13 architecture Behavioral of projeto1 is
14     signal saida_mux : std_logic;
15
16 begin
17     — Multiplexador 8 para 1.
18     process (sel, d)
19     begin
20         if (sel = "000") then
21             saida_mux <= (not d);
22         elsif (sel = "001") then
23             saida_mux <= (not d);
24         elsif (sel = "010") then
25             saida_mux <= sel(0);
26         elsif (sel = "011") then
27             saida_mux <= d;
28         elsif (sel = "100") then
29             saida_mux <= d;
30         elsif (sel = "101") then
31             saida_mux <= '0';
32         elsif (sel = "110") then
33             saida_mux <= '0';
34         else
35             saida_mux <= '0';
36         end if;
37     end process;
38     s_m <= saida_mux;
39
40 end Behavioral;
```