

# Prática de Eletrônica Digital 1 - (119466)

Turma E (Unb - Gama)

Pré-Relatório Experimento 4

Circuitos Codificadores

Setembro 20, 2016

Nome	Matrícula	Assinatura
Arthur Temporim	140016759	
Eduardo Nunes	140056149	

# 1 Projetos e Simulações

## 1.1 Projeto1 - Codificador

### 1.1.1 Diagrama Esquemático

Diagrama Projeto1 - Codificador:

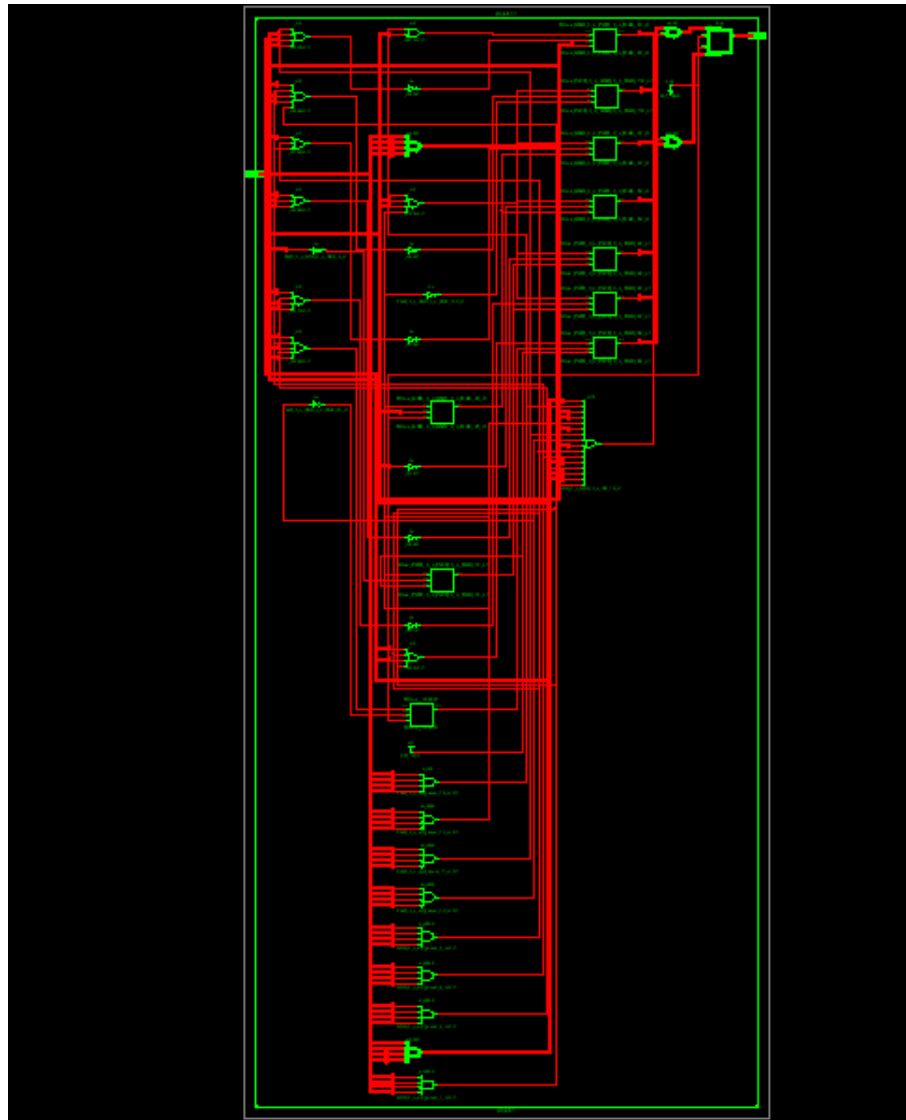


Figure 1: Diagrama 1 - Ise Design Suit 14.7

### 1.1.2 Código VHDL

```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3
4 entity projeto1 is
5     port (
6         e : in  std_logic_vector (3 downto 0):= "0100";
7         s: out std_logic_vector (6 downto 0)
8     );
9 end projeto1;
10
11 architecture Behavioral of projeto1 is
12
13 begin
14
15
16 s <= "1111110" when e = "0000" else
17     "0110000" when e = "0001" else
18     "1101101" when e = "0010" else
19     "1111001" when e = "0011" else
20     "0110010" when e = "0100" else
21     "1011010" when e = "0101" else
22     "1011111" when e = "0110" else
23     "1110000" when e = "0111" else
24     "1111111" when e = "1000" else
25     "1111011" when e = "1001" else
26     "1110111" when e = "1010" else
27     "0011111" when e = "1011" else
28     "1001110" when e = "1100" else
29     "0111101" when e = "1101" else
30     "1001111" when e = "1110" else
31     "1000111" when e = "1111";
32
33 end Behavioral;
```

### 1.1.3 Formas de onda

Forma de onda gerada pelo circuito:

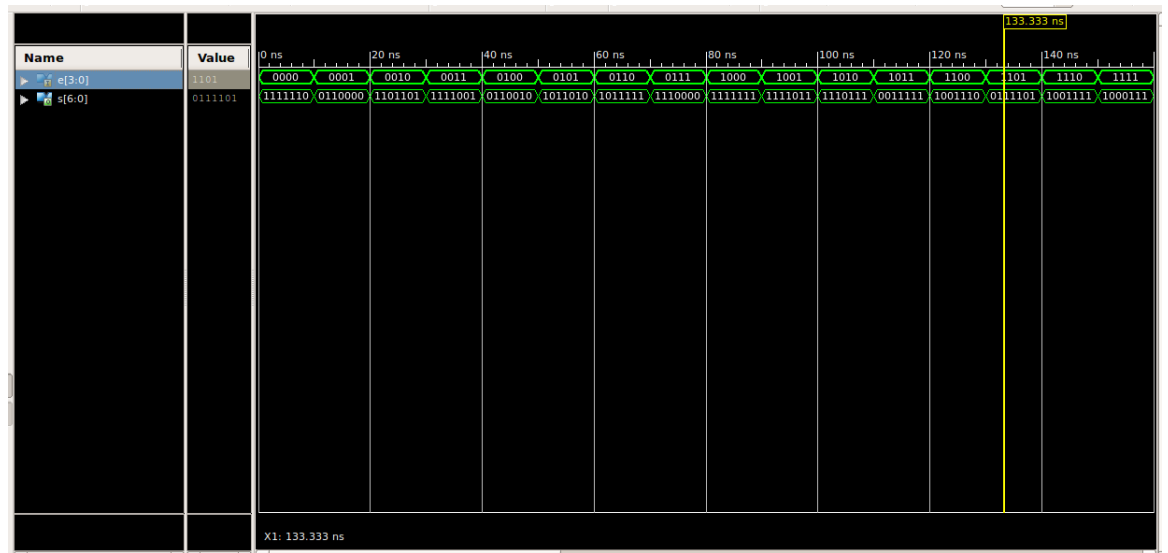


Figure 2: Forma de onda - Ise Design Suit 14.7