

Prática de Eletrônica Digital 1 - (119466)

Turma E (Unb - Gama)

Relatório Experimento 4

Circuitos Codificadores

Setembro 23, 2016

Nome	Matrícula	Assinatura
Arthur Temporim	14/0016759	
Eduardo Nunes	14/0056189	

1 Sumário

- Introdução
- Experimentos
- Discussão
- Conclusões
- Referências Bibliograficas

2 Introdução

Neste relatório é apresentado o resultado do experimento realizado na aula da prática da eletrônica digital 1. São apresentados os mapas de Karnaugh, o código vhdL e a saída em forma de onda. Para este experimento foi utilizado a ferramenta *Ise design suite*.

3 Experimentos

3.1 Experimento 01

O primeiro experimento tratou-se da implementação de um circuito a partir da tabela verdade. A dupla teve de identificar os mintermos e elaborar mapas de Karnaugh para alcançar as funções lógicas simplificadas.

Para a realização do experimento em sala de aula, foi despresado os valores hexadecimais referentes ao display de 7 segmentos, ou seja, que utilizássemos apenas os dez primeiros valores da tabela que representam os algarismos de 0 à 9.

Segue abaixo, respectivamente: Mapas de Karnaugh, Código vhdL, diagrama esquemático e saída obtida em forma de onda.

3.2 Mapas de Karnaugh

AB/CD	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	X	X	X	X
10	1	1	X	X

Table 1: Mapa de Karnaugh da saída A. Equação: $A = C + A + !B!D + BD$

AB/CD	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	X	X	X	X
10	1	1	X	X

Table 2: Mapa de Karnaugh da saída B. Equação: $B = !B + !C!D + CD$

AB/CD	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	X	X	X	X
10	1	1	X	X

Table 3: Mapa de Karnaugh da saída C. Equação: $C = !C + B + D$

AB/CD	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	X	X	X	X
10	1	1	X	X

Table 4: Mapa de Karnaugh da saída D. Equação: $C = !C + B + D$

AB/CD	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	X	X	X	X
10	1	1	X	X

Table 5: Mapa de Karnaugh da saída E. Equação: $C = !C + B + D$

AB/CD	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	X	X	X	X
10	1	1	X	X

Table 6: Mapa de Karnaugh da saída F. Equação: $C = !C + B + D$

AB/CD	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	X	X	X	X
10	1	1	X	X

Table 7: Mapa de Karnaugh da saída G. Equação: $C = !C + B + D$

3.3 Código VHDL

```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3
4 entity fdsa is
5     port (
6         e : in  std_logic_vector (3 downto 0):= "0001";
7         s: out std_logic_vector (6 downto 0)
8     );
9 end fdsa;
10
11 architecture Behavioral of fdsa is
12
13 begin
14     s <= "0110000" when e = "0001" else
15         "1101101" when e = "0010" else
16         "1111001" when e = "0011" else
17         "0110010" when e = "0100" else
18         "1011010" when e = "0101" else
19         "1011111" when e = "0110" else
20         "1110000" when e = "0111" else
21         "1111111" when e = "1000" else
22         "1111011" when e = "1001" ;
23 end Behavioral;
```

3.4 Diagrama Esquemático

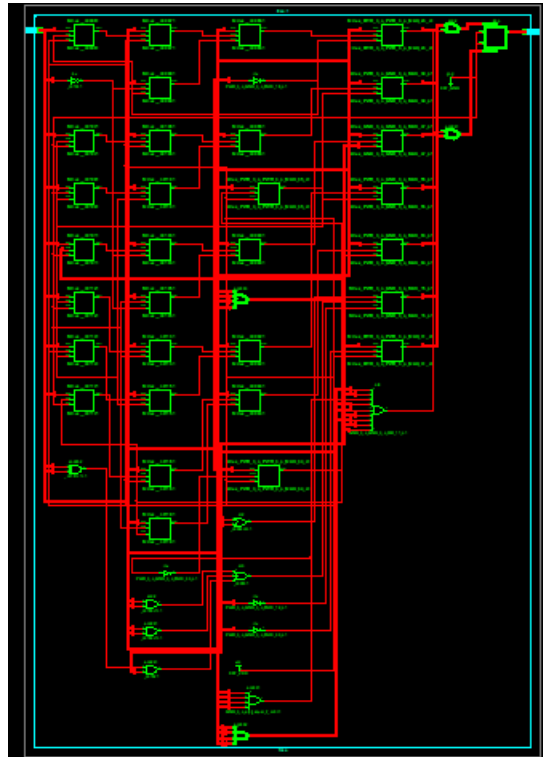


Figure 1: Diagrama do circuito codificador - Ise Design Suite 14.7

3.5 Diagrama de Onda

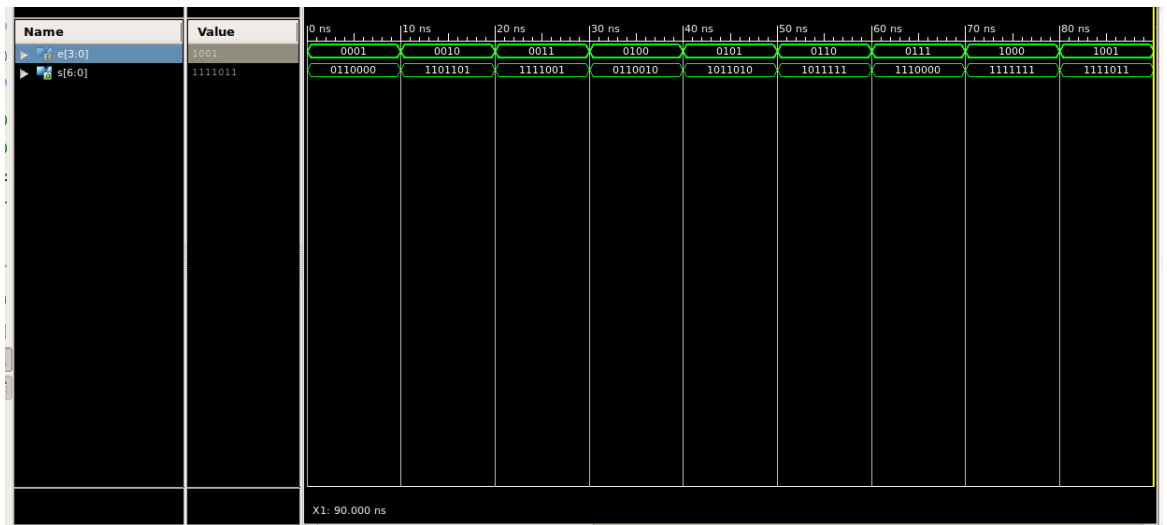


Figure 2: Diagrama de ondas do circuito codificador - Ise Design Suite 14.7

4 Discussão

Com a realização deste experimento foi possível adquirir conhecimento a respeito do mapa de Karnaugh. Também foi possível entender que a *concepção* de um circuito de forma manual e implementação em código VHDL pode ser bem distinta, porém o objetivo alcançado é o mesmo. Na realização do experimento foram simplificadas todas as funções lógicas, porém a implementação no vhdl foi feita com estruturas condicionais.

Todos os resultados apresentados nas saídas do experimento foram de acordo com o esperado.

5 Conclusões

Neste quarto relatório foi possível realizar o experimento com êxito. A compreensão da necessidade de simplificação de funções lógicas pode ser alcançada juntamente com o aprendizado de novas formas de implementação de circuitos em VHDL.

6 Referências Bibliográficas

Prática de Eletrônica Digital I 2016.2 professores Henrique Marra Taira Menegaz, Leonardo Aguayo, Lourdes Mattos Brasil, Marcus Vinícius Chaffim Costa, Mariana Costa Bernardes Matias. UnB - FGA Agosto de 2015.