

Proiectare logică

Curs 10

Metode de proiectare a circuitelor
secvențiale cu intrări sincrone

Cristian Vancea

<https://users.utcluj.ro/~vcristian/PL.html>

Cuprins

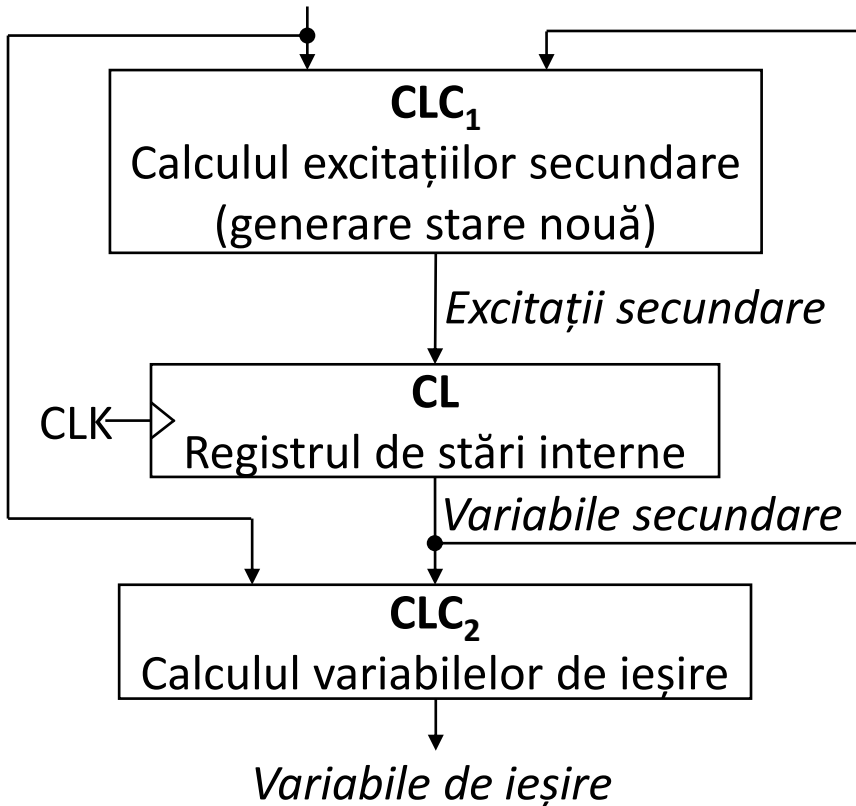
- Sinteza circuitelor secvențiale sincrone
 - cu bistabile
 - porți logice
 - decodificatoare
 - multiplexoare
 - cu numărătoare

Sinteza circuitelor secvențiale sincrone

Definiție – circuitele secvențiale **sincrone** sunt caracterizate de stări care se succed în timpul funcționării sincron cu impulsul de tact CLK.

Structura de ansamblu

Variable de intrare



Reguli:

- 1 tranziție / impuls de CLK.
- 1 stare / fiecare moment de timp.

- **Variable de intrare** – pot fi **sincrone** sau **asincrone** cu CLK.
- **CLC₁** – circuite logice combinaționale → implementează **funcțiile de excitație secundară** care generează starea nouă pe baza intrărilor și a stării curente; biții stării curente=**variabilele secundare** sau **de stare**.
- **CL** – circuit logic general care păstrează starea curentă → implementează **registrul de stări**.
- **CLC₂** – circuite logice combinaționale → implementează **funcțiile de ieșire**.
- **Variable de ieșire** – calculate pe baza intrărilor și a stării curente.

Sinteza circuitelor secvențiale sincrone

Etape ale sintezei

1. **Descrierea funcționării:** tabel de tranziții, graf de tranziții, organigramă, diagramă de timp care evidențiază stările, tranzițiile între stări condiționate de intrări, valorile pe ieșiri la fiecare stare sau tranziție. **Se revine întotdeauna la starea inițială.**
2. **Codificarea stărilor** – stările se asociază cu valori binare; se pot aplica tehnici de evitare a hazardurilor atunci când este cazul.
3. **Reducerea numărului de stări** – fără a afecta funcționalitatea de ansamblu.
4. **Implementarea registrului de stări interne** – se pot folosi: bistabile, registre, numărătoare.
5. **Determinarea funcțiilor de excitație secundară și de ieșire.**
6. **Abordarea problemelor de hazard** care pot să apară pe ieșiri sau tranziții de stare greșite (altele decât cele de la punctul 2).
7. **Desenarea schemei circuitului.**

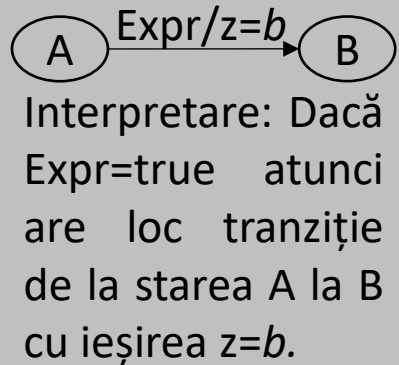
Sinteza circuitelor secvențiale sincrone

Ex: Detectarea aparițiilor secvenței “101” într-un șir de cifre binare.

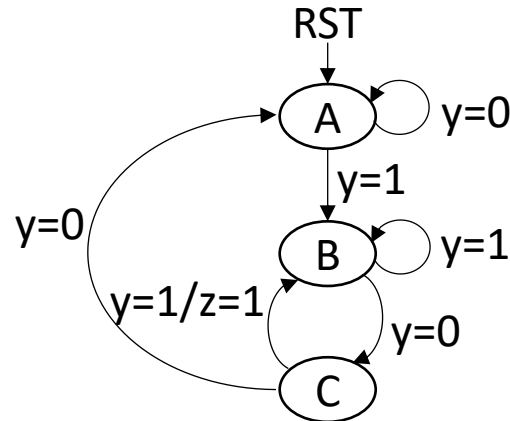
1. Descrierea funcționării

La fiecare impuls de tact:

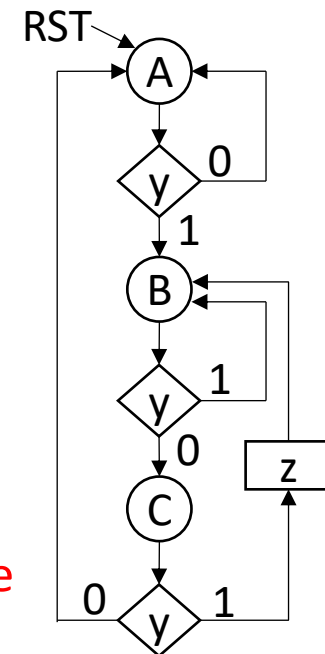
- variabila de intrare y conține un nou element al șirului, imediat după frontul de ceas => **intrarea este sincronă**;
- variabila de ieșire z semnalizează:
 - 1 – dacă circuitul detectează secvența “101”;
 - 0 – altfel.



Graful de tranziții



Organigrama



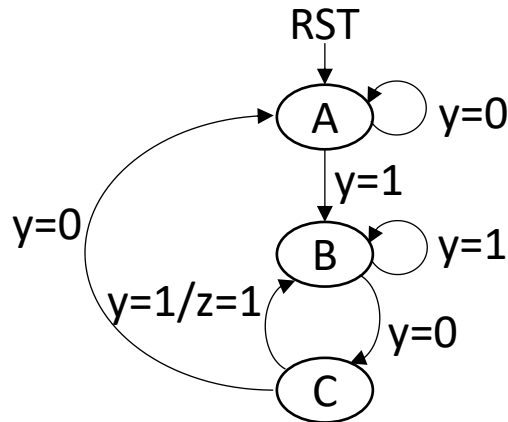
Notă: Dacă nu sunt menționate pe stări sau tranziții ieșirile se pot considera implicit 0 logic.

Sinteza circuitelor secvențiale sincrone

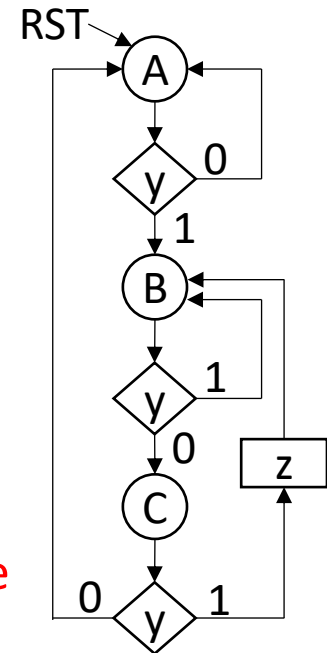
Ex: Detectarea aparițiilor secvenței “101” într-un șir de cifre binare.

1. Descrierea funcționării

Graful de tranziții



Organigrama



Notă: Dacă nu sunt menționate pe stări sau tranziții ieșirile se pot considera implicit 0 logic.

Secvența (y)	
Stare	A
Ieșire (z)	

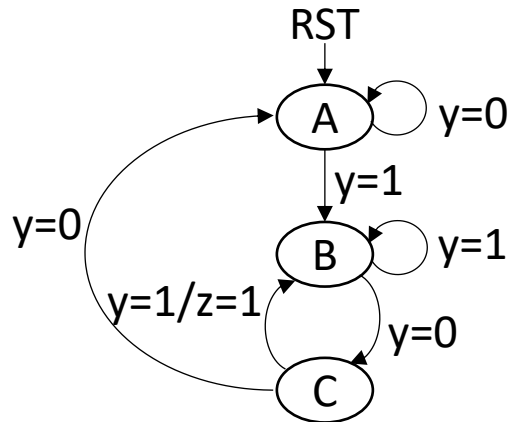
RST

Sinteza circuitelor secvențiale sincrone

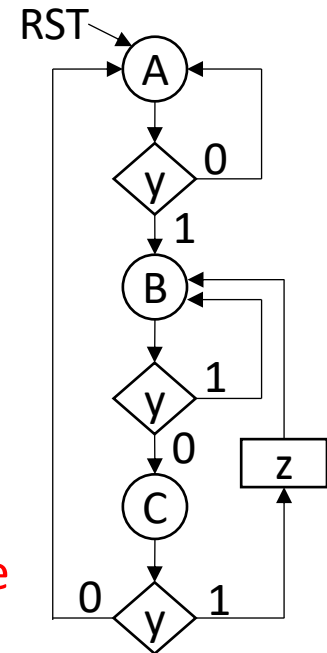
Ex: Detectarea aparițiilor secvenței “101” într-un șir de cifre binare.

1. Descrierea funcționării

Graful de tranziții



Organigrama



Notă: Dacă nu sunt menționate pe stări sau tranziții ieșirile se pot considera implicit 0 logic.

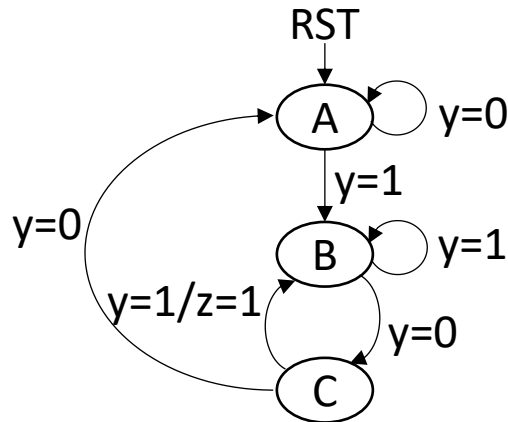
Secvența (y)	1
Stare	A → B
Ieșire (z)	0

Sinteza circuitelor secvențiale sincrone

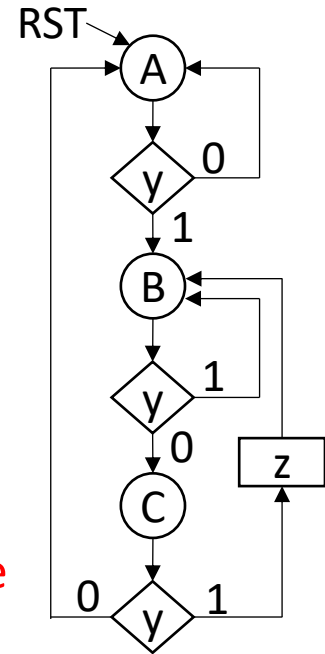
Ex: Detectarea aparițiilor secvenței “101” într-un șir de cifre binare.

1. Descrierea funcționării

Graful de tranziții



Organigrama



Notă: Dacă nu sunt menționate pe stări sau tranziții ieșirile se pot considera implicit 0 logic.

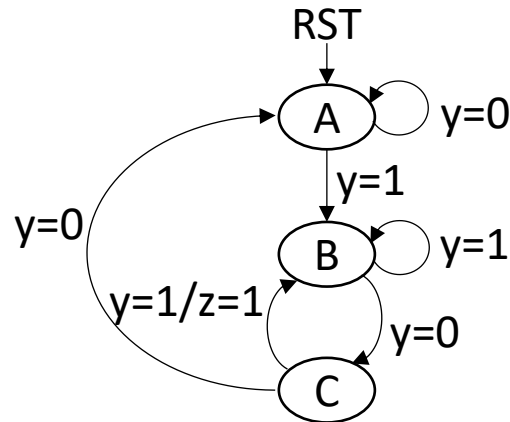
Secvența (y)	1	0
Stare	A	B → C
Ieșire (z)	0	0

Sinteza circuitelor secvențiale sincrone

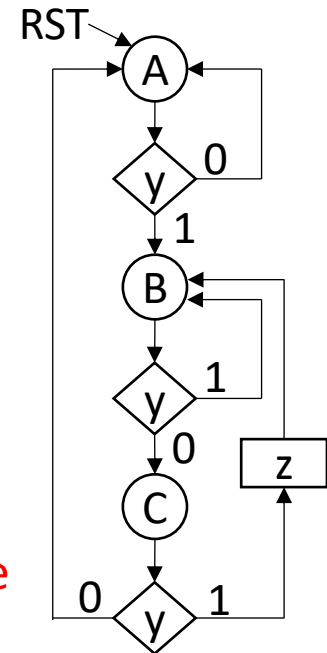
Ex: Detectarea aparițiilor secvenței “101” într-un șir de cifre binare.

1. Descrierea funcționării

Graful de tranziții



Organigrama



Notă: Dacă nu sunt menționate pe stări sau tranziții ieșirile se pot considera implicit 0 logic.

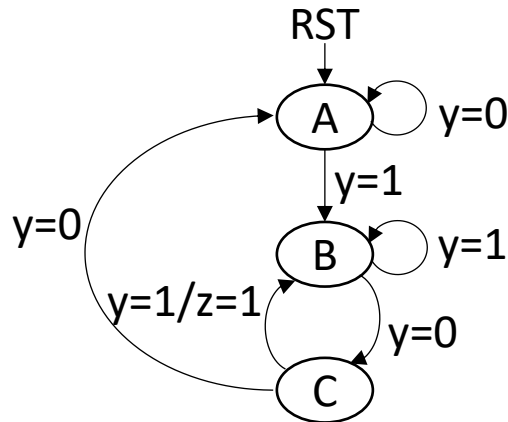
Secvența (y)	1	0	0
Stare	A	B	C → A
Ieșire (z)	0	0	0

Sinteza circuitelor secvențiale sincrone

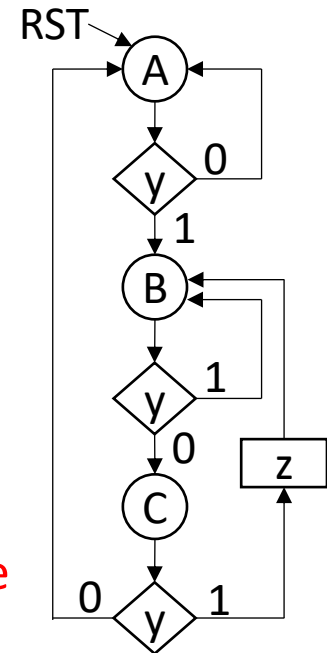
Ex: Detectarea aparițiilor secvenței “101” într-un șir de cifre binare.

1. Descrierea funcționării

Graful de tranziții



Organigrama



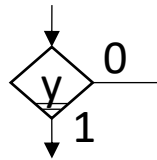
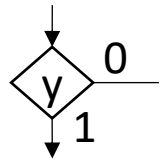
Notă: Dacă nu sunt menționate pe stări sau tranziții ieșirile se pot considera implicit 0 logic.

Secvența (y)	1	0	0	0	1	0	1	0	1	...	
Stare	A	B	C	A	A	B	C	B	C	B	...
Ieșire (z)	0	0	0	0	0	0	1	0	1	...	

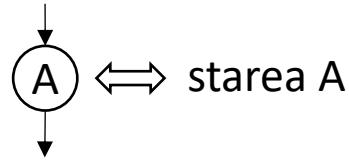
Sinteza circuitelor secvențiale sincrone

Componentele unei organigrame

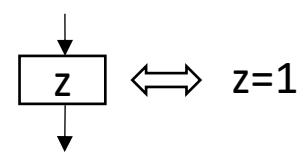
Variabile de intrare
sincrone asincrone



Elementul
de stare

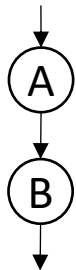


Variabile de ieșire
(activare cu 1 logic)

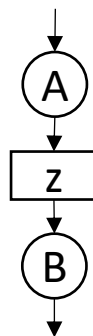


Exemple de configurații elementare

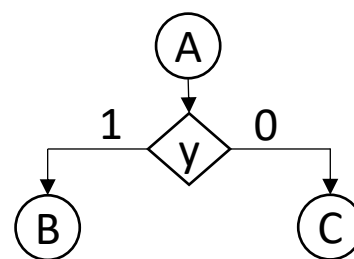
Tranziție simplă



Tranziție cu ieșire



Tranziții cu decizie

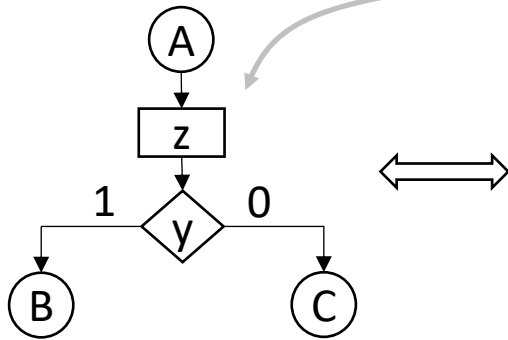


Sinteza circuitelor secvențiale sincrone

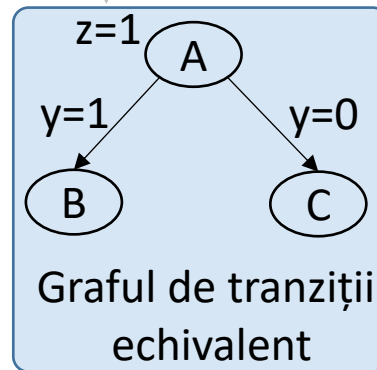
Componentele unei organigrame

Exemple de configurații elementare

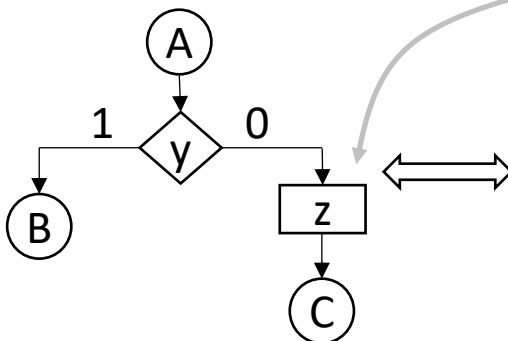
Stare cu ieșire asociată
și tranziții cu decizie



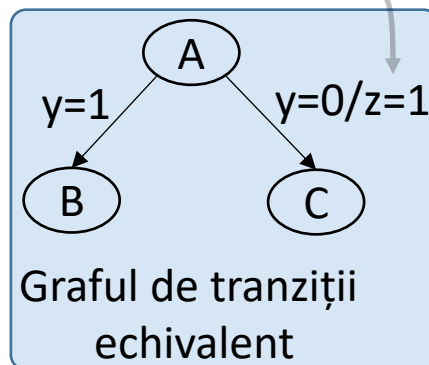
ieșire pe stare → apare **necondiționată** de vreo decizie;
se activează în starea A.



Tranziții cu decizie din
care una cu ieșire asociată



ieșire pe tranziție → apare **condiționată** într-o ramură
de decizie; se activează dacă are loc
tranziția.

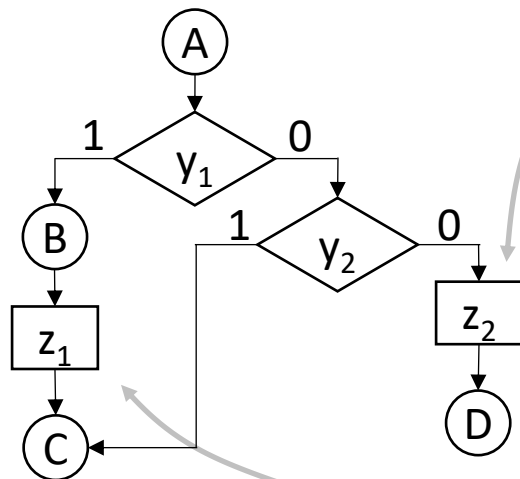


Sinteza circuitelor secvențiale sincrone

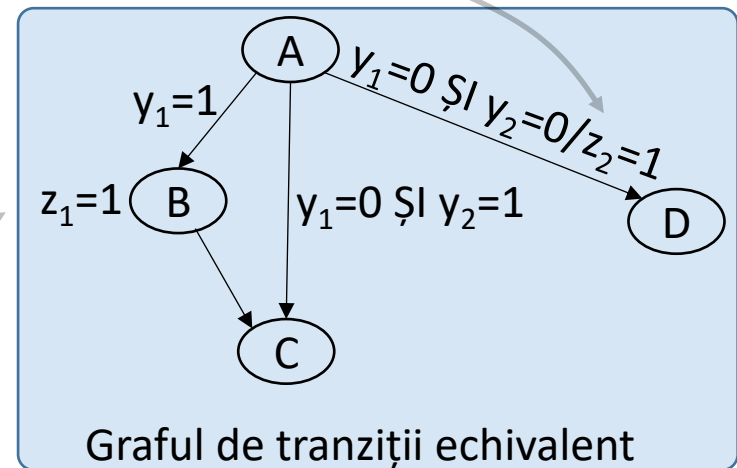
Componentele unei organigrame

Exemple de configurații elementare

Tranziții cu decizii multiple
și ieșiri asociate



ieșire pe
tranziție



Graful de tranziții echivalent

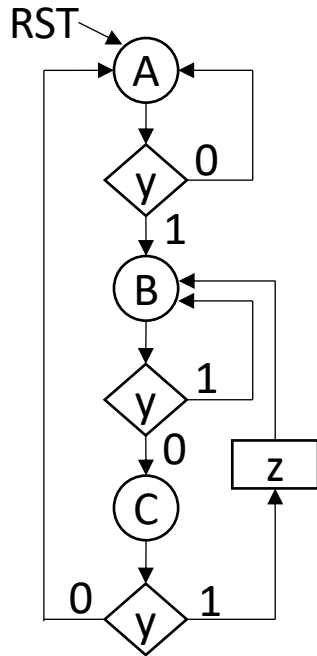
ieșire pe
stare

Sinteza circuitelor secvențiale sincrone

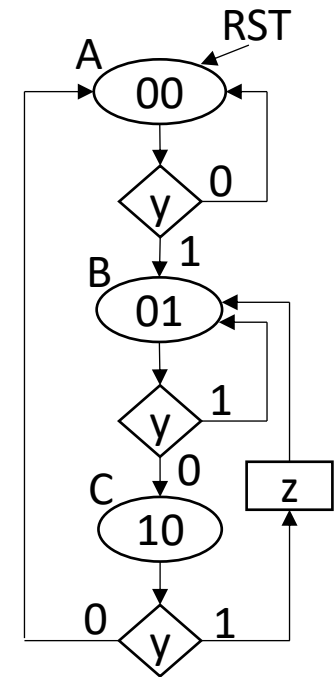
2. Codificarea stărilor

Obs: Având în vedere faptul că **nu există intrări asincrone** se poate alege orice **codificare a stărilor**.

Organigrama



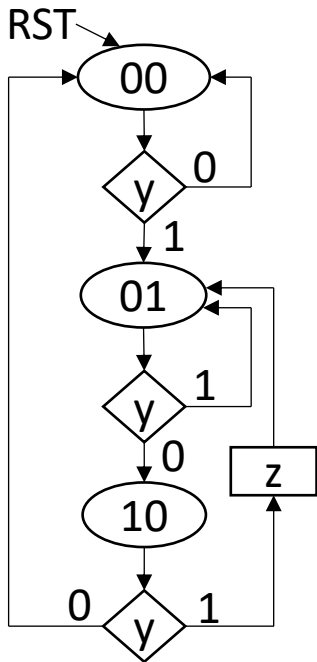
- Există 3 stări A, B, C => codificare pe 2 biți
- A este starea de reset => A=00
- Se alege codificare consecutivă:
A=00, B=01, C=10



Sinteza circuitelor secvențiale sincrone

3. Reducerea numărului de stări

Organigrama



Obs: Orice reducere a numărului de stări afectează funcționalitatea => **reducerea nu este posibilă.**

Sinteza circuitelor secvențiale sincrone

4. Implementarea registrului de stări interne

- Registrul de stări se poate implementa cu bistabile de orice tip.
- Se alege implementarea cu bistabile **D flip-flop**.
- Sunt necesare **2 bistabile**, câte 1 pentru fiecare bit de stare.

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

Tabel de adevăr D

$Q^t \ D$		Q^{t+1}
0	0	0
0	1	1
1	0	0
1	1	1

$\longrightarrow Q^{t+1} = D$

- Se realizează Diagrama Karnaugh pentru starea viitoare $(Q_0 Q_1)^{t+1}$ în funcție de starea curentă $(Q_0 Q_1)^t \longrightarrow Q_i^{t+1} = f(Q_0^t, Q_1^t) = D_i$

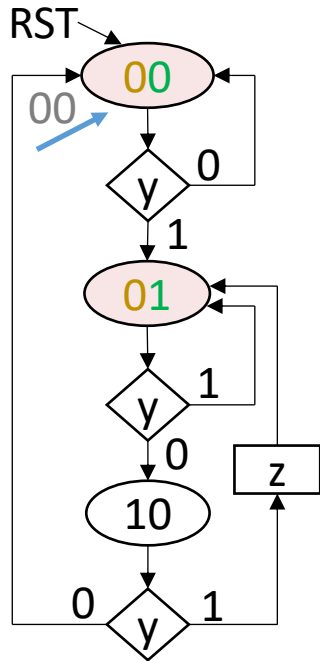
Determinarea Q_i^{t+1} din Diagrama Karnaugh duce la obținerea funcțiilor de excitație secundară pentru intrările D_i ale registrului de stări interne.

- Variabilele în diagramă = variabilele de stare curentă Q_0^t, Q_1^t .
- Valorile în diagramă = stările următoare în funcție condițiile de tranziție.

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

Organigrama



Metodă de realizare a Diagramei Karnaugh pentru stări pe baza organigramei

- Fiecare celulă a diagramei corespunde unei stări → codul stării dă poziția în diagramă.
- În interiorul fiecărei celule se introduc:
 - X-uri – dacă starea nu apare în organigramă;
 - Valoarea stărilor următoare stării curente astfel:
 - Un bit care nu variază în toate stările următoare celei curente se păstrează cu valoarea respectivă;
 - Un bit care variază se înlocuiește cu variabila nenegată dacă valorile sale sunt identice cu ale variabilei, în caz contrar se înlocuiește cu variabila negată.

Diagrama Karnaugh

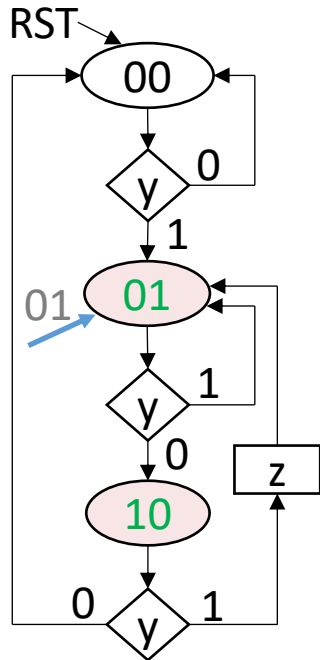
$Q_1^t \backslash Q_0^t$	0	1
0	0y	
1		

!Verificare!

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

Organigrama



Metodă de realizare a Diagramei Karnaugh pentru stări pe baza organigramei

- Fiecare celulă a diagramei corespunde unei stări → codul stării dă poziția în diagramă.
- În interiorul fiecărei celule se introduc:
 - X-uri – dacă starea nu apare în organigramă;
 - Valoarea stărilor următoare stării curente astfel:
 - Un bit care nu variază în toate stările următoare celei curente se păstrează cu valoarea respectivă;
 - Un bit care variază se înlocuiește cu variabila nenegată dacă valorile sale sunt identice cu ale variabilei, în caz contrar se înlocuiește cu variabila negată.

Diagrama Karnaugh

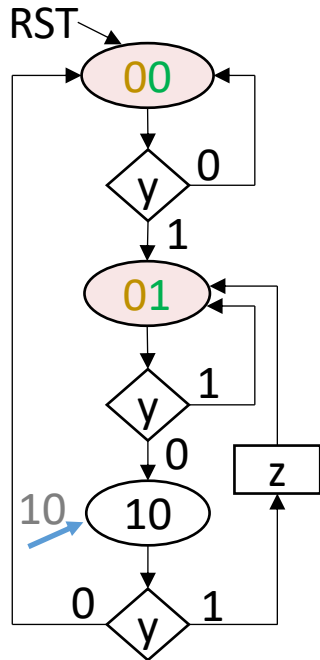
$(Q_1 Q_0)^{t+1}$:

$Q_1^t \backslash Q_0^t$	0	1
0	0y	$\bar{y}y$
1		

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

Organigrama



Metodă de realizare a Diagramei Karnaugh pentru stări pe baza organigramei

- Fiecare celulă a diagramei corespunde unei stări → codul stării dă poziția în diagramă.
- În interiorul fiecărei celule se introduc:
 - X-uri – dacă starea nu apare în organigramă;
 - Valoarea stărilor următoare stării curente astfel:
 - Un bit care nu variază în toate stările următoare celei curente se păstrează cu valoarea respectivă;
 - Un bit care variază se înlocuiește cu variabila nenegată dacă valorile sale sunt identice cu ale variabilei, în caz contrar se înlocuiește cu variabila negată.

Diagrama Karnaugh

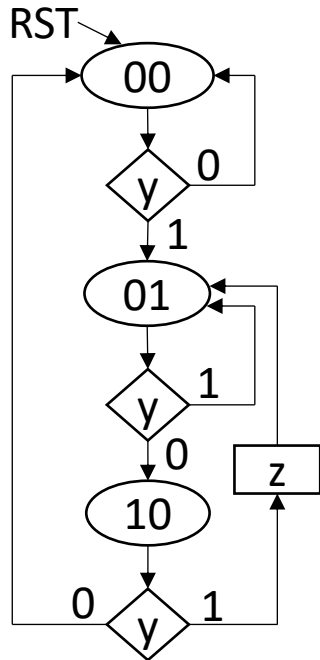
$(Q_1 Q_0)^{t+1}$:

$Q_1^t \backslash Q_0^t$	0	1
0	0y	$\bar{y}y$
1	0y	

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

Organigrama



Metodă de realizare a Diagramei Karnaugh pentru stări pe baza organigramei

- Fiecare celulă a diagramei corespunde unei stări → codul stării dă poziția în diagramă.
- În interiorul fiecărei celule se introduc:
 - X-uri – dacă starea nu apare în organigramă;
 - Valoarea stărilor următoare stării curente astfel:
 - Un bit care nu variază în toate stările următoare celei curente se păstrează cu valoarea respectivă;
 - Un bit care variază se înlocuiește cu variabila nenegată dacă valorile sale sunt identice cu ale variabilei, în caz contrar se înlocuiește cu variabila negată.

Diagrama Karnaugh

$(Q_1 Q_0)^{t+1}$:

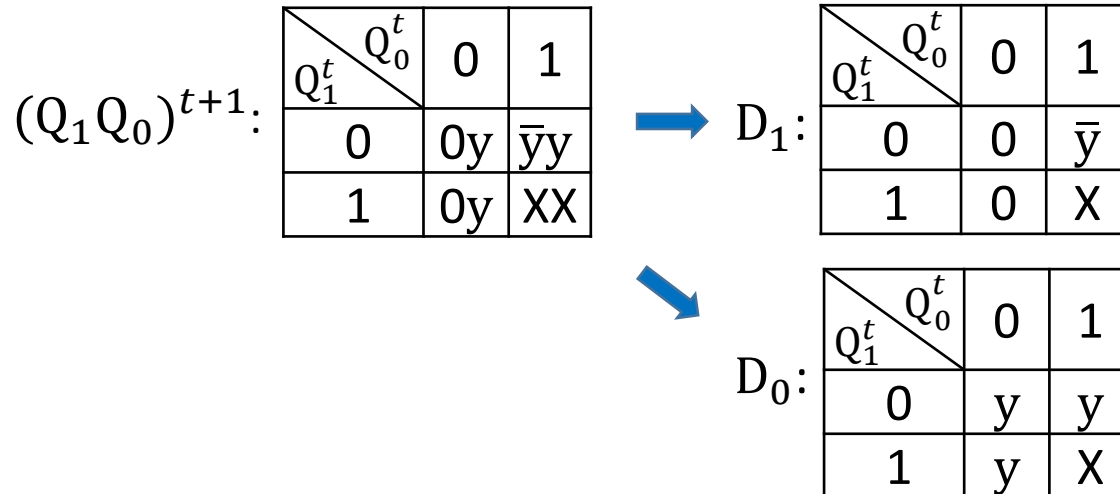
$Q_1^t \backslash Q_0^t$	0	1
0	0y	$\bar{y}y$
1	0y	XX

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

1. Se descompune Diagrama Karnaugh în diagrame pentru fiecare intrare D_i .
2. Dacă se implementează cu porți logice, se minimizează fiecare diagramă
=> funcțiile de excitație secundară.

$$D_i = Q_i^{t+1}$$



Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

D_1 :

$Q_1^t \backslash Q_0^t$	0	1
0	0	\bar{y}
1	0	X

Minimizarea funcțiilor cu expresii înglobate la FDM

1. Se înlocuiesc expresiile înglobate cu 0 în diagramă. Se fac grupări maxime de 1 și se rețin termenii rezultați.
2. Se înlocuiește 1 cu X în diagramă. Se fac grupări maxime, care să conțină toate expresiile înglobate cel puțin o dată. O grupare nu are voie să conțină 2 expresii înglobate diferite, dar poate conține aceeași expresie de mai multe ori. Pentru fiecare grupare se efectuează conjuncție ($\&$) între expresia înglobată și termenul rezultat.
3. Se efectuează SAU peste rezultatele obținute la pașii anteriori: $D_1 = Q_0^t \cdot \bar{y}$.

$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	0	X

0

$Q_1^t \backslash Q_0^t$	0	1
0	0	\bar{y}
1	0	X

$Q_0^t \cdot \bar{y}$

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de excitație secundară

D_0 :

$Q_1^t \backslash Q_0^t$	0	1
0	y	y
1	y	X

Minimizarea funcțiilor cu expresii înglobate la FDM

1. Se înlocuiesc expresiile înglobate cu 0 în diagramă. Se fac grupări maximale de 1 și se rețin termenii rezultați.
2. Se înlocuiește 1 cu X în diagramă. Se fac grupări maximale, care să conțină toate expresiile înglobate cel puțin o dată. O grupare nu are voie să conțină 2 expresii înglobate diferite, dar poate conține aceeași expresie de mai multe ori. Pentru fiecare grupare se efectuează conjuncție (\cdot) între expresia înglobată și termenul rezultat.
3. Se efectuează SAU peste rezultatele obținute la pașii anteriori: $D_0 = y$.

$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	0	X

0

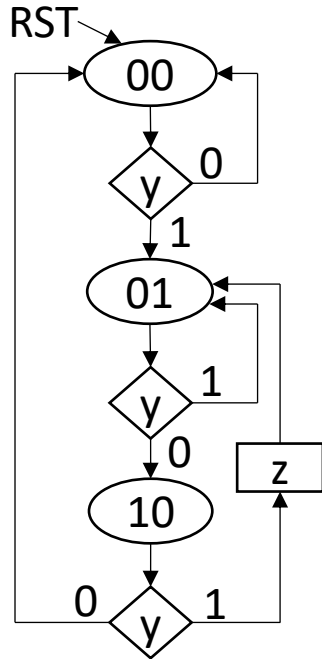
$Q_1^t \backslash Q_0^t$	0	1
0	y	y
1	y	X

$1 \cdot y$

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de ieșire

Organigrama



Metodă de realizare a Diagramei Karnaugh pentru ieșiri pe baza organigramei

- Codul stării dă poziția în diagramă.
- În interiorul fiecărei celule se introduce:
 - **X** – dacă starea nu apare în organigramă;
 - **1** – dacă ieșirea este asociată stării curente;
 - **0** – dacă ieșirea nu este asociată stării curente sau tranzițiilor din ea;
 - **variabila nenegată** – dacă ieșirea este asociată unei tranziții pe 1
 - **variabila negată** – dacă ieșirea este asociată unei tranziții pe 0

Diagrama Karnaugh

z:

$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	y	X

Sinteza circuitelor secvențiale sincrone

5. Determinarea funcțiilor de ieșire

z:

$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	y	X

Minimizarea funcțiilor cu expresii înglobate la FDM

1. Se înlocuiesc expresiile înglobate cu 0 în diagramă. Se fac grupări maxime de 1 și se rețin termenii rezultați.
2. Se înlocuiește 1 cu X în diagramă. Se fac grupări maxime, care să conțină toate expresiile înglobate cel puțin o dată. O grupare nu are voie să conțină 2 expresii înglobate diferite, dar poate conține aceeași expresie de mai multe ori. Pentru fiecare grupare se efectuează conjuncție (\cdot) între expresia înglobată și termenul rezultat.
3. Se efectuează SAU peste rezultatele obținute la pașii anteriori: $z = Q_1^t \cdot y$.

$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	0	X

0

$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	y	X

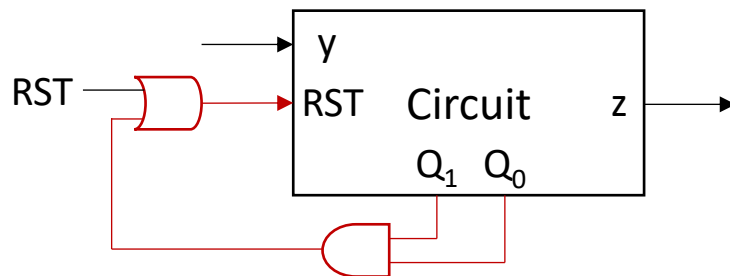
$Q_1^t \cdot y$

Sinteza circuitelor secvențiale sincrone

6. Abordarea problemelor de hazard care pot sa apară

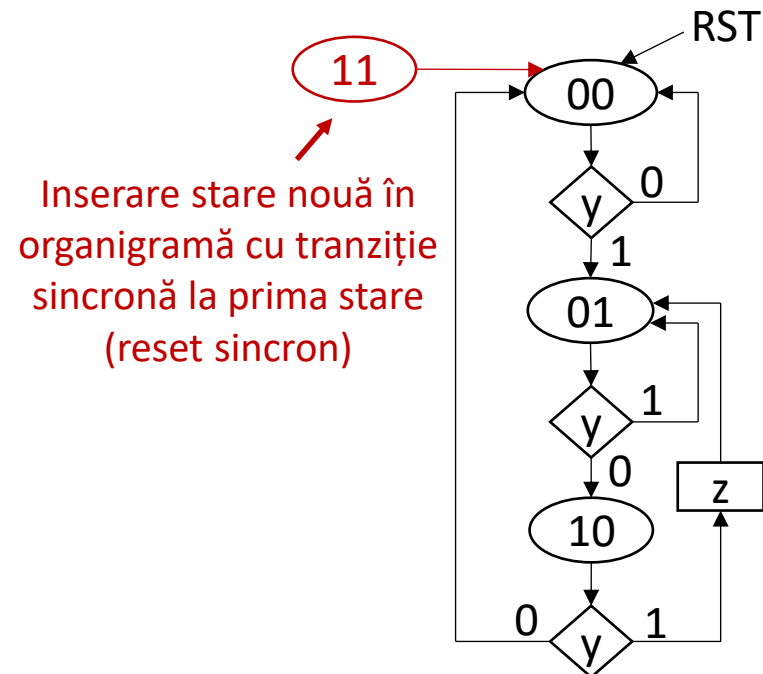
- Există codul **11** nealocat la stări, așadar s-ar putea implementa **autocorecția** folosind logică suplimentară, care sa aducă circuitul în bucla de funcționare normală atunci când registrul de stare internă ar înregistra acest cod din cauza unei posibile disfuncționalități.

Autocorecție asincronă



Detectie stare 11
cu comandă de
reset asincron

Autocorecție sincronă



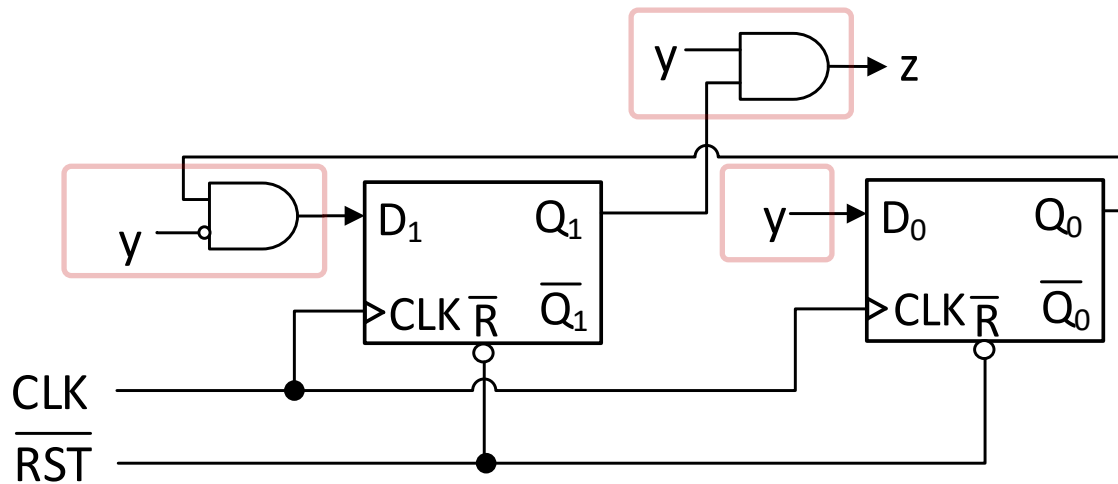
Inserare stare nouă în
organigramă cu tranziție
sincronă la prima stare
(reset sincron)

Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea funcțiilor de excitație și a ieșirilor cu porți logice

$$\begin{aligned} D_1 &= Q_0^t \cdot \bar{y} \\ D_0 &= y \end{aligned}$$

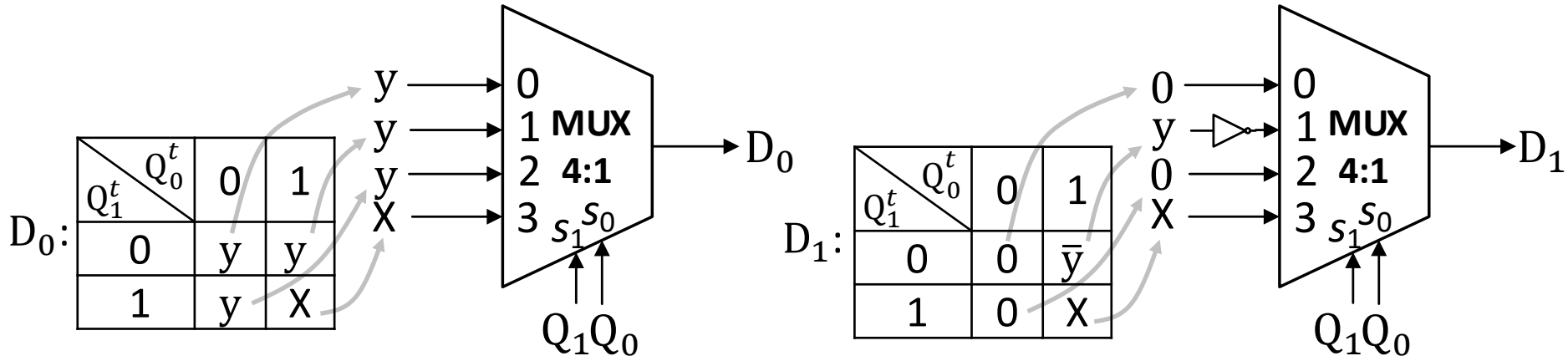
$$z = Q_1^t \cdot y$$



Sinteza circuitelor secvențiale sincrone

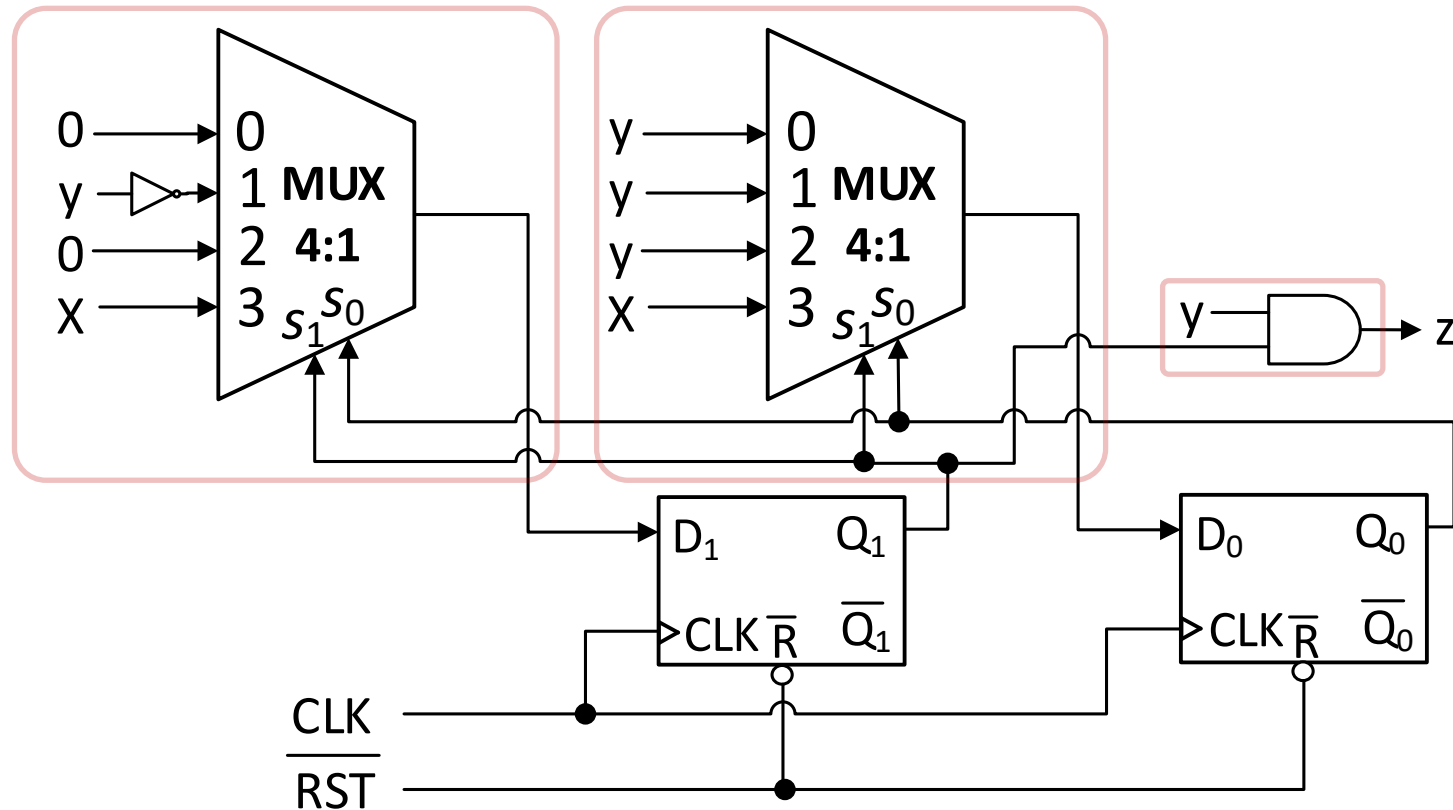
7. Schema circuitului – implementarea funcțiilor de excitație cu MUX

- Se alege MUX cu un număr de selecții identic cu numărul de variabile secundare.
- Pe selecțiile MUX se aplică variabilele secundare.
- Pe intrările de date ale MUX se aplică conținutul celulei din Diagrama Karnaugh care corespunde unui cod identic cu indexul intrării.



Sinteza circuitelor secvențiale sincrone

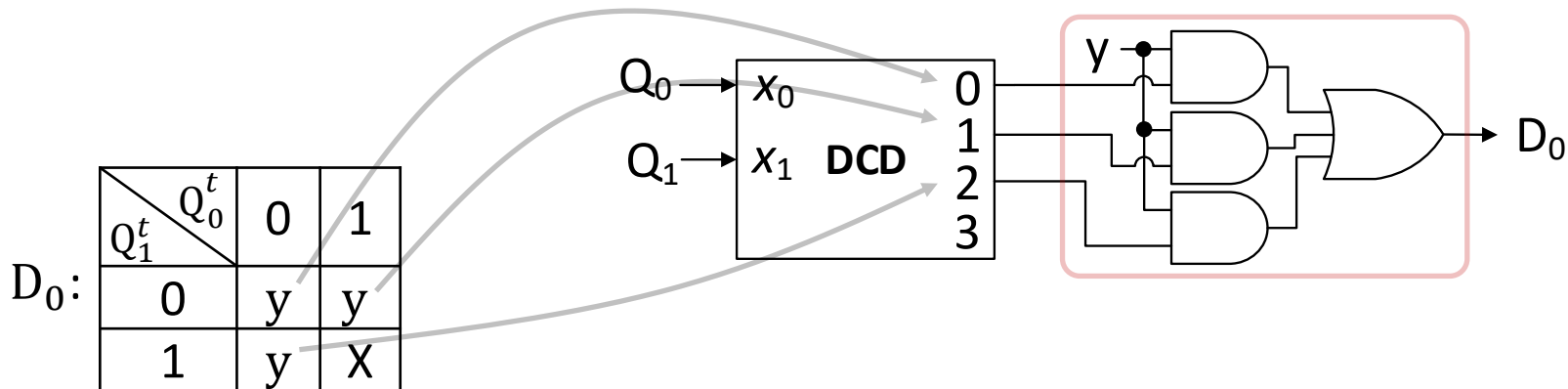
7. Schema circuitului – implementarea funcțiilor de excitație cu MUX și a ieșirilor cu porți logice



Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea funcțiilor de excitație cu DCD

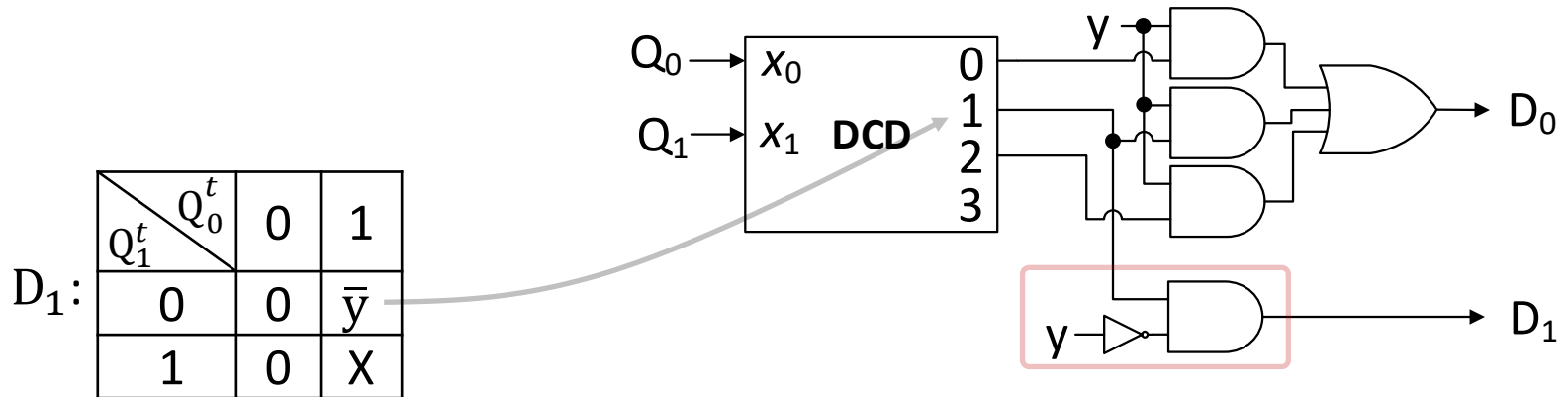
- Se alege DCD cu un număr de intrări identic cu numărul de variabile secundare și ieșirile nenegate.
- Pe intrările DCD se aplică variabilele secundare.
- DCD implementează la ieșire toți mintermii intrărilor => se aleg ieșirile care corespund celulelor din Diagrama Karnaugh diferite de 0 și X (mintermii), apoi se aplică ȘI cu conținutul celulei respective dacă este diferit de 1.
- Pe toate liniile rezultate se aplică operația SAU.



Sinteza circuitelor secvențiale sincrone

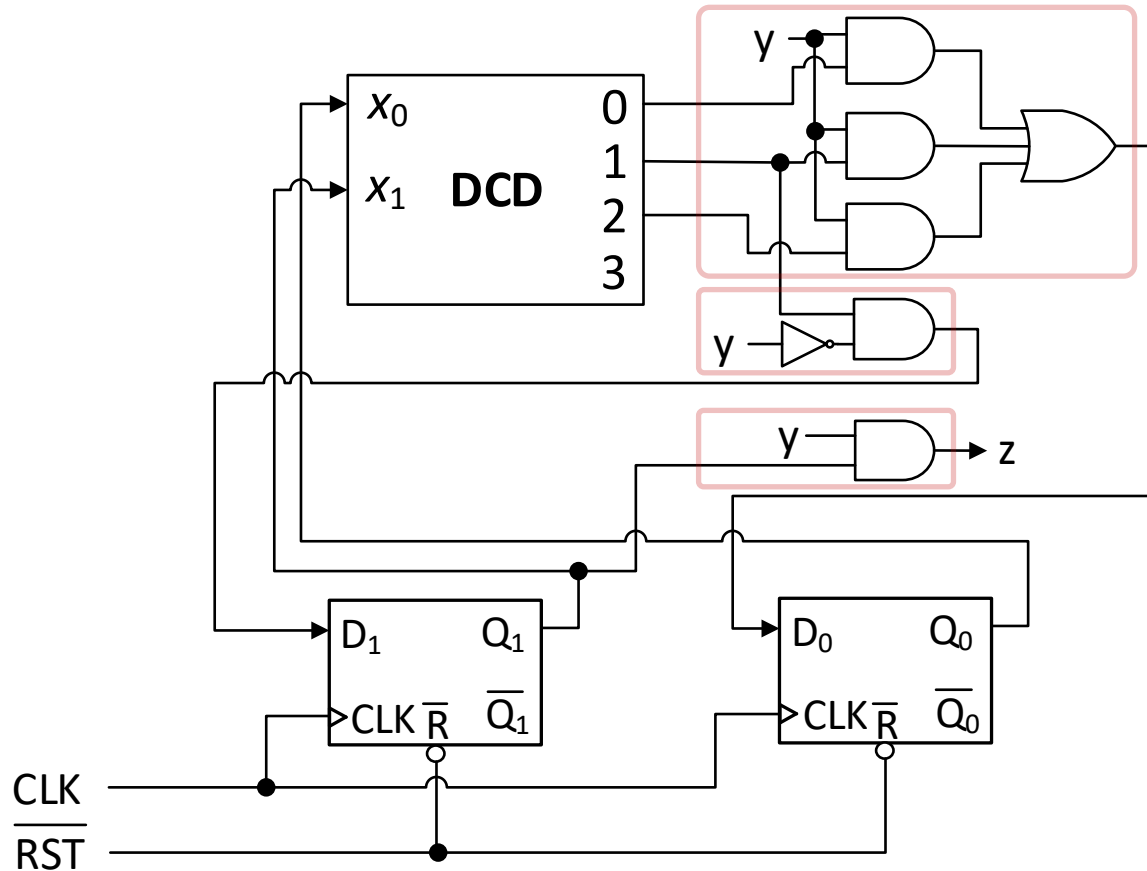
7. Schema circuitului – implementarea funcțiilor de excitație cu DCD

- Se utilizează același DCD pentru toate funcțiile de excitație.



Sinteza circuitelor secvențiale sincrone

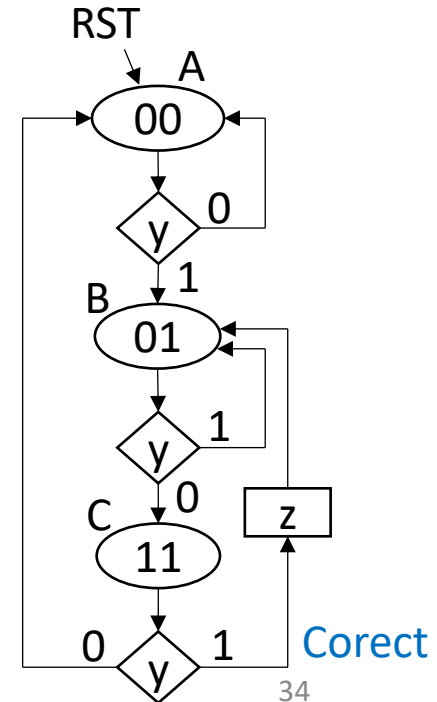
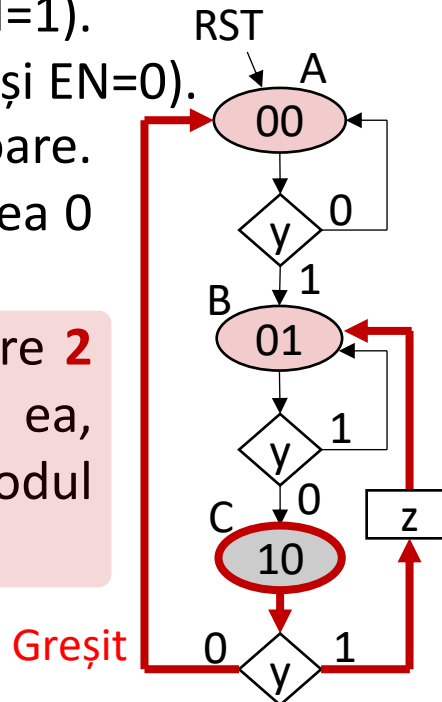
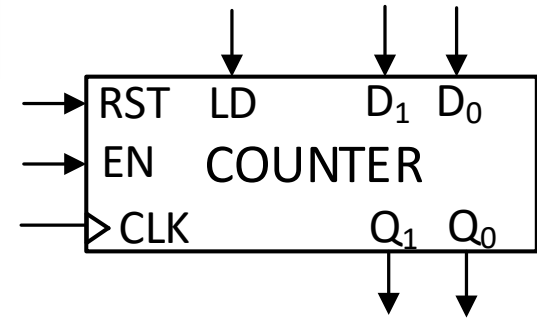
7. Schema circuitului – implementarea funcțiilor de excitație cu DCD și a ieșirilor cu porți logice



Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea registrului de stări cu numărător

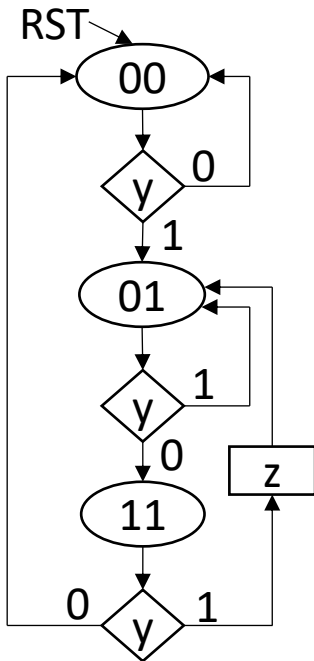
- Se poate aplica numai la organigrame în care dintr-o stare apar maxim 2 tranziții \Leftrightarrow max. 2 stări viitoare.
- Se folosește un numărător pe $n=2$ biți cu următoarele facilități:
 - resetare asincronă de prioritate maximă ($RST=1$).
 - încărcare sincronă prioritară a valorii D_1D_0 ($LD=1$).
 - numărare crescătoare ($LD=0$ și $EN=1$).
 - menținere valoare curentă ($LD=0$ și $EN=0$).
- Se codifică stările în ordine crescătoare. Starea inițială are întotdeauna valoarea 0 (codul 00).
- Regulă de codificare:** Dacă o stare are 2 stări viitoare și sunt distincte de ea, atunci una din ele trebuie să aibă codul stării + 1; **Notă:** $11 + 1 = 00$.



Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea registrului de stări cu numărător

Organigrama



- Se definește **funcția de numărare** $f_N(Q_1, Q_0)$ care specifică dacă din starea Q_1Q_0 se face o tranziție la starea $Q_1Q_0 + 1$:

$$f_N(Q_1, Q_0) = \begin{cases} \mathbf{X}, & \text{starea } Q_1Q_0 \text{ nu există} \\ \mathbf{0}, & \text{nu este cazul} \\ \mathbf{1}, & \text{tranziția este directă (fără decizie)} \\ \text{expresia decizională}, & \text{tranziția este cu decizie} \end{cases}$$

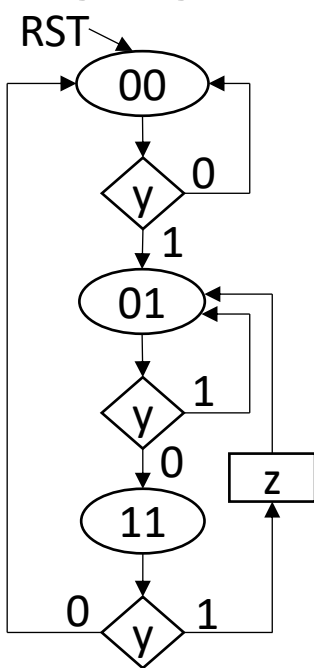


Q_1	Q_0	f_N
0	0	y
0	1	0
1	0	X
1	1	\bar{y}

Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea registrului de stări cu numărător

Organigrama



- Se definește **funcția de ramificare** $f_R(Q_1, Q_0)$ care specifică dacă din starea Q_1Q_0 se face o tranziție la alte stări decât Q_1Q_0 sau Q_1Q_0+1 :

$$f_R(Q_1, Q_0) = \begin{cases} X, & \text{starea } Q_1Q_0 \text{ nu există} \\ 0, & \text{nu este cazul} \\ 1, & \text{tranziția este directă (fără decizie)} \\ \text{expresia decizională}, & \text{tranziția este cu decizie} \end{cases}$$

- Se definește **funcția stare de ramificare** $f_{SR}(Q_1, Q_0)$ care specifică starea de ramificare când $f_R \neq 0$ și $f_R \neq X$, altfel valoarea nu contează (se pun X-uri).

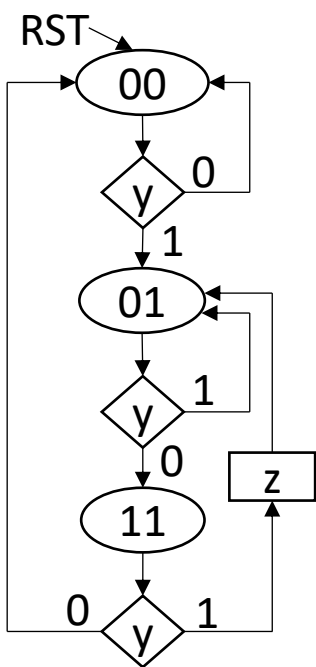
↳

Q_1	Q_0	f_R	f_{SR}
0	0	0	X X
0	1	\bar{y}	1 1
1	0	X	X X
1	1	y	0 1

Sinteza circuitelor secvențiale sincrone

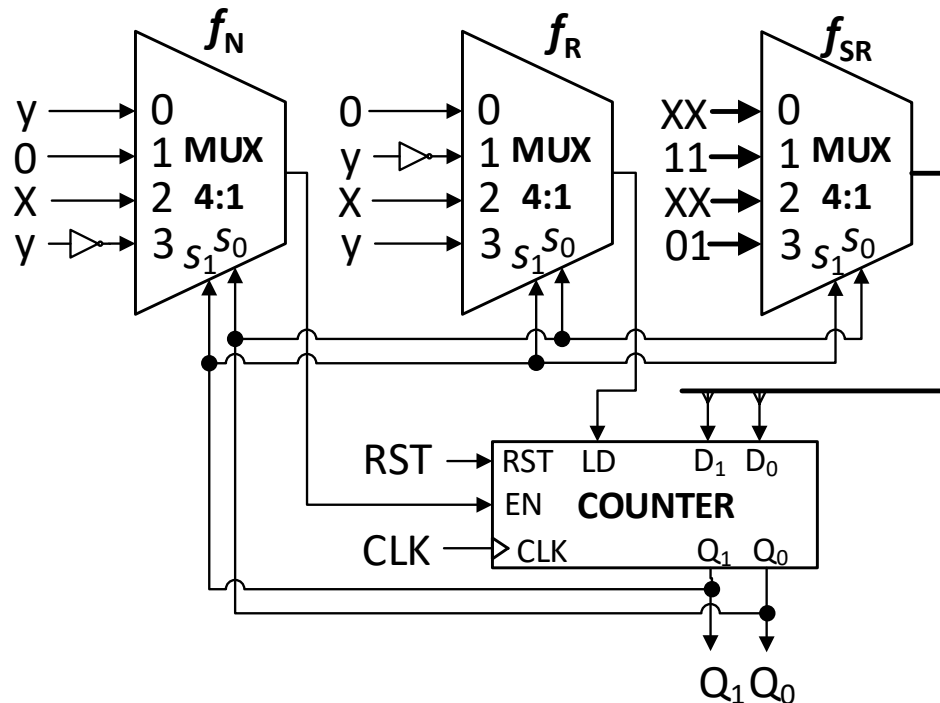
7. Schema circuitului – implementarea registrului de stări cu numărător

Organigrama



Q_1	Q_0	f_N	f_R	f_{SR}
0	0	y	0	$X X$
0	1	0	\bar{y}	1 1
1	0	X	X	$X X$
1	1	\bar{y}	y	0 1

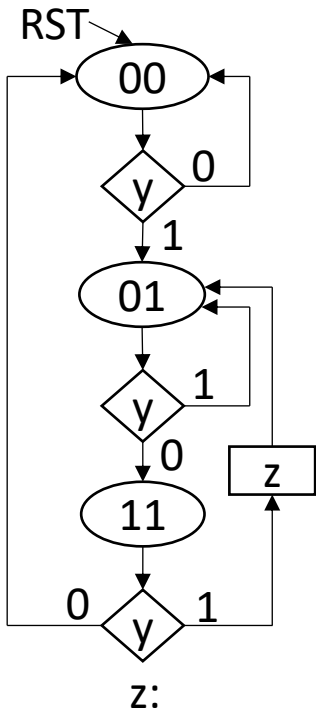
- Se implementează f_N , f_R , f_{SR} cu MUX.
- Pentru 2 variabile de stare Q_1 , Q_0 se folosește **MUX 4:1** cu 2 selecții.
- Pentru f_{SR} calea de date este pe 2 biți.



Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea ieșirilor

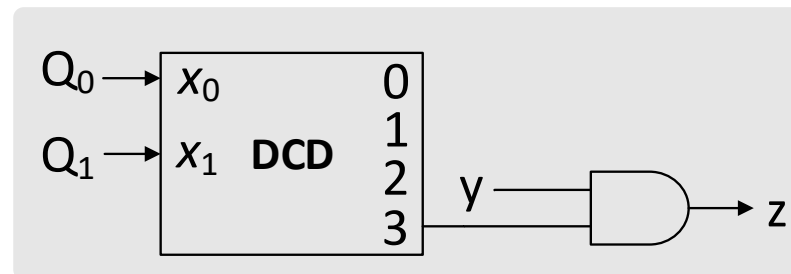
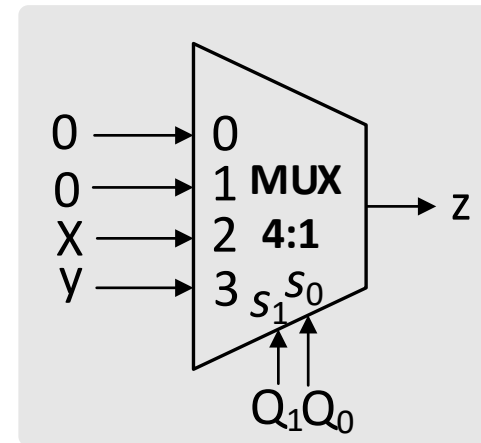
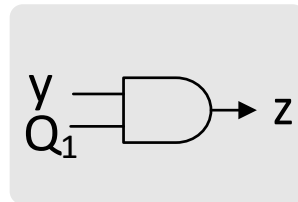
Organigrama



$Q_1^t \backslash Q_0^t$	0	1
0	0	0
1	X	y

$$z = Q_1^t \cdot y$$

- Se poate realiza cu: porți logice, MUX, DCD.
- Obs:** Datorită recodificării adoptate la implementarea cu numărător se reface Diagrama Karnaugh a funcției de ieșire.



Sinteza circuitelor secvențiale sincrone

7. Schema circuitului – implementarea registrului de stări cu numărător și a ieșirilor cu DCD

