Proiectare logică

Curs 8

Aplicații ale bistabilelor: divizoare de frecvență, numărătoare

Cristian Vancea

https://users.utcluj.ro/~vcristian/PL.html

Cuprins

Aplicații ale circuitelor basculante bistabile

- Numărătoare binare asincrone
- Numărătoare binare sincrone
- Sinteza numărătoarelor modulo *p*

Aplicații ale circuitelor basculante bistabile

Numărătoare

Definiție – numărătoarele sunt circuitele logice secvențiale (CLS) care contorizează numărul de impulsuri aplicate pe intrarea de tact.

- Se implementează cu bistabile JK sau T ca suport de memorare a stării binare reprezentată pe mai mulți biți; în general se pot adăuga circuite logice combinaționale, care suplimentează logica de tranziție a stării numărătorului în urma fiecărui impuls înregistrat.
- Cu *n* bistabile se pot reprezenta maxim 2^n numere binare pe *n* biți. Fiecare stare are asociată un număr. Secvența de numere prin care trece starea numărătorului pe măsură ce înregistrează impulsuri reprezintă codul binar în care numără numărătorul.
- Capacitatea numărătorului = numărul de stări distincte.
- Clasificare după modul de funcționare:
    - asincrone – bistabilele comută la momente diferite de timp;
    - sincrone – bistabilele comută simultan cu impulsul de tact.

Aplicații ale circuitelor basculante bistabile

Numărătoare

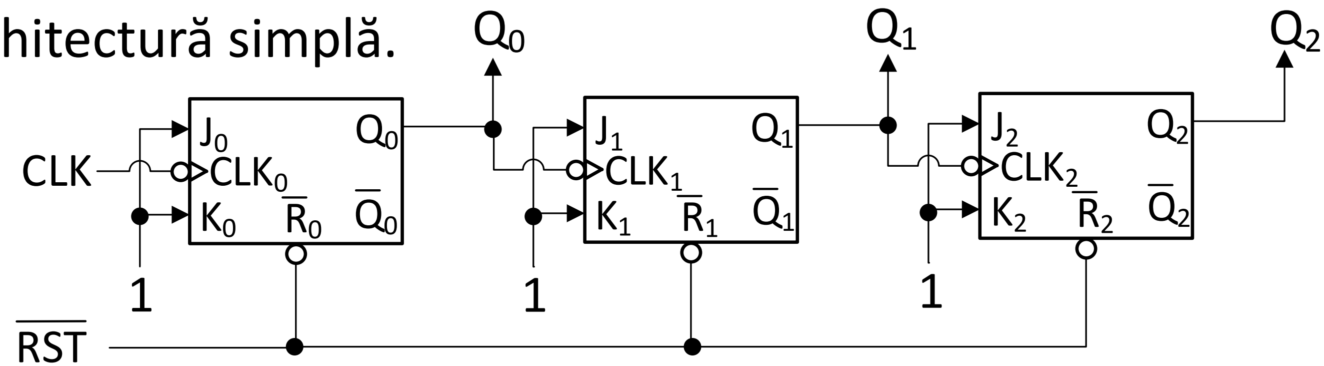
- Clasificare după modul de modificare a stărilor:
  - directe – numărarea este crescătoare;
  - inverse – numărarea este descrescătoare;
  - reversibile – numărare crescătoare sau descrescătoare în funcție de o comandă.
- Clasificare după modul de codificare a stărilor:
  - binare – numărare în baza 2
  - binar-zecimale – numărare în baza 10
  - modulo p – codifică p numere distincte din totalul de 2^n posibile (capacitatea = p)
- Factorul de divizare = raportul dintre numărul de impulsuri înregistrate pe intrarea de tact și numărul de impulsuri înregistrate pe una din ieșiri.

Aplicații ale circuitelor basculante bistabile

Numărător binar asincron direct

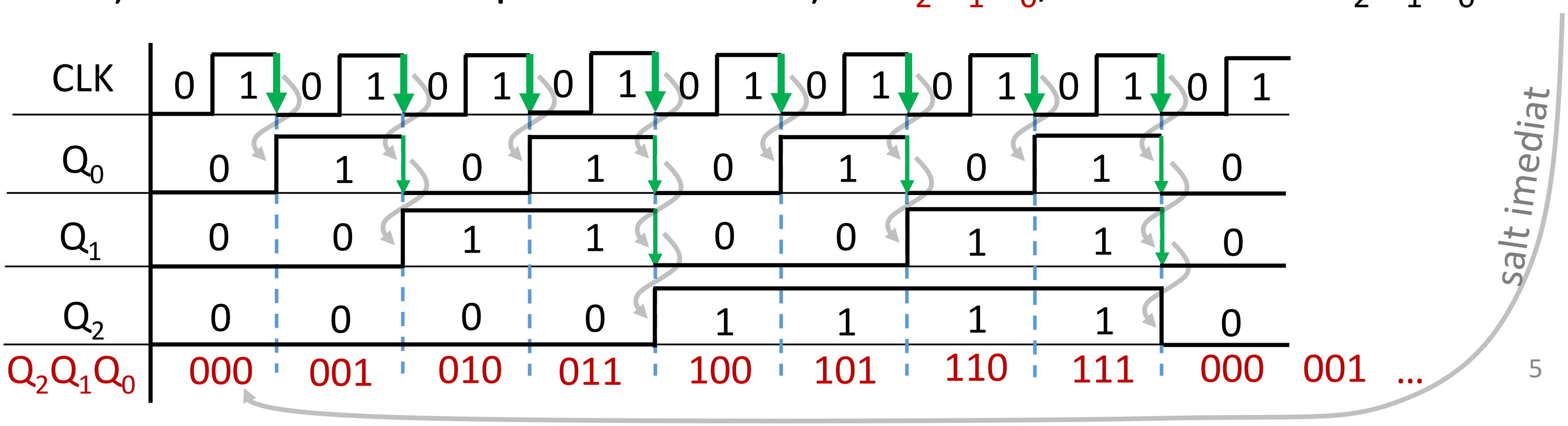
- Sinteza cu JK flip-flop în configurație T și reset asincron

Avantaj: arhitectură simplă.



Obs: Bistabilele în configurație T cu intrare pe 1 logic oscilează la fiecare front descrescător pe intrarea de tact corespunzătoare CLK_i.

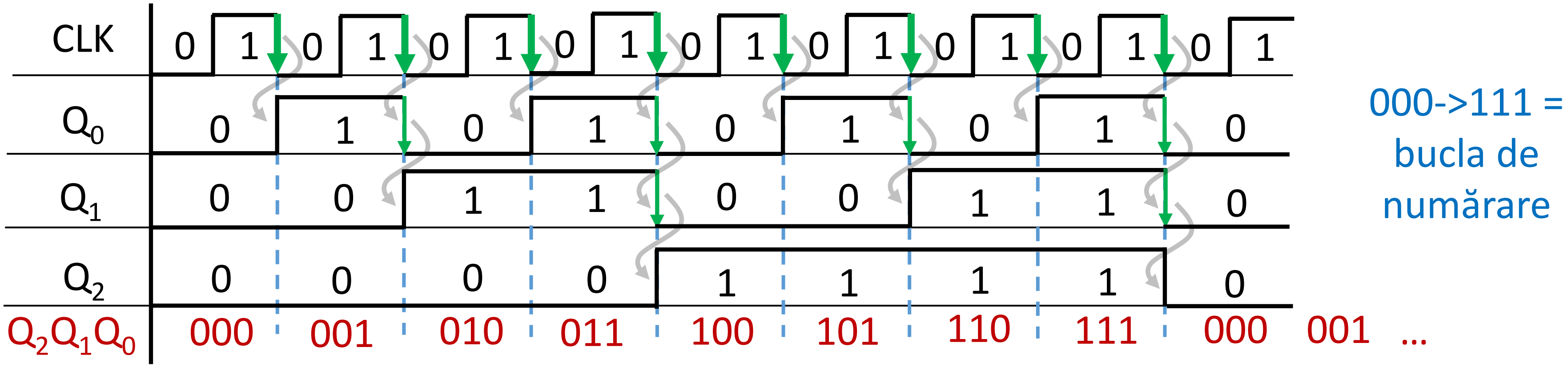
Funcționare – Starea = perechea de ieșiri $Q_2Q_1Q_0$; $\overline{RST} = 0 \Rightarrow Q_2Q_1Q_0 = 000$



Aplicații ale circuitelor basculante bistabile

Numărător binar asincron direct

- Sinteza cu JK flip-flop în configurație T și reset asincron



Obs$_1$: Intrarea de tact pentru fiecare bistabil este ieșirea bistabilului anterior => numărător asincron – bistabilele nu sunt sincronizate cu un semnal unic de tact.

Obs$_2$: Resetul este asincron, în logică negativă, cu efect imediat și are prioritate.

Obs$_3$: Fiecare bistabil în configurație T cu intrările pe 1 logic funcționează ca un divizor de frecvență al intrării sale de tact cu factorul de divizare 2.

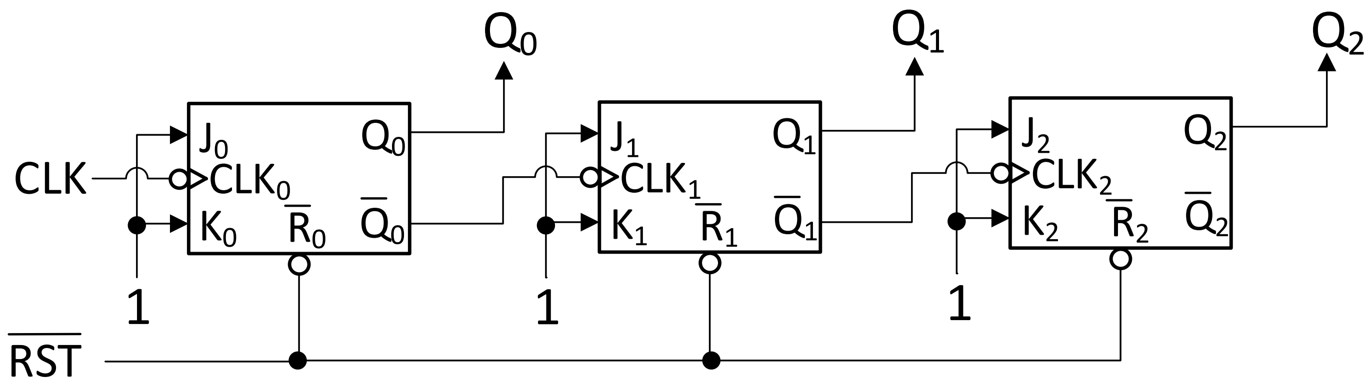
Obs$_4$: Raportat la intrarea de tact CLK factorul de divizare pentru Q_0 este 2, pentru Q_1 este 4, respectiv pentru Q_2 este 8.

Dezavantaj: Timpul de comutare = suma timpilor de comutare a bistabilelor.

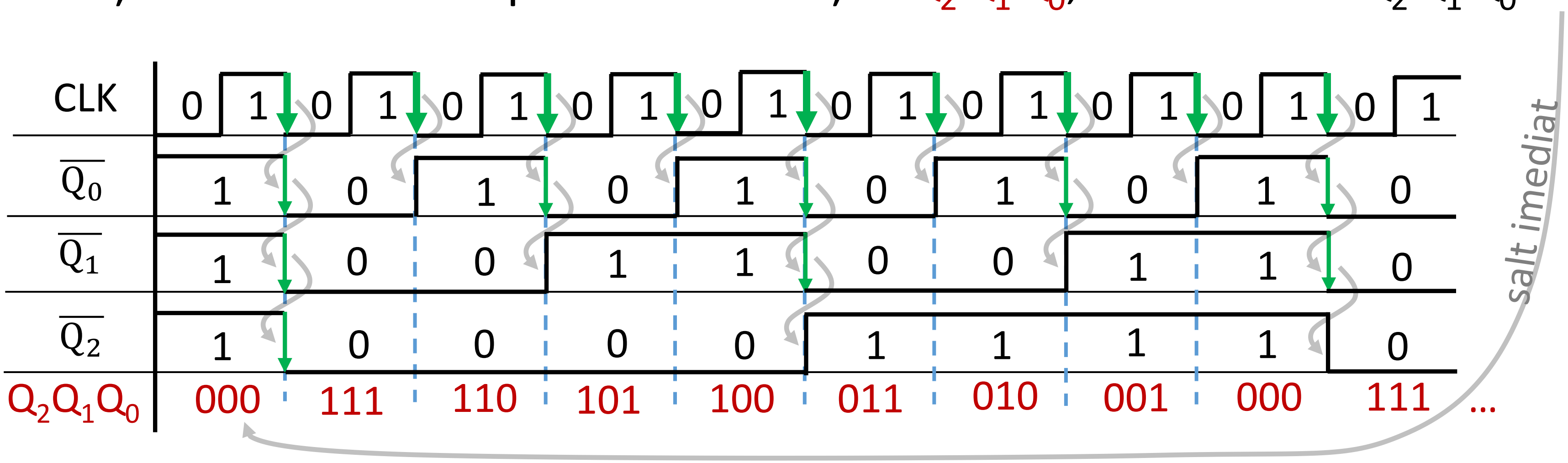
Aplicații ale circuitelor basculante bistabile

Numărător binar asincron invers

- Sinteza cu JK flip-flop în configurație T și reset asincron



Funcționare – Starea = perechea de ieșiri $Q_2Q_1Q_0$; $\overline{RST} = 0$ => $Q_2Q_1Q_0 = 000$

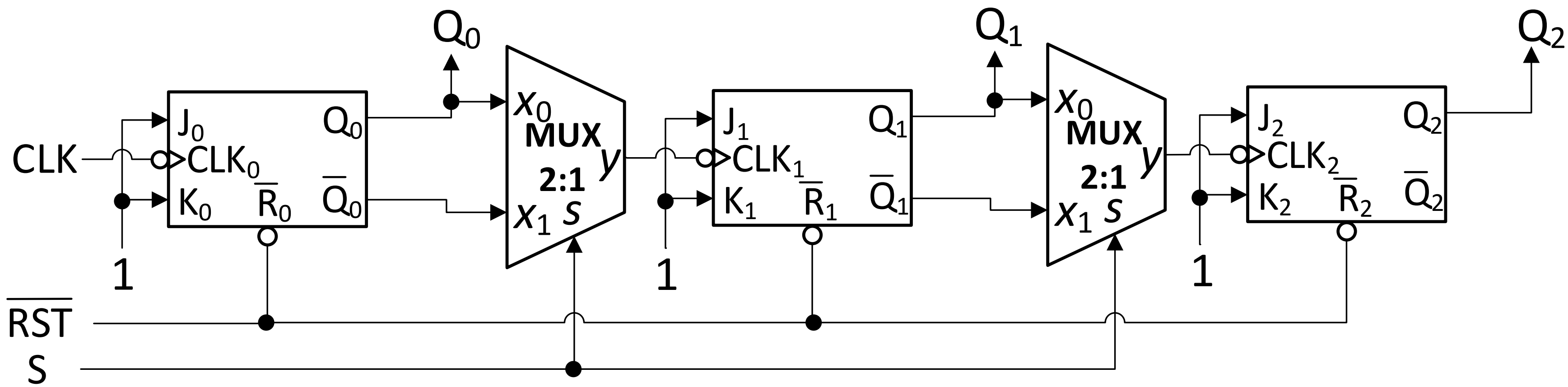


Dezavantaj: Timpul de comutare = suma timpilor de comutare a bistabilelor.

Aplicații ale circuitelor basculante bistabile

Numărător binar asincron reversibil

- Sinteza cu JK flip-flop în configurație T și reset asincron



Se intercalează unități MUX prin care se implementează sensul de numărare:

- $S = 0$ – numărare directă;
- $S = 1$ – numărare inversă.

Avantaj: arhitectură simplă.

Dezavantaj: Timpul de comutare = suma timpilor de comutare a bistabilelor + suma timpilor de propagare prin multiplexoare.

Aplicații ale circuitelor basculante bistabile

Numărător binar sincron serie direct

- Sinteza cu JK flip-flop în configurație T și reset asincron

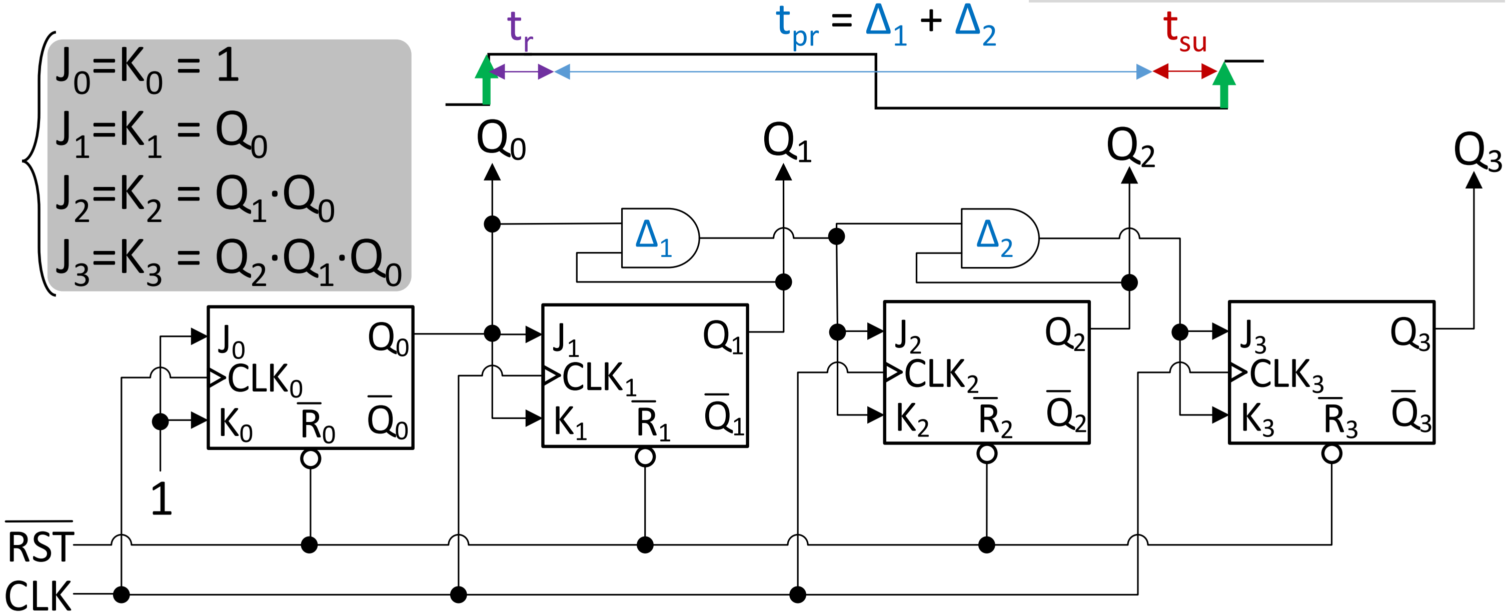
$T_{clk} \geq t_r + t_{pr} + t_{su}$

t_{pr} – propagare

t_{su}, t_r – set-up, răspuns JK

Nr.	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
0	0	0	0	0

$$\begin{cases} J_0 = K_0 = 1 \\ J_1 = K_1 = Q_0 \\ J_2 = K_2 = Q_1 \cdot Q_0 \\ J_3 = K_3 = Q_2 \cdot Q_1 \cdot Q_0 \end{cases}$$



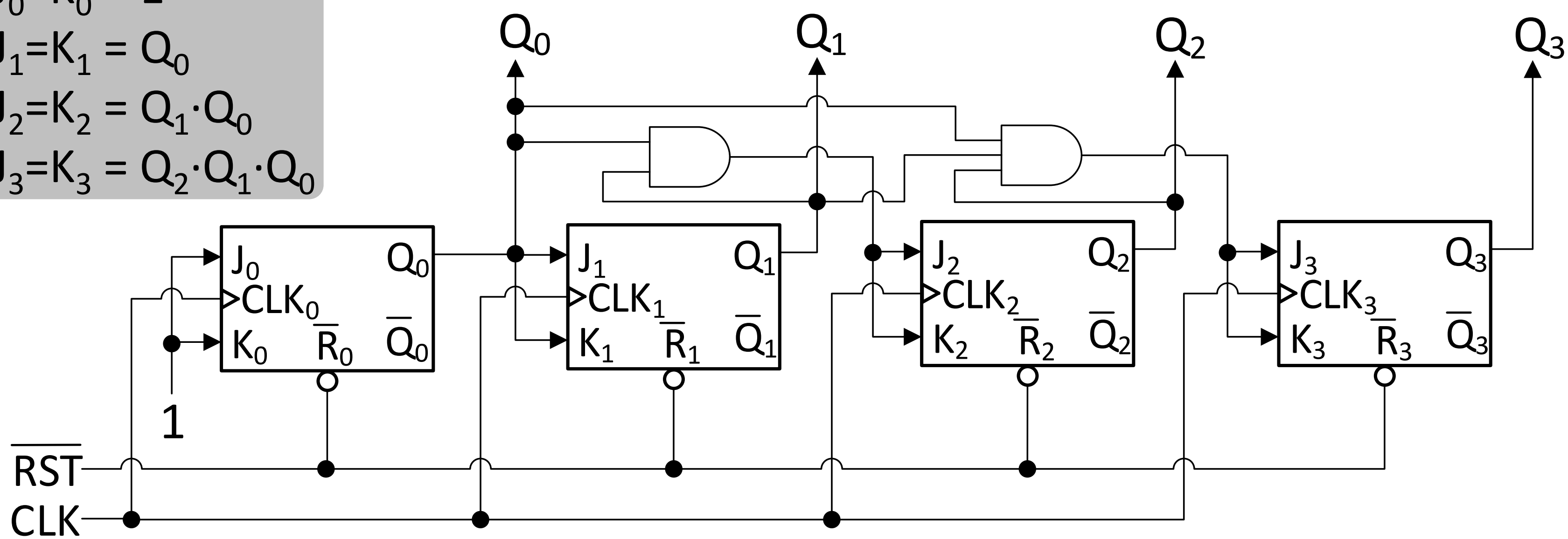
- Bistabilele comută sincron pe frontul crescător al CLK.
- Conform tabelului, comutarea unui bistabil (cu excepția Q_0) are loc când toți cei anteriori sunt 1 => se utilizează porți ȘI cu 2 intrări conectate în serie = arhitectură simplă (avantaj).
- Dezavantaj: Durata dintre fronturi trebuie să fie mai mare decât timpul de propagare prin toate porțile ȘI legate în serie => scade frecvența de lucru = funcționare lentă.

Aplicații ale circuitelor basculante bistabile

Numărător binar sincron paralel direct

- Sinteza cu JK flip-flop în configurație T și reset asincron

$$\begin{cases} J_0=K_0 = 1 \\ J_1=K_1 = Q_0 \\ J_2=K_2 = Q_1 \cdot Q_0 \\ J_3=K_3 = Q_2 \cdot Q_1 \cdot Q_0 \end{cases}$$

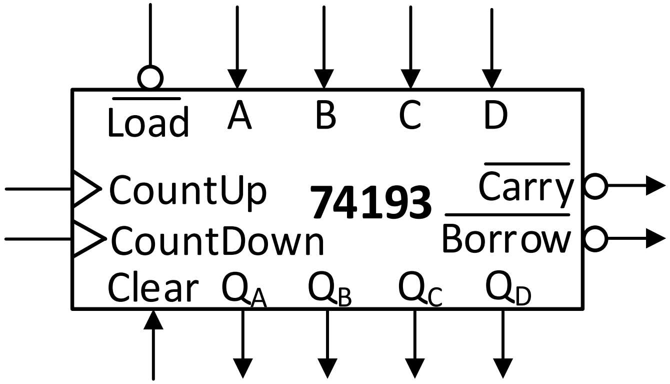


- Porțile ȘI pot avea mai mult de 2 intrări conectate la bistabilele anterioare => arhitectură mai complexă (dezavantaj).
- Avantaj: Durata dintre fronturi trebuie să fie mai mare decât timpul de propagare printr-o singură poartă ȘI => crește frecvența de lucru = funcționare rapidă.

Aplicații ale circuitelor basculante bistabile

Numărător binar sincron reversibil

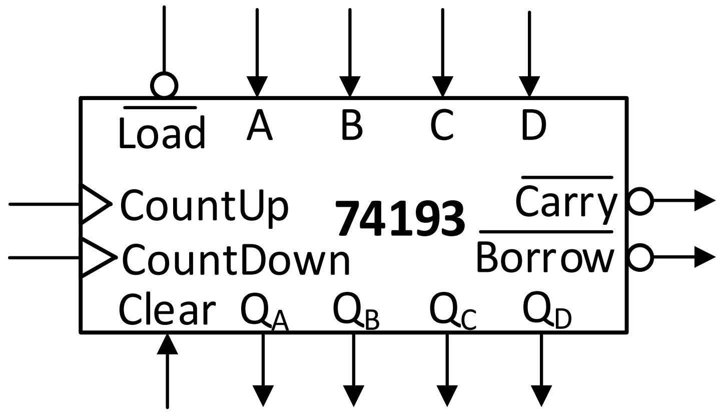
Ex:

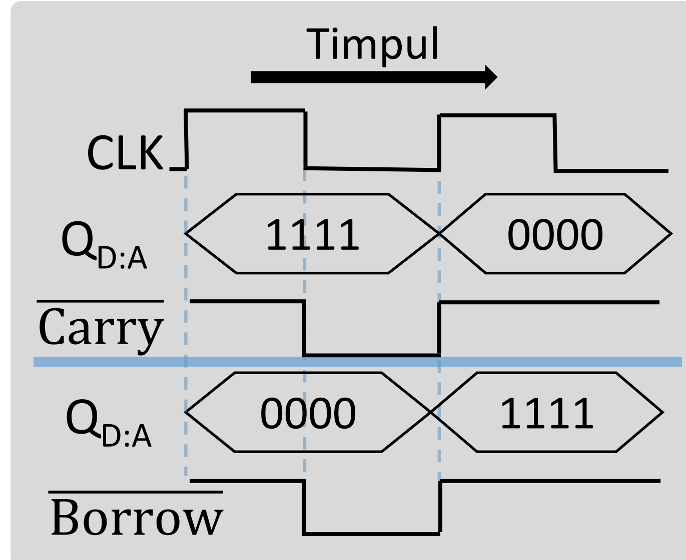


- Bucla de numărare: **0000 <–> 1111**.
- Prezintă un semnal de reset asincron (Clear) – prioritate maximă.
- Prezintă un semnal de încărcare asincronă ($\overline{\text{Load}}$) cu valoarea înregistrată pe linii de intrare asociate bistabilelor (A – bitul cel mai puțin semnificativ; B; C; D – bitul cel mai semnificativ).
- Prezintă 2 semnale de tact pentru numărare directă (CountUp) și inversă (CountDown). Dacă pe o intrare se aplică semnal de tact, cealaltă trebuie menținută pe valoarea logică 1.

Numărător binar sincron reversibil

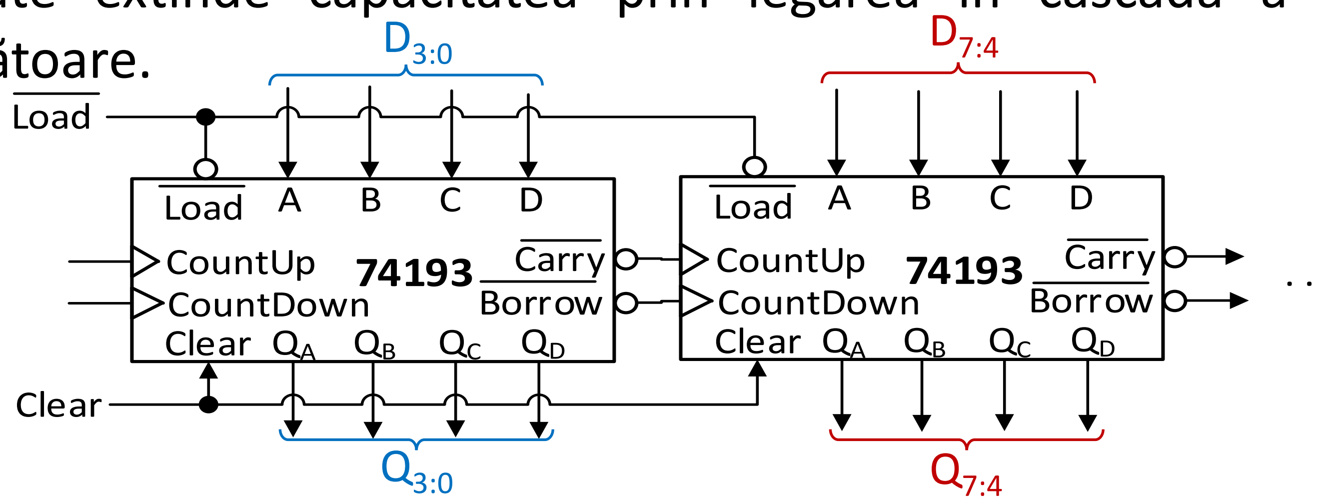
Ex:





- Ieșirea de transport ($\overline{\text{Carry}}$) semnalizează atingerea valorii maxime la numărare directă. Se activează (pe 0) când CountUp = 0 și $Q_A=Q_B=Q_C=Q_D=1$.
- Ieșirea de împrumut ($\overline{\text{Borrow}}$) semnalizează atingerea valorii zero la numărare inversă. Se activează (0) când CountDown = 0 și $Q_A=Q_B=Q_C=Q_D=0$.
- Se poate extinde capacitatea prin legarea în cascadă a mai multor numărătoare.

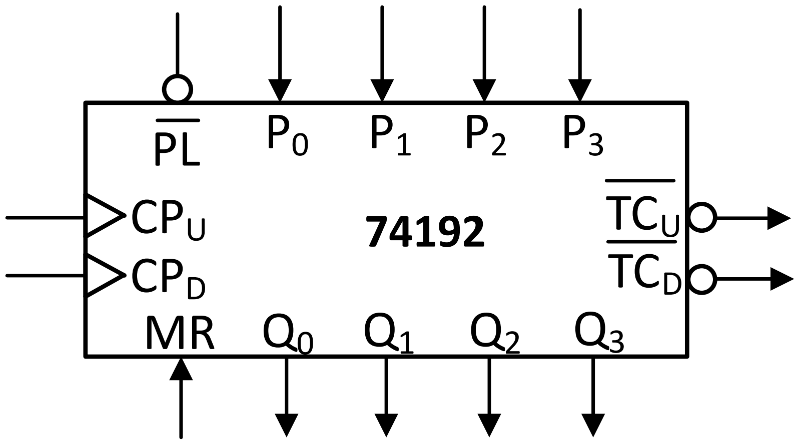
Ex:

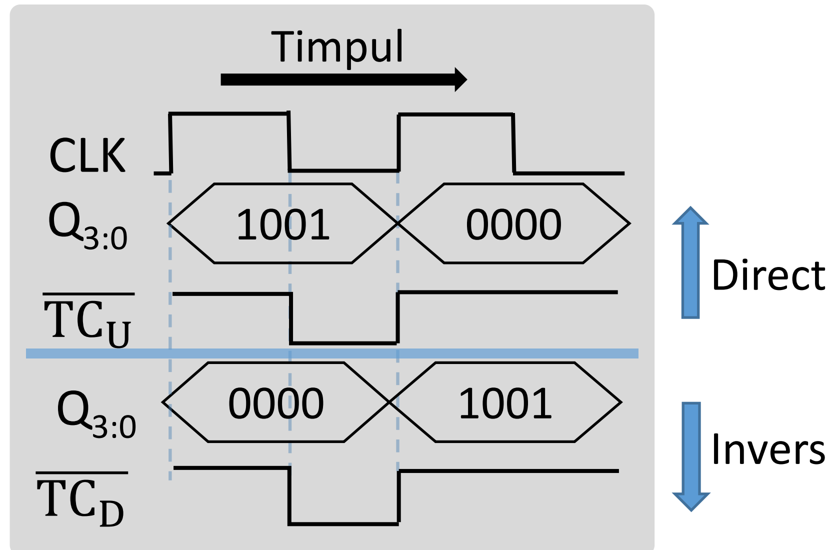


Aplicații ale circuitelor basculante bistabile

Numărător zecimal sincron reversibil

Ex:





- Bucla de numărare: **0000 <–> 1001**.
- MR - reset asincron – prioritate maximă (Master Reset).
- $\overline{PL}$ - încărcare asincronă PL (Parallel Load)
- CP_U - semnal de tact la numărare directă (CountUp)
- CP_D - semnal de tact la numărare inversă (CountDown)
- $\overline{TC_U}$ - semnalizare încheiere buclă la numărare directă ($TerminalCount_{Up}$)
- $\overline{TC_D}$ - semnalizare încheiere buclă la numărare inversă ($TerminalCount_{Down}$)

Extinderea numărării la 8 biți – se folosesc 2 numărătoare (cascadare)

Numărare binară

direct

invers

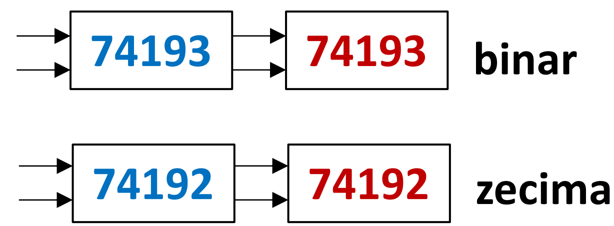
	$Q_{7:4}$	$Q_{3:0}$
0	0000	0000
1	0000	0001
2	0000	0010
...	0000	. . .
14	0000	1110
15	0000	1111
16	0001	0000
17	0001	0001
18	0001	0010
...	0001	. . .
30	0001	1110
31	0001	1111
32	0010	0000
33	0010	0001
34	0010	0010
...	. . .	. . .
254	1111	1110
255	1111	1111
0	0000	0000
...	. . .	. . .

	$Q_{7:4}$	$Q_{3:0}$
00	0000	0000
01	0000	0001
02	0000	0010
...	0000	. . .
08	0000	1000
09	0000	1001
10	0001	0000
11	0001	0001
12	0001	0010
...	0001	. . .
18	0001	1000
19	0001	1001
20	0010	0000
21	0010	0001
22	0010	0010
...	. . .	. . .
98	1001	1000
99	1001	1001
00	0000	0000
...	. . .	. . .

Numărare zecimală

direct

invers



Observații:

Numărare Binară:

(dir) -> $Q_{3:0}$ trece din 15 în 0 => $Q_{7:4} = Q_{7:4} + 1$

(inv) -> $Q_{3:0}$ trece din 0 în 15 => $Q_{7:4} = Q_{7:4} - 1$

Numărare Zecimală:

(dir) -> $Q_{3:0}$ trece din 9 în 0 => $Q_{7:4} = Q_{7:4} + 1$

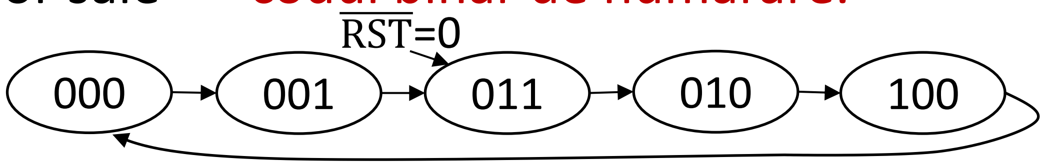
(inv) -> $Q_{3:0}$ trece din 0 în 9 => $Q_{7:4} = Q_{7:4} - 1$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p*

- Pentru sinteza unui numărător modulo *p* se utilizează *n* bistabile. Valoarea *n* se alege minimă astfel încât 2^n>max(secvență).
- Comportamentul unui numărător modulo *p* se definește prin graful de tranziții al stărilor sale ⇔ codul binar de numărare.

Ex: *p*=5, *n*=3



- Pentru implementare se aleg bistabile JK flip-flop.
- Se construiește tabelul de tranziții care cuprinde toate perechile de stări curente și stări viitoare posibile.
- Folosind tabelul de excitație al bistabilului JK se adaugă în tabelul de tranziții, pentru fiecare pereche în parte, valorile corespunzătoare intrărilor J și K prin care se facilitează tranziția respectivă.

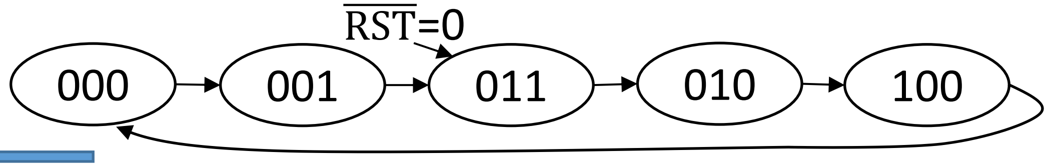
Q^t	Q^{t+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	0	1	0	0	X	X	0	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	0	0	0	X	1	0	X	0	X

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p*

Ex: *p*=5, *n*=3



Tabelul de tranziții

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	0	1	0	0	X	X	0	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	0	0	0	X	1	0	X	0	X

J_2:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	0	0	0	1
1	X	X	X	X

$$J_2 = Q_1^t \cdot \overline{Q_0^t}$$

K_2:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	X	X	X	X
1	1	X	X	X

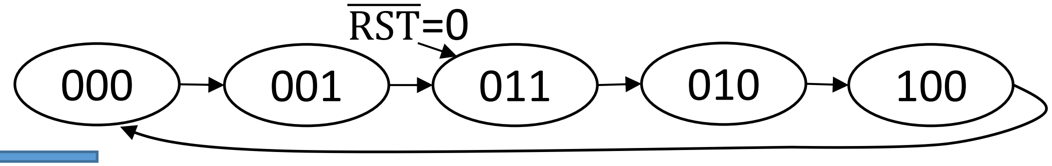
$$K_2 = 1$$

Notă: Celulele care nu au valori în diagrama Karnaugh se completează cu X.

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p*

Ex: *p*=5, *n*=3



Tabelul de tranziții

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	0	1	0	0	X	X	0	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	0	0	0	X	1	0	X	0	X

J_1:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	0	1	X	X
1	0	X	X	X

$$J_1 = Q_0^t$$

K_1:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	X	X	0	1
1	X	X	X	X

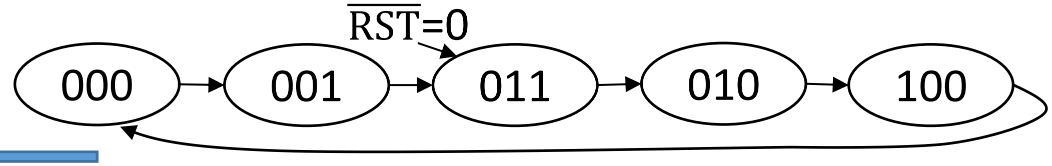
$$K_1 = \overline{Q_0^t}$$

Notă: Celulele care nu au valori în diagrama Karnaugh se completează cu X.

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p*

Ex: p=5, n=3



Tabelul de tranziții

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	0	1	0	0	X	X	0	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	0	0	0	X	1	0	X	0	X

J_0:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	1	X	X	0
1	0	X	X	X

$$J_0 = \overline{Q_2^t} \cdot \overline{Q_1^t}$$

K_0:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	X	0	1	X
1	X	X	X	X

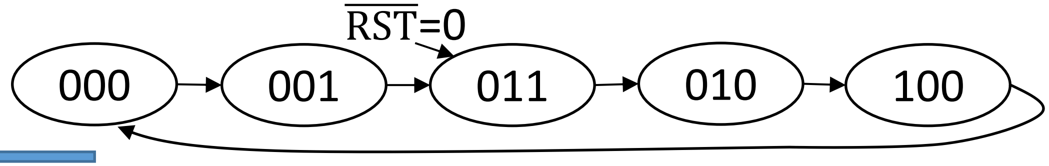
$$K_0 = Q_1^t$$

Notă: Celulele care nu au valori în diagrama Karnaugh se completează cu X.

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p*

Ex: p=5, n=3



$\mathrm{J}_2 = \mathrm{Q}_1^t \cdot \overline{\mathrm{Q}_0^t}$

$\mathrm{K}_2 = 1$

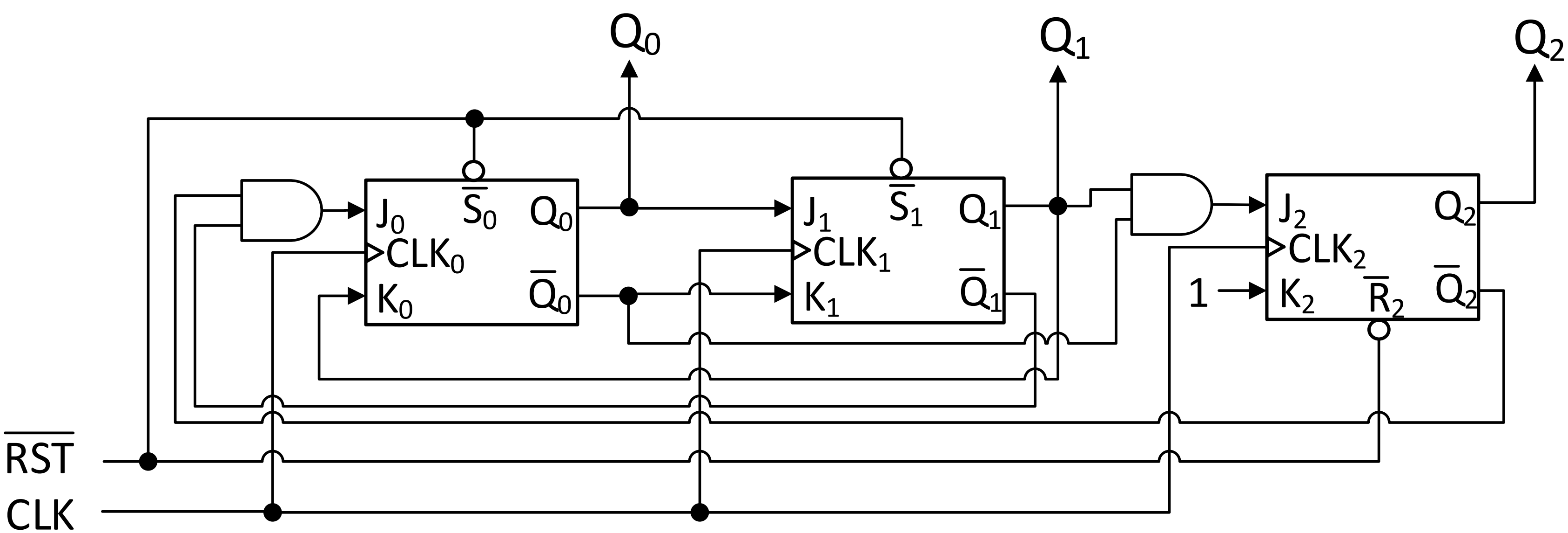
$\mathrm{J}_1 = \mathrm{Q}_0^t$

$\mathrm{K}_1 = \overline{\mathrm{Q}_0^t}$

$\mathrm{J}_0 = \overline{\mathrm{Q}_2^t} \cdot \overline{\mathrm{Q}_1^t}$

$\mathrm{K}_0 = \mathrm{Q}_1^t$

Schema circuitului cu reset asincron ($\overline{\mathrm{RST}} = 0$ => $\mathrm{Q}_2\mathrm{Q}_1\mathrm{Q}_0 = 011$)



Obs: Resetul asincron are prioritate => în reset numărătorul nu numără.

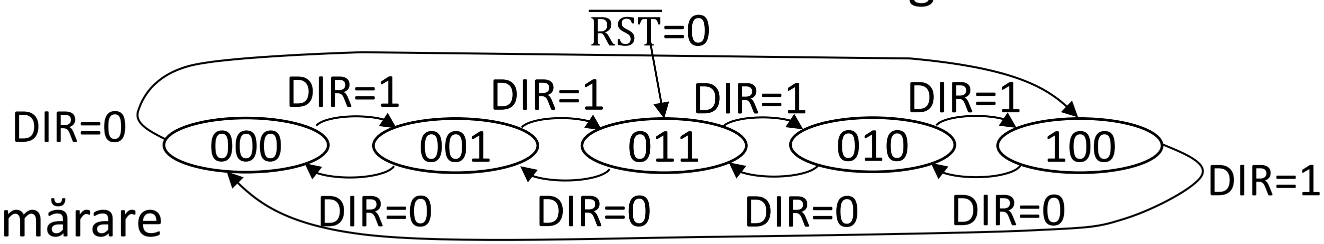
Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* **reversibile**

- Se adaugă un semnal de selecție care definește sensul de numărare => vor apărea în tabel tranziții dependente de semnalul de selecție.
- Se efectuează sinteza circuitului conform tabelului integral rezultat.

Ex: p=5, n=3

DIR = direcția de numărare



Tabel excitație JK

Q^t	Q^{t+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Tabelul de tranziții

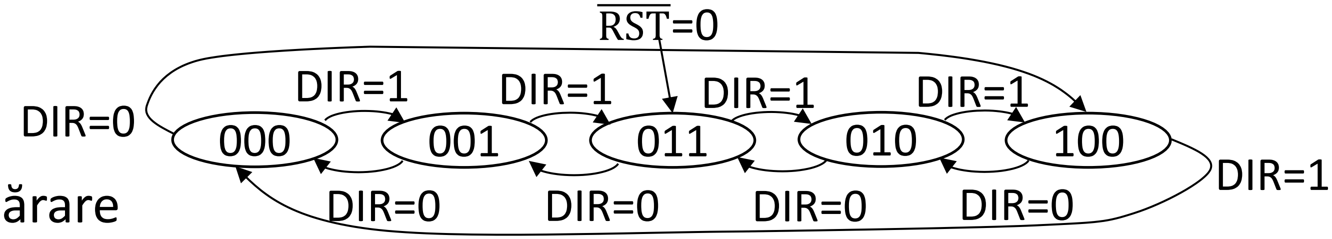
DIR	Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	1	X	0	X	0	X
1	0	0	0	0	0	1	0	X	0	X	1	X
0	0	0	1	0	0	0	0	X	0	X	X	1
1	0	0	1	0	1	1	0	X	1	X	X	0
0	0	1	1	0	0	1	0	X	X	1	X	0
1	0	1	1	0	1	0	0	X	X	0	X	1
0	0	1	0	0	1	1	0	X	X	0	1	X
1	0	1	0	1	0	0	1	X	X	1	0	X
0	1	0	0	0	1	0	X	1	1	X	0	X
1	1	0	0	0	0	0	X	1	0	X	0	X

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* reversibile

Ex: p=5, n=3

DIR = direcția de numărare



Tabelul de tranziții

DIR	Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	1	X	0	X	0	X
1	0	0	0	0	0	1	0	X	0	X	1	X
0	0	0	1	0	0	0	0	X	0	X	X	1
1	0	0	1	0	1	1	0	X	1	X	X	0
0	0	1	1	0	0	1	0	X	X	1	X	0
1	0	1	1	0	1	0	0	X	X	0	X	1
0	0	1	0	0	1	1	0	X	X	0	1	X
1	0	1	0	1	0	0	1	X	X	1	0	X
0	1	0	0	0	1	0	X	1	1	X	0	X
1	1	0	0	0	0	0	X	1	0	X	0	X

Notă: Celulele care nu au valori în diagrama Karnaugh se completează cu X.

J_2:

DIR Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
00	1	0	0	0
01	X	X	X	X
11	X	X	X	X
10	0	0	0	1

$$J_2 = (\overline{\mathrm{DIR}} \cdot \overline{Q_1^t} \cdot \overline{Q_0^t}) + (\mathrm{DIR} \cdot Q_1^t \cdot \overline{Q_0^t})$$

K_2:

DIR Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
00	X	X	X	X
01	1	X	X	X
11	1	X	X	X
10	X	X	X	X

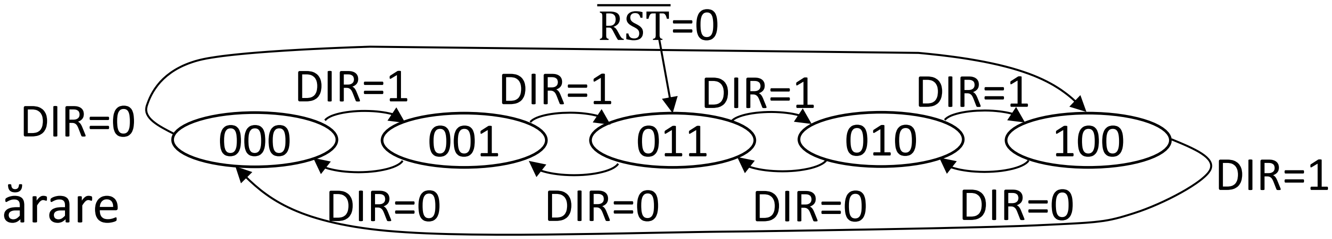
$$K_2 = 1$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* reversibile

Ex: p=5, n=3

DIR = direcția de numărare



Tabelul de tranziții

DIR	Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	1	X	0	X	0	X
1	0	0	0	0	0	1	0	X	0	X	1	X
0	0	0	1	0	0	0	0	X	0	X	X	1
1	0	0	1	0	1	1	0	X	1	X	X	0
0	0	1	1	0	0	1	0	X	X	1	X	0
1	0	1	1	0	1	0	0	X	X	0	X	1
0	0	1	0	0	1	1	0	X	X	0	1	X
1	0	1	0	1	0	0	1	X	X	1	0	X
0	1	0	0	0	1	0	X	1	1	X	0	X
1	1	0	0	0	0	0	X	1	0	X	0	X

J_1:

DIR Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
00	0	0	X	X
01	1	X	X	X
11	0	X	X	X
10	0	1	X	X

$$J_1 = (\overline{\text{DIR}} \cdot Q_2^t) + (\text{DIR} \cdot Q_0^t)$$

K_1:

DIR Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
00	X	X	1	0
01	X	X	X	X
11	X	X	X	X
10	X	X	0	1

$$K_1 = (\overline{\text{DIR}} \cdot Q_0^t) + (\text{DIR} \cdot \overline{Q_0^t})$$

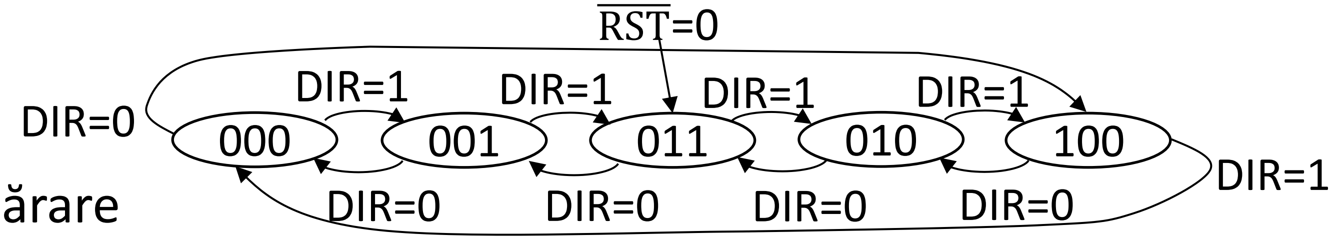
Notă: Celulele care nu au valori în diagrama Karnaugh se completează cu X.

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* reversibile

Ex: p=5, n=3

DIR = direcția de numărare



Tabelul de tranziții

DIR	Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	1	X	0	X	0	X
1	0	0	0	0	0	1	0	X	0	X	1	X
0	0	0	1	0	0	0	0	X	0	X	X	1
1	0	0	1	0	1	1	0	X	1	X	X	0
0	0	1	1	0	0	1	0	X	X	1	X	0
1	0	1	1	0	1	0	0	X	X	0	X	1
0	0	1	0	0	1	1	0	X	X	0	1	X
1	0	1	0	1	0	0	1	X	X	1	0	X
0	1	0	0	0	1	0	X	1	1	X	0	X
1	1	0	0	0	0	0	X	1	0	X	0	X

J_0:

DIR Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
00	0	X	X	1
01	0	X	X	X
11	0	X	X	X
10	1	X	X	0

$$J_0 = (\overline{\text{DIR}} \cdot Q_1^t) + (\text{DIR} \cdot \overline{Q_2^t} \cdot \overline{Q_1^t})$$

K_0:

DIR Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
00	X	1	0	X
01	X	X	X	X
11	X	X	X	X
10	X	0	1	X

$$K_0 = (\overline{\text{DIR}} \cdot \overline{Q_1^t}) + (\text{DIR} \cdot Q_1^t)$$

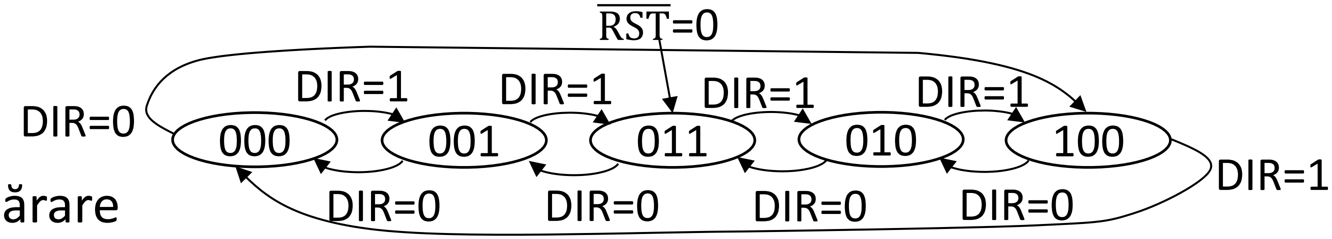
Notă: Celulele care nu au valori în diagrama Karnaugh se completează cu X.

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* reversibile

Ex: p=5, n=3

DIR = direcția de numărare

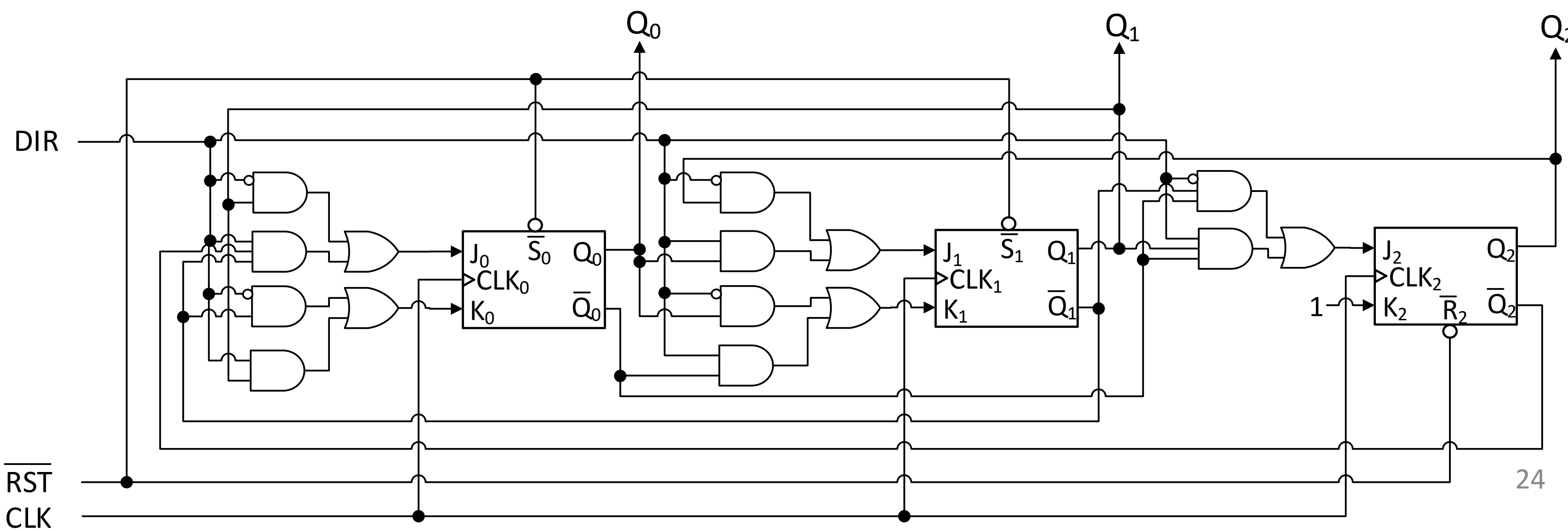


$$J_2 = (\overline{\mathrm{DIR}} \cdot \overline{Q_1^t} \cdot \overline{Q_0^t}) + (\mathrm{DIR} \cdot Q_1^t \cdot \overline{Q_0^t})$$
$$K_2 = 1$$

$$J_1 = (\overline{\mathrm{DIR}} \cdot Q_2^t) + (\mathrm{DIR} \cdot Q_0^t)$$
$$K_1 = (\overline{\mathrm{DIR}} \cdot Q_0^t) + (\mathrm{DIR} \cdot \overline{Q_0^t})$$

$$J_0 = (\overline{\mathrm{DIR}} \cdot Q_1^t) + (\mathrm{DIR} \cdot \overline{Q_2^t} \cdot \overline{Q_1^t})$$
$$K_0 = (\overline{\mathrm{DIR}} \cdot \overline{Q_1^t}) + (\mathrm{DIR} \cdot Q_1^t)$$

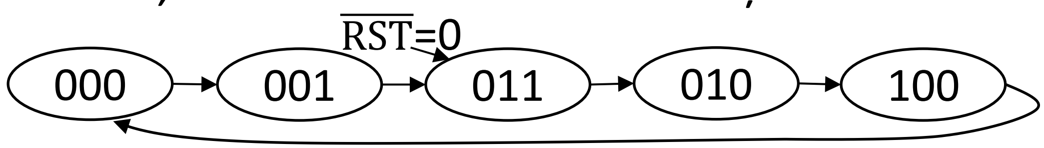
Schema circuitului cu reset asincron



Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Autocorețția

- Există posibilitatea ca în timpul funcționării numărătorul să ajungă într-o stare omisă (în afara buclei de numărare).
- Revenirea în ciclul de funcționare se poate face în două moduri:
  - sincron – prin introducerea de noi tranziții în tabelul de tranziții și efectuarea sintezei circuitului conform tabelului integral rezultat;
  - asincron – se introduce o logică prin care se detectează dacă starea curentă este una omisă, iar în caz afirmativ se forțează resetarea.



Ex: $p=5$, $n=3$

Autocorecție sincronă

Stări omise:

101, 110, 111

Tranziții suplimentare pt. revenirea sincronă:

101->011

110->011

111->011

Tabelul de tranziții

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	0	1	0	0	X	X	0	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	0	0	0	X	1	0	X	0	X
1	0	1	0	1	1	X	1	1	X	X	0
1	1	0	0	1	1	X	1	X	0	1	X
1	1	1	0	1	1	X	1	X	0	X	0

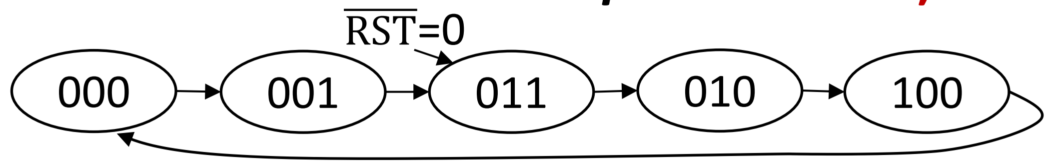
Tabel excitație JK

Q^t	Q^{t+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Autocoreția

Ex: *p*=5, *n*=3



Autocorecție sincronă

Tabelul de tranziții

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	0	1	0	0	X	X	0	X	1
0	1	0	1	0	0	1	X	X	1	0	X
1	0	0	0	0	0	X	1	0	X	0	X
1	0	1	0	1	1	X	1	1	X	X	0
1	1	0	0	1	1	X	1	X	0	1	X
1	1	1	0	1	1	X	1	X	0	X	0

J_2:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	0	0	0	1
1	X	X	X	X

$$J_2 = Q_1^t \cdot \overline{Q_0^t}$$

K_2:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	X	X	X	X
1	1	1	1	1

$$K_2 = 1$$

J_1:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	0	1	X	X
1	0	1	X	X

$$J_1 = Q_0^t$$

K_1:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	X	X	0	1
1	X	X	0	0

$$K_1 = \overline{Q_2^t} \cdot \overline{Q_0^t}$$

J_0:

Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	1	X	X	0
1	0	X	X	1

$$J_0 = \overline{Q_2^t} \cdot \overline{Q_1^t}$$

K_0:

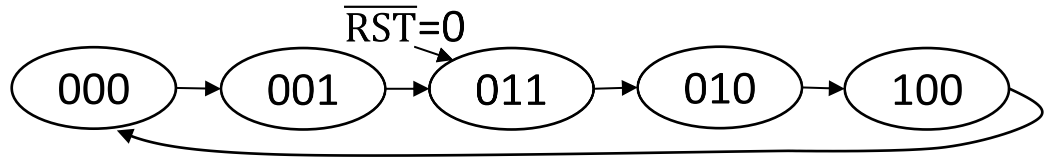
Q_2^t \ $Q_1^t Q_0^t$	00	01	11	10
0	X	0	1	X
1	X	0	0	X

$$K_0 = \overline{Q_2^t} \cdot Q_1^t$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Autocoreția

Ex: p=5, n=3

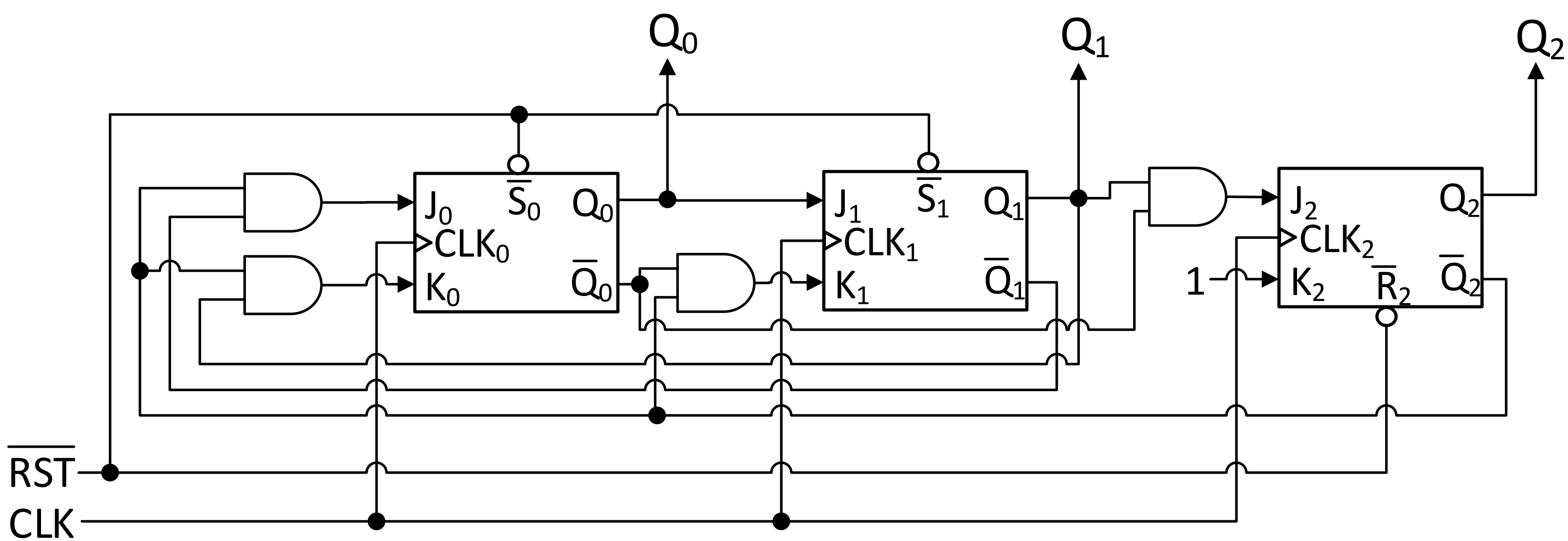


Autocorecție sincronă

$$J_2 = Q_1^t \cdot \overline{Q_0^t} \qquad J_1 = Q_0^t \qquad J_0 = \overline{Q_2^t} \cdot \overline{Q_1^t}$$

$$K_2 = 1 \qquad K_1 = \overline{Q_2^t} \cdot \overline{Q_0^t} \qquad K_0 = \overline{Q_2^t} \cdot Q_1^t$$

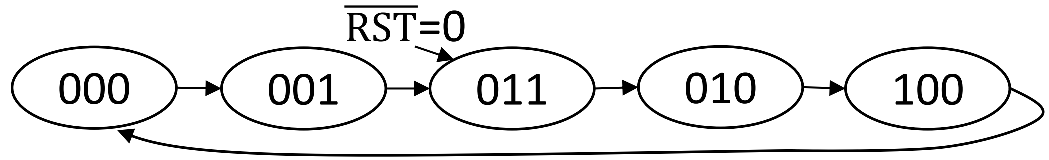
Schema circuitului cu autocorecție sincronă și reset asincron



Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Autocoreția

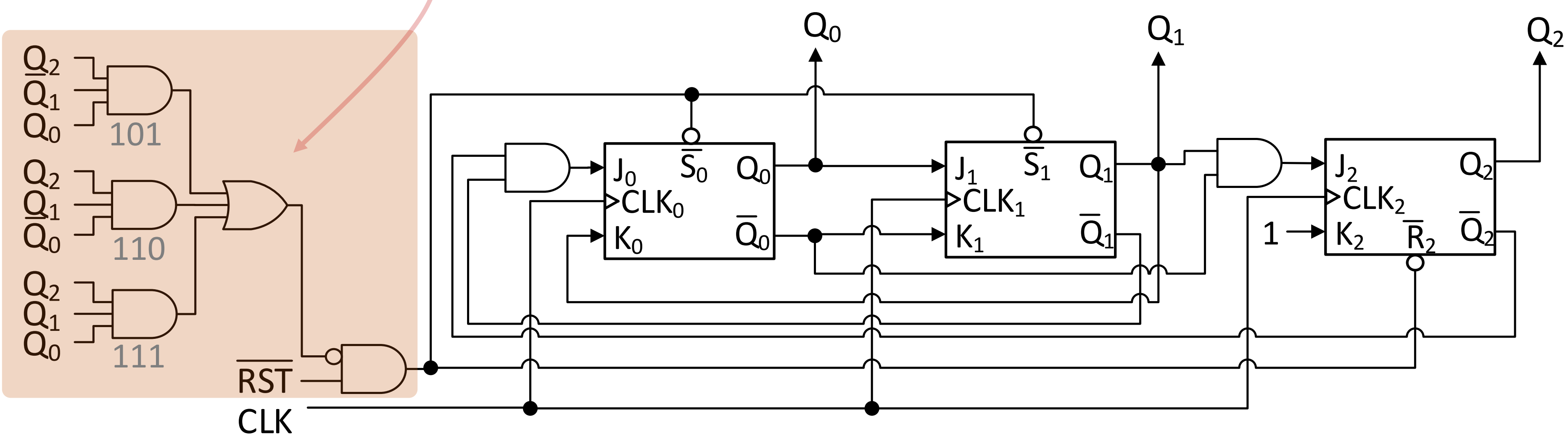
Ex: p=5, n=3



Autocorecție asincronă

Stări omise: 101, 110, 111

- Se adaugă logică combinațională prin care se detectează dacă starea curentă este una omisă, iar în caz afirmativ se forțează resetarea.



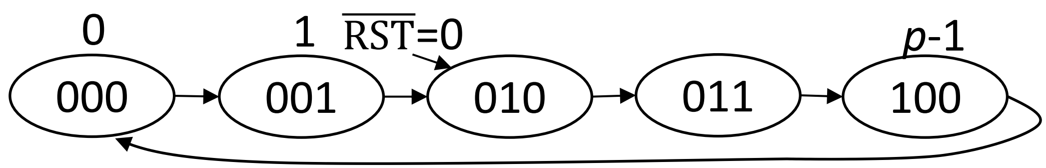
Aplicații ale circuitelor basculante bistabile

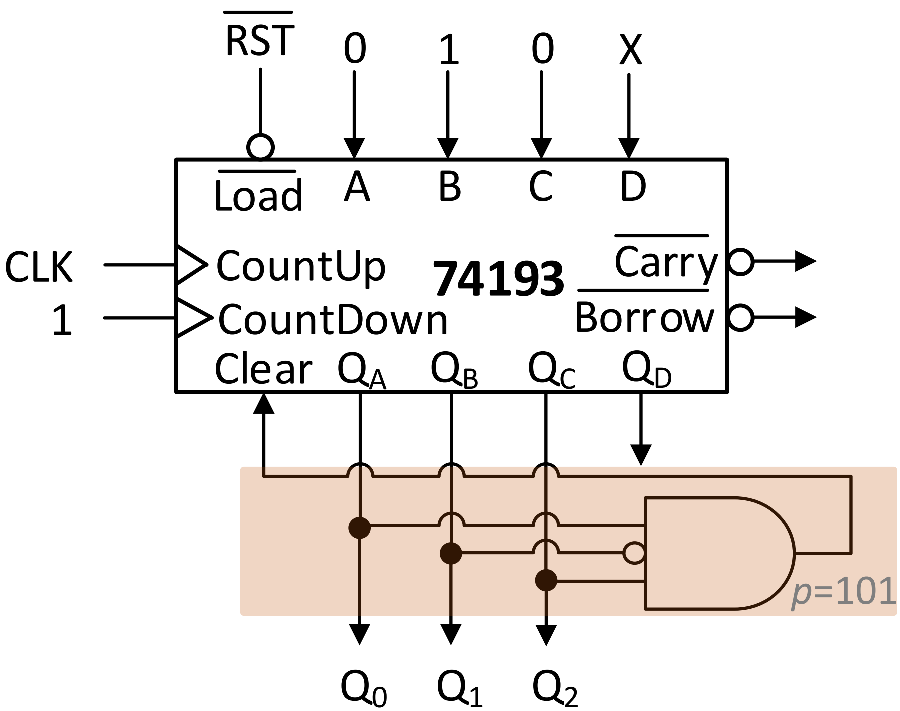
Sinteza numărătoarelor binare sincrone modulo *p* cu numărare consecutivă

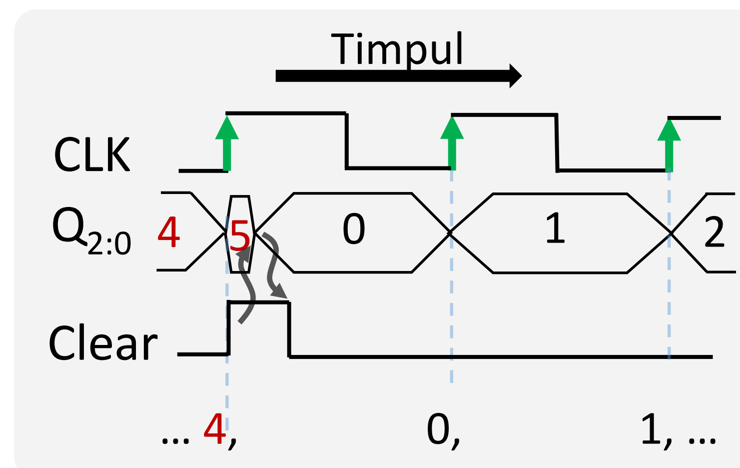
- fără autocorecție -

- Pentru sinteza unui numărător modulo *p* cu numărare consecutivă se poate folosi un numărător binar sincron și logică combinațională suplimentară care forțează reset asincron în momentul atingerii valorii *p*.

Ex: p=5, n=3







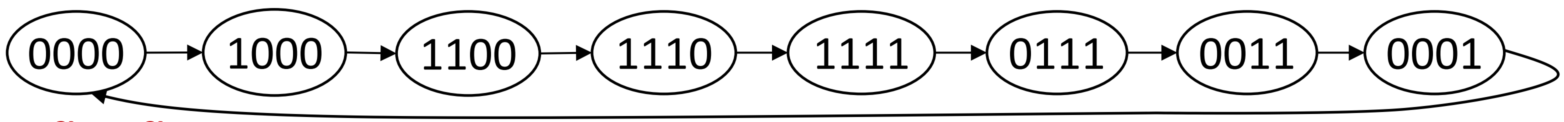
Notă: Se pierde valoarea 5 pentru un posibil circuit sincron pe frontul ascendent care citește $Q_{2:0}$!

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

- Numărătoarele Moebius sunt numărătoare în inel cu inversare (twisted ring counter).
- Au un comportament care respectă regula următoare: la fiecare tact biții se deplasează la dreapta, iar cel mai din dreapta se deplasează negat în poziția din stânga.

Ex: *n*=4



Sinteza cu JK flip-flop

Tabel excitație JK

Q^t	Q^{t+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

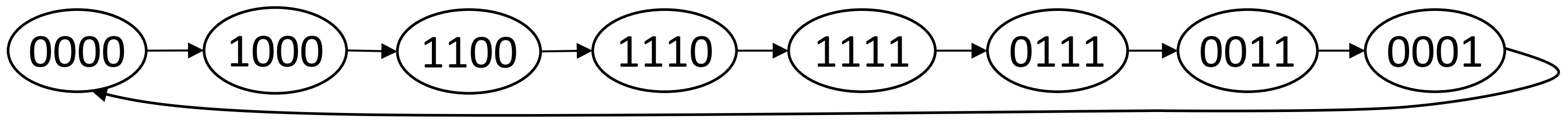
Tabelul de tranziții

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	0	1	X	0	X	0	X	0	X
1	0	0	0	1	1	0	0	X	0	1	X	0	X	0	X
1	1	0	0	1	1	1	0	X	0	X	0	1	X	0	X
1	1	1	0	1	1	1	1	X	0	X	0	X	0	1	X
1	1	1	1	0	1	1	1	X	1	X	0	X	0	X	0
0	1	1	1	0	0	1	1	0	X	X	1	X	0	X	0
0	0	1	1	0	0	0	1	0	X	0	X	X	1	X	0
0	0	0	1	0	0	0	0	0	X	0	X	0	X	X	1

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: n=4



Sinteza cu JK flip-flop

Tabelul de tranziții

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	0	1	X	0	X	0	X	0	X
1	0	0	0	1	1	0	0	X	0	1	X	0	X	0	X
1	1	0	0	1	1	1	0	X	0	X	0	1	X	0	X
1	1	1	0	1	1	1	1	X	0	X	0	X	0	1	X
1	1	1	1	0	1	1	1	X	1	X	0	X	0	X	0
0	1	1	1	0	0	1	1	0	X	X	1	X	0	X	0
0	0	1	1	0	0	0	1	0	X	0	X	X	1	X	0
0	0	0	1	0	0	0	0	0	X	0	X	0	X	X	1

J_3

$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	1	0	0	X
01	X	X	0	X
11	X	X	X	X
10	X	X	X	X

$$J_3 = \overline{Q_0^t}$$

K_3

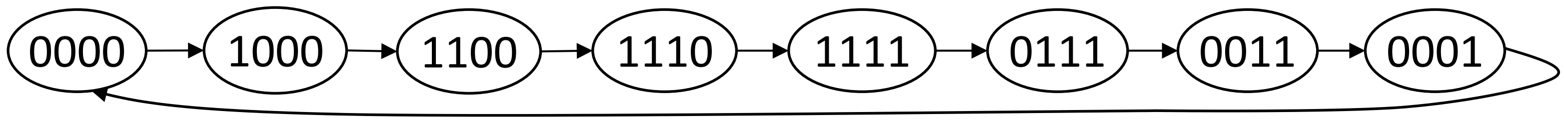
$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	X	X	X	X
01	X	X	X	X
11	0	X	1	0
10	0	X	X	X

$$K_3 = Q_0^t$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: *n*=4



Sinteza cu JK flip-flop

Tabelul de tranziții

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	0	1	X	0	X	0	X	0	X
1	0	0	0	1	1	0	0	X	0	1	X	0	X	0	X
1	1	0	0	1	1	1	0	X	0	X	0	1	X	0	X
1	1	1	0	1	1	1	1	X	0	X	0	X	0	1	X
1	1	1	1	0	1	1	1	X	1	X	0	X	0	X	0
0	1	1	1	0	0	1	1	0	X	X	1	X	0	X	0
0	0	1	1	0	0	0	1	0	X	0	X	X	1	X	0
0	0	0	1	0	0	0	0	0	X	0	X	0	X	X	1

J_2

$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	0	0	0	X
01	X	X	X	X
11	X	X	X	X
10	1	X	X	X

$$J_2 = Q_3^t$$

K_2

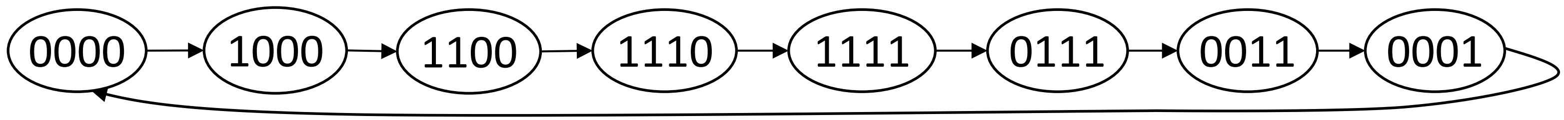
$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	X	X	1	X
01	X	X	X	X
11	0	X	0	0
10	X	X	X	X

$$K_2 = \overline{Q_3^t}$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: n=4



Sinteza cu JK flip-flop

Tabelul de tranziții

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	0	1	X	0	X	0	X	0	X
1	0	0	0	1	1	0	0	X	0	1	X	0	X	0	X
1	1	0	0	1	1	1	0	X	0	X	0	1	X	0	X
1	1	1	0	1	1	1	1	X	0	X	0	X	0	1	X
1	1	1	1	0	1	1	1	X	1	X	0	X	0	X	0
0	1	1	1	0	0	1	1	0	X	X	1	X	0	X	0
0	0	1	1	0	0	0	1	0	X	0	X	X	1	X	0
0	0	0	1	0	0	0	0	0	X	0	X	0	X	X	1

J_1

$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	0	0	X	X
01	X	X	X	X
11	1	X	X	X
10	0	X	X	X

$$J_1 = Q_2^t$$

K_1

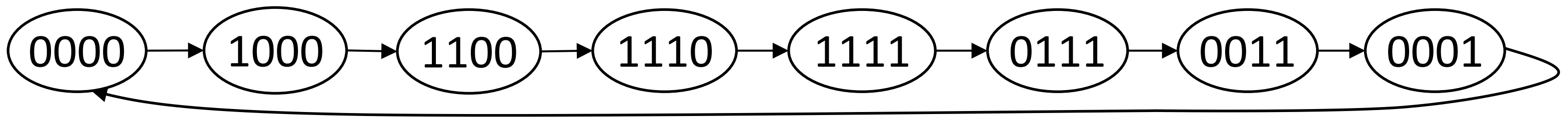
$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	X	X	1	X
01	X	X	0	X
11	X	X	0	0
10	X	X	X	X

$$K_1 = \overline{Q_2^t}$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: n=4



Sinteza cu JK flip-flop

Tabelul de tranziții

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	0	1	X	0	X	0	X	0	X
1	0	0	0	1	1	0	0	X	0	1	X	0	X	0	X
1	1	0	0	1	1	1	0	X	0	X	0	1	X	0	X
1	1	1	0	1	1	1	1	X	0	X	0	X	0	1	X
1	1	1	1	0	1	1	1	X	1	X	0	X	0	X	0
0	1	1	1	0	0	1	1	0	X	X	1	X	0	X	0
0	0	1	1	0	0	0	1	0	X	0	X	X	1	X	0
0	0	0	1	0	0	0	0	0	X	0	X	0	X	X	1

J_0

$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	0	X	X	X
01	X	X	X	X
11	0	X	X	1
10	0	X	X	X

$$J_0 = Q_1^t$$

K_0

$Q_3^t Q_2^t$ \ $Q_1^t Q_0^t$	00	01	11	10
00	X	1	0	X
01	X	X	0	X
11	X	X	0	X
10	X	X	X	X

$$K_0 = \overline{Q_1^t}$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

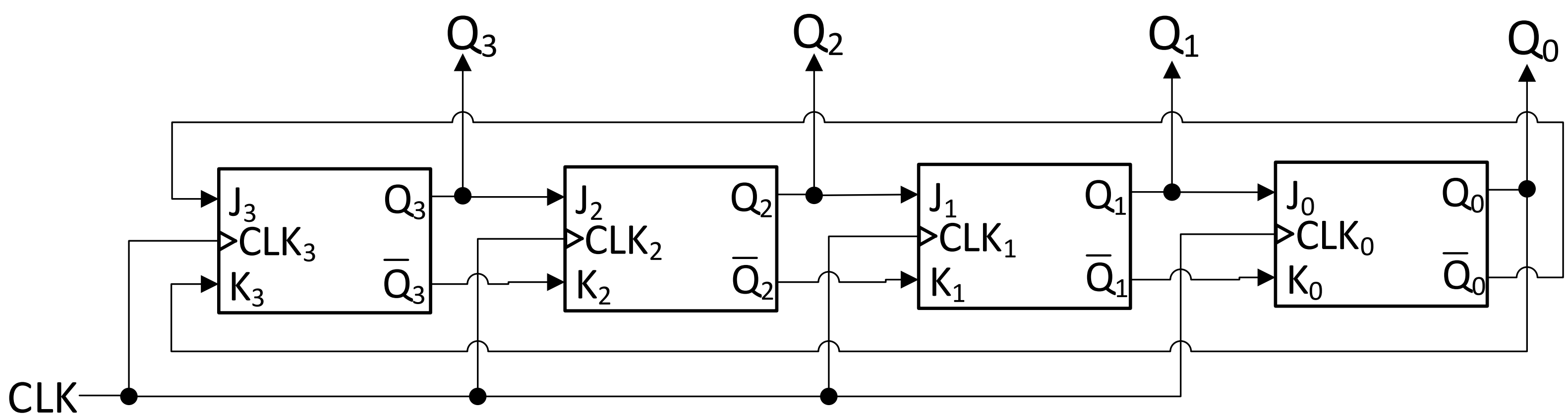
Ex: n=4 0000 → 1000 → 1100 → 1110 → 1111 → 0111 → 0011 → 0001 → 0000

Sinteza cu JK flip-flop

$$J_3 = \overline{Q_0^t} \qquad J_2 = Q_3^t \qquad J_1 = Q_2^t \qquad J_0 = Q_1^t$$

$$K_3 = Q_0^t \qquad K_2 = \overline{Q_3^t} \qquad K_1 = \overline{Q_2^t} \qquad K_0 = \overline{Q_1^t}$$

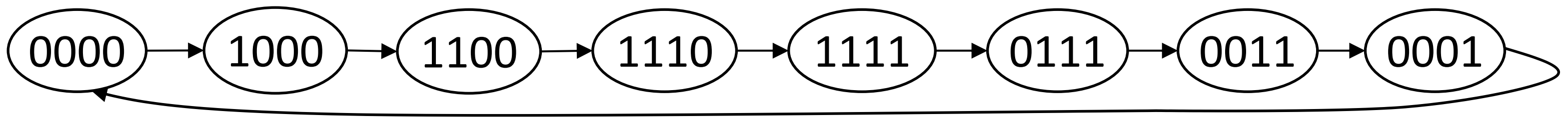
Schema circuitului numărătorului Moebius pe 4 biți fără reset



Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: n=4



Sinteza cu D flip-flop

Tabel excitație D

Q^t	Q^{t+1}	D
0	0	0
0	1	1
1	0	0
1	1	1

Tabelul de tranziții

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	D_3	D_2	D_1	D_0
0	0	0	0	1	0	0	0	1	0	0	0
1	0	0	0	1	1	0	0	1	1	0	0
1	1	0	0	1	1	1	0	1	1	1	0
1	1	1	0	1	1	1	1	1	1	1	1
1	1	1	1	0	1	1	1	0	1	1	1
0	1	1	1	0	0	1	1	0	0	1	1
0	0	1	1	0	0	0	1	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: n=4   0000 → 1000 → 1100 → 1110 → 1111 → 0111 → 0011 → 0001 → 0000

Sinteza cu D flip-flop

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	D_3	D_2	D_1	D_0
0	0	0	0	1	0	0	0	1	0	0	0
1	0	0	0	1	1	0	0	1	1	0	0
1	1	0	0	1	1	1	0	1	1	1	0
1	1	1	0	1	1	1	1	1	1	1	1
1	1	1	1	0	1	1	1	0	1	1	1
0	1	1	1	0	0	1	1	0	0	1	1
0	0	1	1	0	0	0	1	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0

$Q_3^t\,Q_2^t$ \ $Q_1^t\,Q_0^t$	00	01	11	10
00	1	0	0	X
01	X	X	0	X
11	1	X	0	1
10	1	X	X	X

$$D_3 = \overline{Q_0^t}$$

$Q_3^t\,Q_2^t$ \ $Q_1^t\,Q_0^t$	00	01	11	10
00	0	0	0	X
01	1	X	0	X
11	1	X	1	1
10	X	X	X	X

$$D_2 = Q_3^t$$

$Q_3^t\,Q_2^t$ \ $Q_1^t\,Q_0^t$	00	01	11	10
00	0	0	0	X
01	X	X	1	X
11	1	X	1	1
10	0	X	X	X

$$D_1 = Q_2^t$$

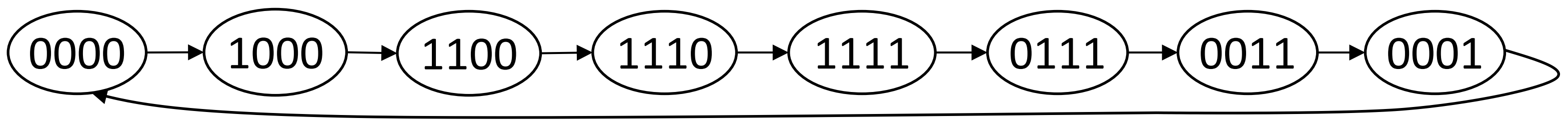
$Q_3^t\,Q_2^t$ \ $Q_1^t\,Q_0^t$	00	01	11	10
00	0	0	1	X
01	X	X	1	X
11	0	X	1	1
10	0	X	X	X

$$D_0 = Q_1^t$$

Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

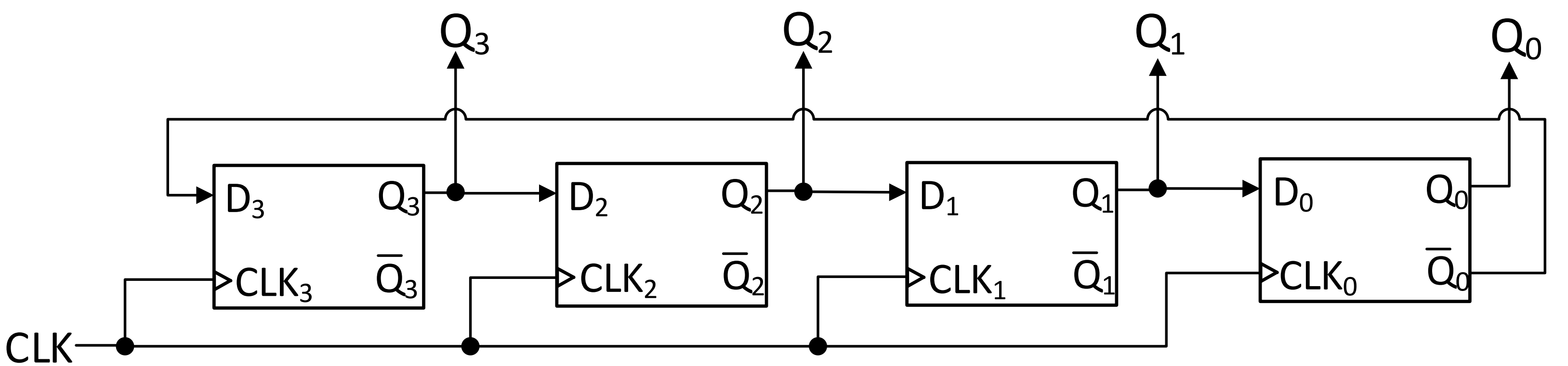
Ex: n=4



Sinteza cu D flip-flop

$$D_3 = \overline{Q_0^t} \qquad D_2 = Q_3^t \qquad D_1 = Q_2^t \qquad D_0 = Q_1^t$$

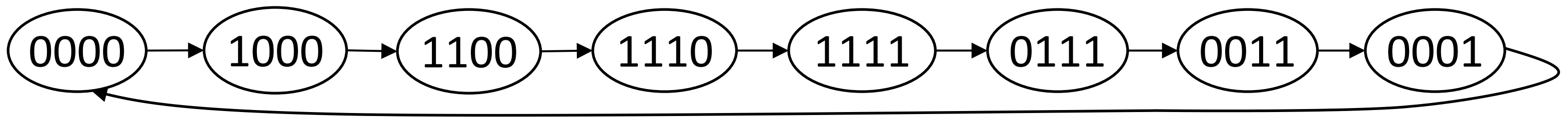
Schema circuitului numărătorului Moebius pe 4 biți fără reset



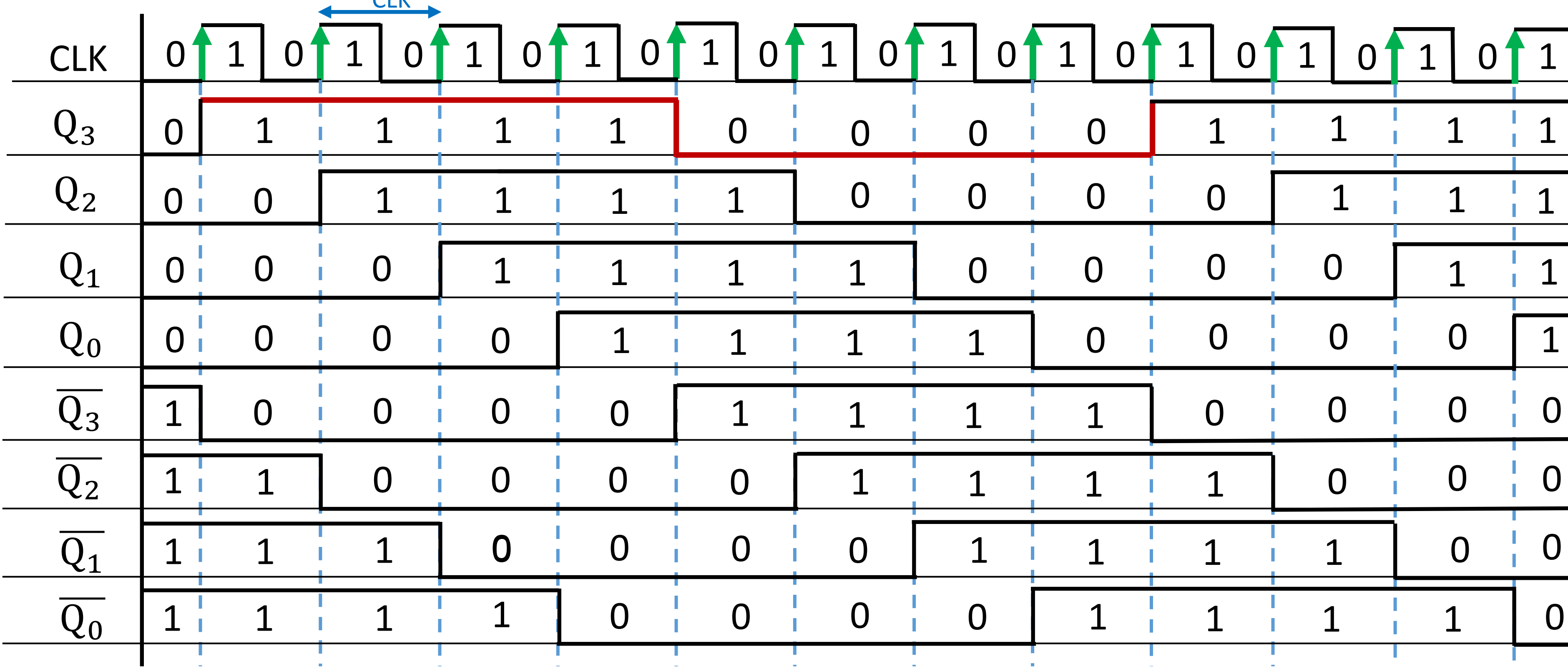
Aplicații ale circuitelor basculante bistabile

Sinteza numărătoarelor binare sincrone modulo *p* – Numărătoare Moebius

Ex: n=4



Funcționare



Obs$_1$: Factorul de divizare pentru toate ieșirile Q_i și $\overline{Q_i}$ este 2n = 8.

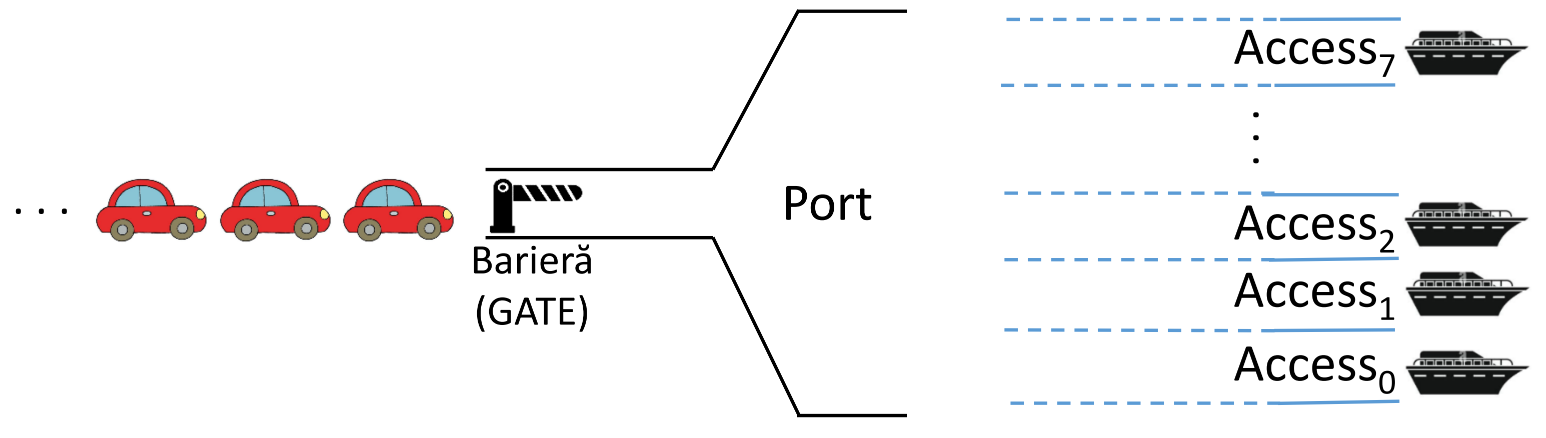
Obs$_2$: Ieșirile Q_i și $\overline{Q_i}$ generează 2n = 8 semnale de tact defazate în mod egal cu o perioadă T_{CLK}.

Aplicații ale circuitelor basculante bistabile

Opțional

Sinteza numărătoarelor binare sincrone modulo *p*

Problemă: Un producător de automobile folosește 8 vase fluviale de capacitate redusă pentru transport până la un feribot maritim. Autoturismele sunt introduse pe rând pe la bariera de acces în port și încărcate câte 10 pe un transportor. Bariera generează 1 când este ridicată (intră o mașină în port) și 0 în rest. Sistemul de acces pe un transportor se deschide cu comanda 1 și se închide cu comanda 0. Implementați un circuit care controlează distribuirea pe vase. Intrarea acestuia va fi semnalul generat de barieră, iar ieșirile vor controla sistemele de acces pe transportoare. (Sugestie: se poate folosi un numărător pentru contorizarea mașinii curente și un alt numărător care indică transportorul în curs de încărcare).



Opțional

Rezolvare: Se vor folosi numărătoare cu comenzi Load (LD) și Clear (CLR) asincrone. Numărătorul care contorizează câte mașini intră în port va avea ca semnal de ceas starea barierei. În momentul în care va indica valoarea zecimală 11 înseamnă că un transportor s-a umplut și trebuie deschis accesul la următorul transportor pentru mașina cea mai recent intrată în port. Pentru aceasta detecția valorii 11 va fi conectată la intrarea de ceas a numărătorului care contorizează transportorul curent, determinând incrementarea acestuia. De asemenea această detecție va determina și reluarea asincronă a numărării mașinilor începând cu 1 deoarece a 11-a mașină este prima din următorul grup de 10 mașini. Se va indica finalizarea procesului când se încarcă a 10-a mașină din ultimul transportor.