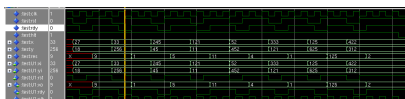
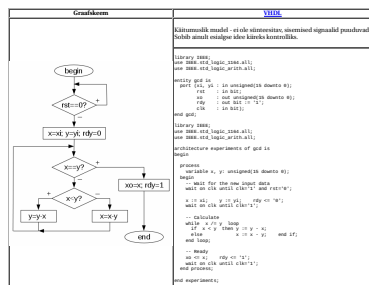


### Algorithm

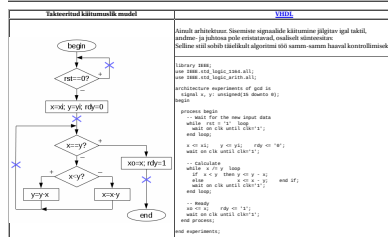
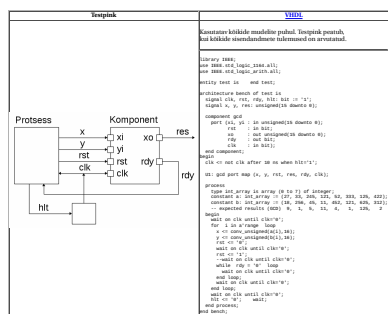
```
while ( x == y ) {
    if ( x < y ) y = y - x;
    else x = x - y;
}
```

**Lides**

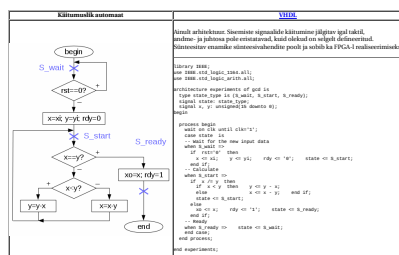
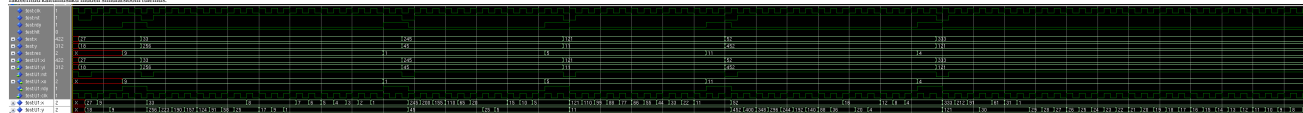
Sisend: (x, y) ja väljundsignaalid (sm) ning juhtisignaalid (rst - alusta, rdy - valmis). Sisend-väljundprotokollid alustaks on see, et rst==0' puul loetakse sisendis sisemissüsteeri registrisse ja rdy==0' indikeerib, et algoritm alustas tööd. Testpinki võib rist tagasi 1'-ks ja ootab, kuni rdy saab 1'-ks - algoritm lõpetas töö ja väljundis on tulemus. Loomulikult võib muuta juhtisignaale polaarust, kuid siis peab ka testpinki vastavalt muutma.



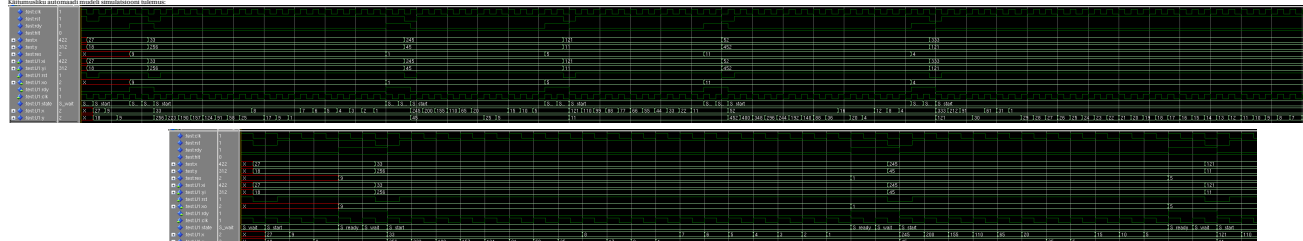
Kiitatuseliku simulatsiooni tulemus (testpunkti on allpool)



Tähtsusetud käitumistükkide muudeti simulatsioonide tulemuste



Käitumusliku automaadi mudeli simulatsiooni tulemus:



Sama simulatesinosti algus - olekute muutumine en rühma

**Salvidi** algoritmi kirjelduse ja realiseerimise varianteidest (2 slaidi lehek).

### Übungs-VHDL-faillid

järgmisel viis mudelit vastavalt täielikult re

**RTL #1** - üks ALU, 3 takti iteratsioonid kühla.

RTL #2 - üks ALU, 2 takti iteratsioonid koguks.

**KTL #3** - võrdleja kontrollitih lahustajast, 1 tükki

RTL #4 ja RTL #5 - spekulatsioon arvutamise,

Erinevate variatsioonide sünteeside tulemused.

Komponentide võrdlemiseks kasutatakse VHEHL-faasid - [lahutusaj](#) ja [kaks võrdleajat](#), [universaalne A211](#) ning [pesumasin](#) kontrolliks.

