



UADY
UNIVERSIDAD
AUTÓNOMA
DE YUCATÁN

FACULTAD DE MATEMÁTICAS

LICENCIATURA EN INGENIERÍA DE SOFTWARE

ASIGNATURA:

ARQUITECTURA Y ORGANIZACIÓN DE COMPUTADORAS

PROFESOR:

DR. FERNANDO COBÁ ARIAS

ANTEPROYECTO FINAL

INTEGRANTES:

JOSÉ LUIS LARA RUBIO

ALEXANDRA SAAVEDRA SÁNCHEZ

ARTURO CADENA MÉNDEZ

RICARDO ALEJANDRO PALMA RIVAS

FECHA:

17 / 11 / 2023

Identificación del problema

Para el proyecto, se desea elaborar un sumador simple con dos bits de entrada, cuyo resultado deberá mostrarse en un display de 7 segmentos. El proyecto se realizará físicamente en protoboards o una placa perforada de ser necesario.

Para empezar, se requiere de una frecuencia de reloj de onda cuadrada, que sea lo suficiente rápida para poder hacer los procedimientos, y estable, para que pueda transmitirse por todos los chips que se usarán. Además, se requerirá de un microprocesador al igual que un EPROM, con este último requiriendo un programa para poder hacer las instrucciones adecuadas en nuestro proyecto, ya sea para cargar registros, enviar datos a otros dispositivos, entre otros.

Para las entradas y salidas, se va a requerir de botones, para que podamos poner los números que queremos enviar a sumar y un buffer, para poder identificar las direcciones de los botones y el display donde se mostrará el resultado de la operación.

Como solo se van a requerir de dos bits de entrada y es simple hacer la operación con al menos dos compuertas, no requerimos de grandes cantidades de memoria ni de líneas de bus.

Igualmente, como se va a hacer uso de protoboards, hay que encontrar la manera de aprovechar el espacio en estas pues conectar varios protoboards unos a los otros pueden ocasionar fallas en el circuito, haciendo que la frecuencia de reloj tenga ruido y haga que los otros componentes dejen de funcionar.

Investigación y análisis

Zilog Z80 (Z84C0006PEC)

El Z80 es un microprocesador de 8 bits presentado por Zilog como el primer producto de la empresa emergente. El Z80 fue concebido por Federico Faggin a fines de 1974 y desarrollado por él y sus 11 empleados a partir de principios de 1975. El Zilog Z80 es una extensión compatible con el software y una mejora del Intel 8080 y, al igual que este, estaba destinado principalmente a sistemas integrados. Aunque se usó en esa función, el Z80 también se convirtió en una de las CPU más utilizadas en computadoras de escritorio y computadoras domésticas.

Características:

- El Z80 tiene un bus de datos de 8 bits, pero maneja instrucciones y direcciones de 16 bits (por lo que podría direccionar hasta 64 KB). No es necesaria la alineación.
- Es compatible con el software del 8080.
- Tiene 22 registros (18 de 8 bits, y 4 de 16 bits). 12 de ellos pueden usar en pares (de forma que tendríamos 6 registros de 16 bits).
- Tiene 6 modos de direccionamiento distinto.

Registros:

A: es el registro acumulador, B, C, D, E, H y L, registros generales de 8 bits. Pueden formar parejas (BC, DE, HL) de 16 bits.

'A', B', C', D', E', H' y L': (banco alternativo), réplica del banco de registros original.

I: almacena parte alta de la dirección de comienzo de la tabla del vector de interrupciones.

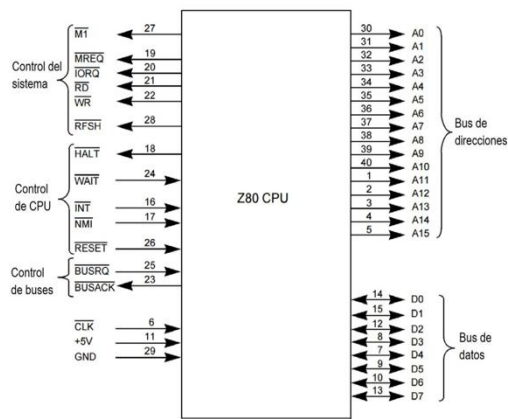
R: almacena el bloque de memoria a refrescar.

F: almacena bits de condición.

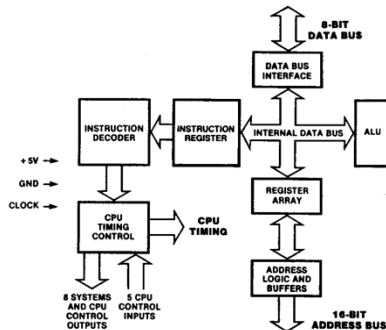
IX, IX: registros índices.

SP: apuntador de pila.

PC: Contador de programa.



Esquema de pines



EPROM

(Erasable Programmable Read Only Memory) Chip de memoria ROM programable y no volátil, que guarda los datos en el caso de que la fuente de energía se apague, y puede ser borrada y volver a ser usada por exposición a una fuente de luz ultravioleta.

Se fabrica con una combinación de celdas de un material que se llama Transistores de Puerta Flotante. Este está formado por un material semiconductor que se puede programar a través de un dispositivo que imprime voltajes superiores a los que se usan en el circuito eléctrico de la computadora, consiguiendo de esta manera, que las celdas se modifiquen.

Suele trabajar ligada de cierta manera con el concepto del BIOS de nuestra computadora, pero sus funciones en este ámbito son muy limitadas y solo ayuda en la gestión, el control y el diagnóstico de todo el Hardware del equipo.

Características:

- Las principales características de las memorias Eprom son las funciones de memoria ROM que vienen incorporadas, ya que es una variante de las mismas.

- Este tipo de memoria es de sólo lectura y reprogramable electrónicamente, es decir, los datos se mantienen hasta que la memoria vuelva a grabarse.
- A diferencia de las ROM tradicionales, las Eprom pueden llegar a borrarse incluso después de ser programadas. Para esto es necesario exponerlos a una poderosa luz ultravioleta.
- Todas las memorias Eprom pueden llegar a leer un nro ilimitadas de veces, por lo cual su información podrá ser utilizada en cualquier momento. Obviamente la memoria no está excepta de algún daño físico que evite su lectura.
- En contradicción de sus posibles lecturas casi infinitas, las memorias Eprom solo pueden mantener sus datos alrededor de unos 10 o 20 años, por lo cual la información se termina perdiendo tarde o temprano.
- Este tipo de memoria es reutilizable; de tal forma que podemos borrar su contenido y volver a grabar o programar uno nuevo.

DM9368

El DM9368 es un controlador decodificador de 7 segmentos diseñado para controlar pantallas LED de cátodo común de 7 segmentos sin necesidad de resistencias limitadoras de corriente. Este dispositivo acepta un código binario de 4 bits y produce una salida a los segmentos apropiados de la pantalla de 7 segmentos. Tiene un formato de decodificación hexadecimal que produce códigos numéricos "0" a "9" y códigos alfabéticos "A" a "F" utilizando fuentes en mayúsculas y minúsculas.

Los latches de las cuatro entradas de datos están controlados por un activo LOW latch enable !LE. Cuando !LE es BAJO, el estado de las salidas está determinado por los datos de entrada. Cuando el !LE pasa a ALTO, los últimos datos presentes en las entradas se almacenan en los latches y las salidas permanecen estables.

Además, este componente permite separar las instrucciones de los datos que se necesitan mostrar en el display de 7 segmentos.

SN54HC138N

Los dispositivos 'HC138 están diseñados para usarse en aplicaciones de enrutamiento de datos o decodificación de memoria de alto rendimiento que requieren tiempos de retardo de propagación. En sistemas de memoria de alto rendimiento, estos decodificadores se pueden utilizar para minimizar los efectos de la decodificación del sistema. Cuando se emplean memorias de alta velocidad utilizando un circuito de habilitación rápida, los tiempos de retardo de estos decodificadores y el tiempo de habilitación de la memoria son generalmente menor que el tiempo de acceso típico de la memoria. Esto significa que el retraso del sistema introducido por los decodificadores es insignificante.

Las condiciones en las entradas de selección binaria en las tres entradas de habilitación seleccionan una de las ocho líneas de salida. Dos entradas de habilitación activa baja y una activa alta reducen la necesidad de puertas o inversores externos al expandirse. Se puede implementar un decodificador de 24 líneas sin inversores externos, y un decodificador de 32 líneas requiere solo un inversor. Una entrada de habilitación se puede utilizar como entrada de datos para aplicaciones de demultiplexación.

SN74LS244N

Los buffers octales y los controladores de línea SNx4LS24x, SNx4S24x están diseñados específicamente para mejorar tanto el rendimiento como la densidad de los controladores de direcciones de memoria de tres estados, controladores de reloj y receptores y transmisores orientados al bus. El diseñador puede elegir entre combinaciones seleccionadas de salidas inversoras y no inversoras, entradas simétricas de control de salida activas a la baja (!G) y entradas complementarias de control de salida (G y !G). Los dispositivos SN74LS24x y SN74S24x se pueden utilizar para controlar líneas terminadas de hasta 133 Ω .

Diseño y planificación

Para planificar la implementación de la arquitectura basada en el microprocesador Z80 se separó el proyecto en 5 secciones distintas:

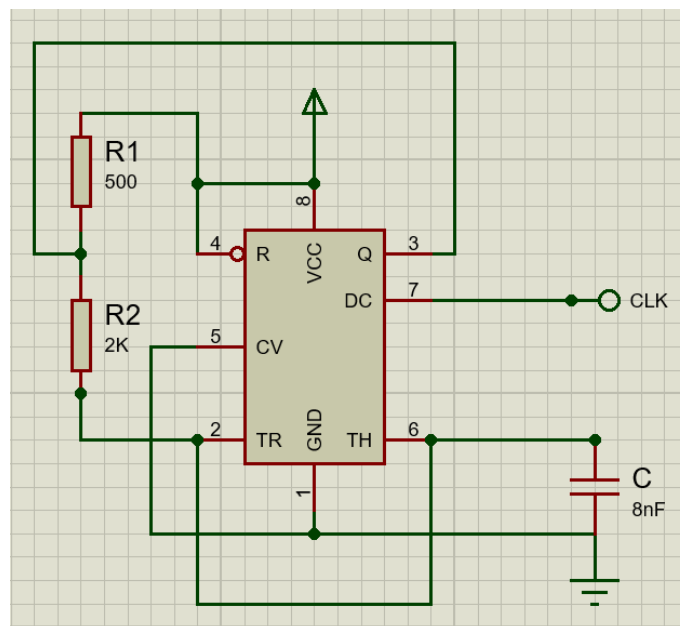
- Circuitos de Reloj.
- Circuitos de Entrada.
- Circuitos de Salida.
- Circuitos de Memoria.
- Circuitos restantes del procesador.

Circuitos de Reloj

Materiales:

- ❖ LMC555.
- ❖ Capacitor 8nF.
- ❖ Resistencias de 500 ohm y 2k ohm.

La función del circuito del reloj es proveer una señal cuadrada al pin CLK en el procesador, la señal será de una frecuencia aproximada de 40 khz y +5v.



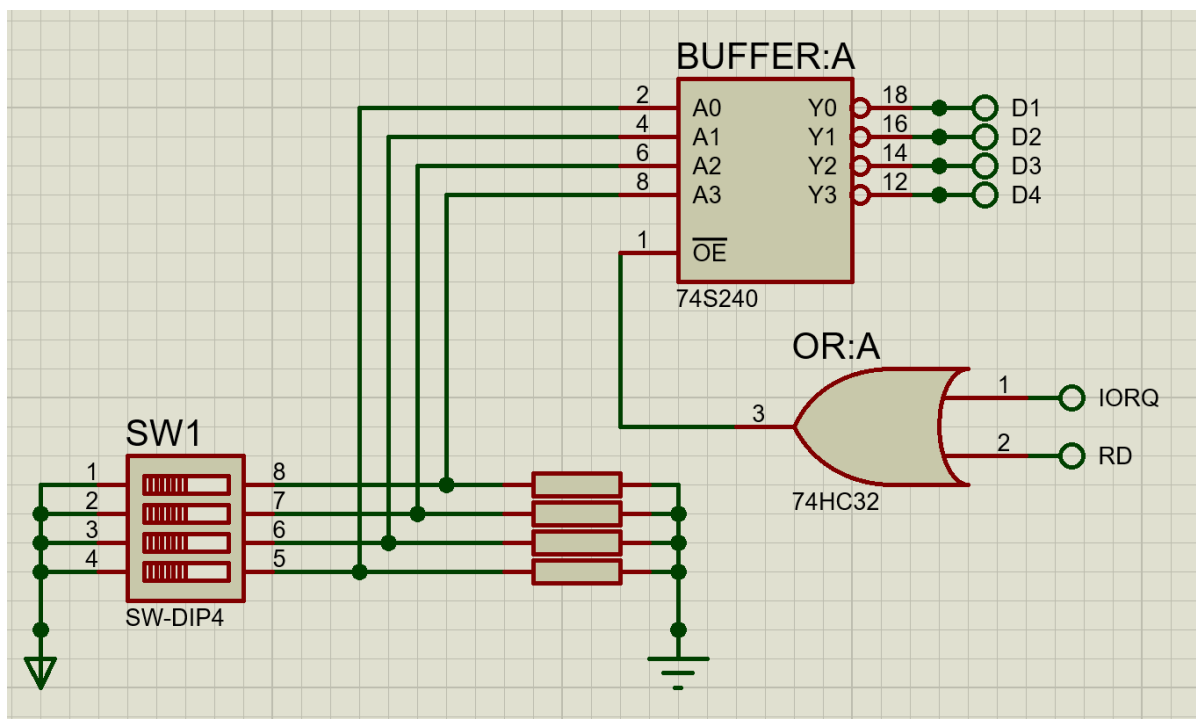
Circuitos de entrada

Materiales:

- ❖ Dip Switch.
- ❖ SN74LS244N (Buffer).
- ❖ M74HC32 (OR).

La sección de entrada y salida del proyecto es la encargada de recibir los operandos necesarios para la ejecución del programa y hacer el display de la sumatoria de estos. Para recibir el primer y segundo operando se utilizará un dip switch de 4 entradas, representados por los pines 1, 2 y 3, 4 respectivamente.

El dip switch estará conectado al buffer, el cual solo dejará que pase la señal cuando los pines IORQ y RD estén activadas (Estos pines son de tipo “Active Low” por lo que al estar activadas la señal será baja y viceversa), esta señal estará conectada con los pines D1 a D4 en el procesador (Líneas de datos).



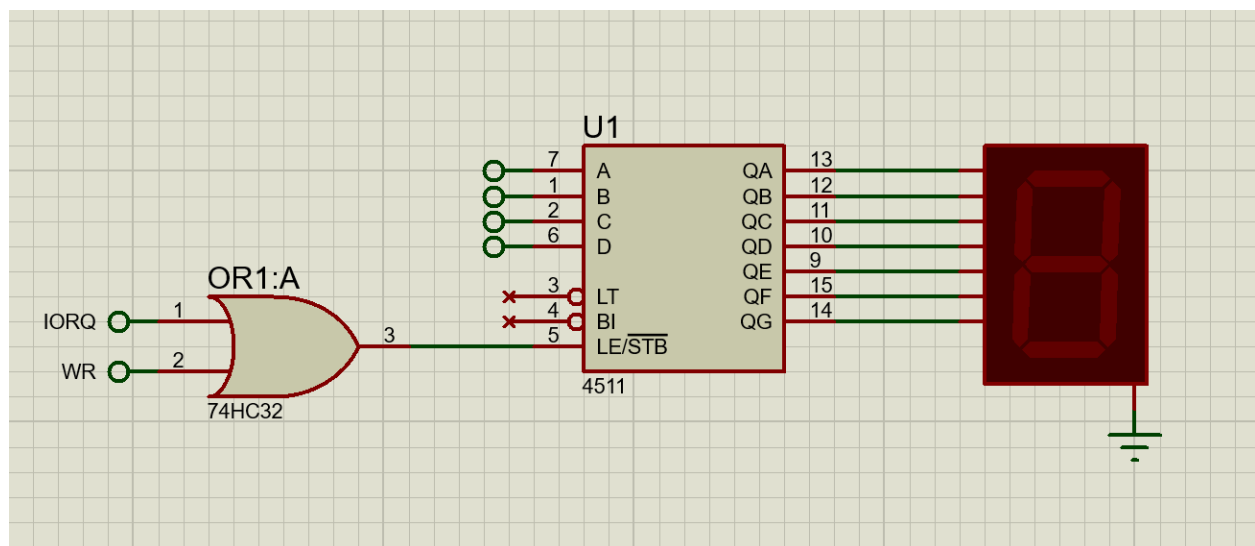
Circuitos de salida

Materiales:

- ❖ DM9368 (Decodificador de 7 segmentos).
- ❖ Display de 7 segmentos.
- ❖ M74HC32 (OR).

La salida de la sumatoria estará representada con un display de 7 segmentos, para esto utilizaremos el DM9368, el cual cumplirá 3 diferentes funciones. En primer lugar, es un limitador de corriente para proteger los leds del display, en segundo lugar, nos permite decodificar la salida de 4 bits en su representación hexadecimal y finalmente, nos permitirá utilizar la función Latch, la cual se encarga de solo cambiar el resultado del display cuando se cumpla alguna condición, en nuestro caso estará conectada a una compuerta OR que reciba de entrada los pines IORQ y WR.

Las entradas del DM9368 estarán conectadas a los pines D0 a D3 del procesador.



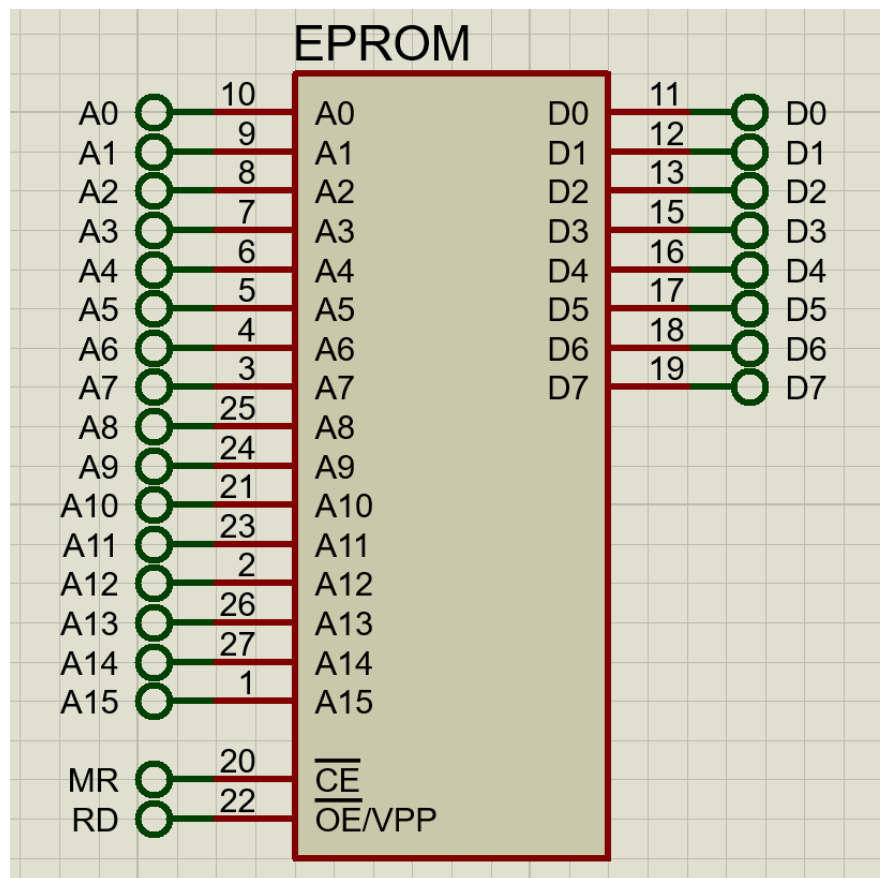
Circuito de Memoria

Materiales:

- ❖ M27C512 (memoria eprom).

Se conectarán los pines de memoria y datos del M27C512 con los pines de memoria y datos del procesador respectivamente, el pin de MR en el procesador se conectará con el pin CE (Chip Enable) para activar el acceso a la memoria, y el pin RD del procesador se conectará al pin OE del chip (Output enable).

También se conectará el pin de escritura del M27 directo a corriente para desactivar la función.

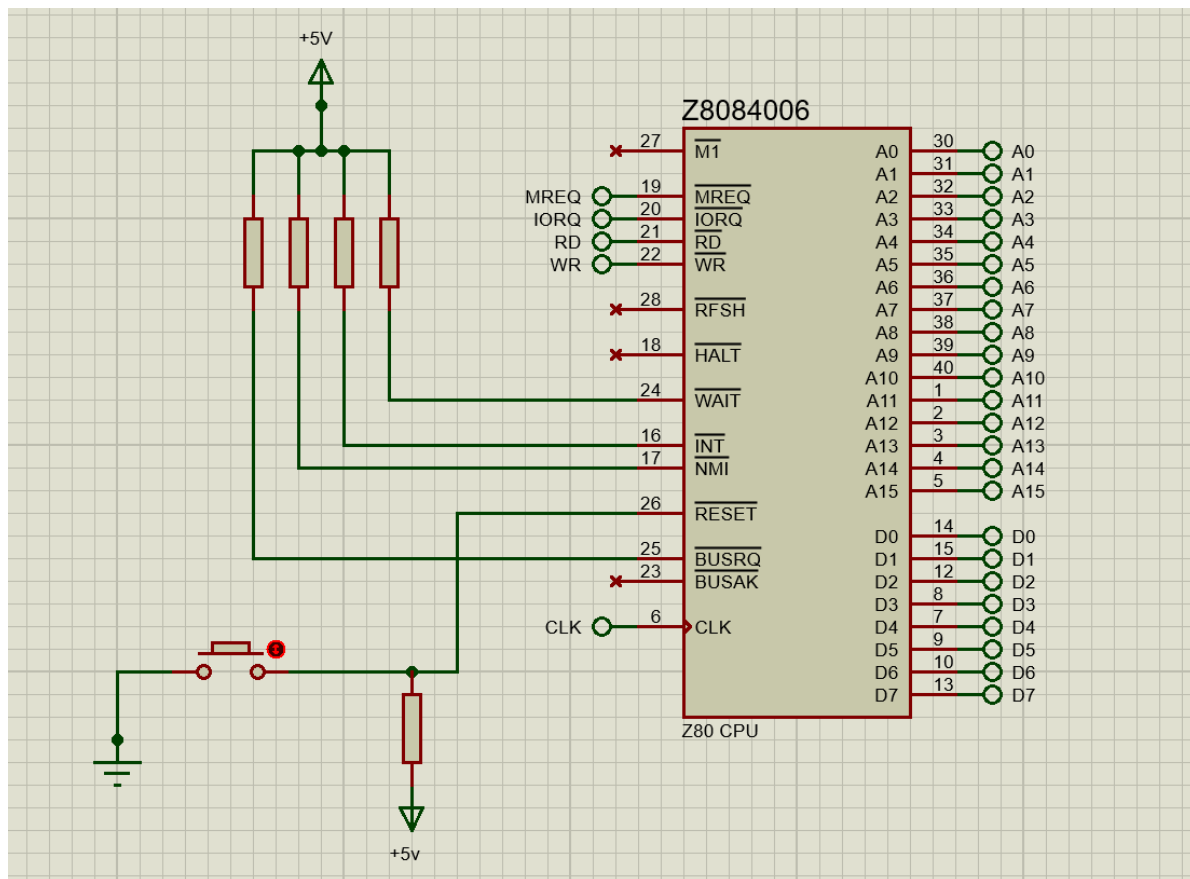


Circuitos restantes del procesador

Se conectarán los pines WAIT, INT, NMI y BUSRQ a corriente para desactivarlos ya que no se utilizarán en nuestra arquitectura.

Finalmente se conectará un botón al pin RESET que nos permitirá reiniciar el procesador al presionarlo.

También es posible que se conecten LEDS a los pines de MREQ, IORQ, RD y WR para poder observar su estado fácilmente.



Referencias:

Bytes, V. (2022, 16 marzo). *Memoria EPROM: significado y características*. VidaBytes.

<https://vidabytes.com/memoria-eprom/>

Figueroa, F. (2021, 21 octubre). *GUÍA COMPLETA DE LAS MEMORIAS EPROM*.

SENSORICX. <https://sensoricx.com/conocimiento/guia-completa-de-las-memorias-eprom/>

Fairchild Semiconductor. (2000). *DM9368 datasheet*. Recuperado 15 de noviembre de 2023 de

<https://www.application-datasheet.com/pdf/on-semiconductor/dm9368n.pdf>

STMicroelectronics (2004). M27C512 Datasheet (PDF) – STMicroelectronics. Recuperado el 15 de noviembre de 2023 de

<https://www.alldatasheet.com/datasheet-pdf/pdf/22826/STMICROELECTRONICS/M27C512.html>

Texas Instruments. (2003). *SN54HC138, SN74HC138 datasheet*. Recuperado 15 de noviembre de 2023 de

<https://www.alldatasheet.com/datasheet-pdf/pdf/27888/TI/SN74HC138N.html>

Texas Instruments. (2016). *SNx4LS24x, SNx4S24x Octal Buffers and Line Drivers With 3-State Outputs*. Recuperado el 16 de noviembre de 2023 de

https://www.ti.com/lit/ds/symlink/sn54s241.pdf?HQS=TI-null-null-alldatasheets-df-pf-sep-wwe&ts=1700151794759&ref_url=https%253A%252F%252Fpdf1.alldatasheet.com%252F

Universidad de Valladolid. (2019). *ZILOG Z80. ZILOG Z80*. Recuperado 14 de noviembre de 2023, de

<https://www.infor.uva.es/~bastida/OC/Z80.pdf>

ZILOC (1997). *Z8400 Datasheet*. Recuperado el 15 de noviembre de 2023 de

<https://www.alldatasheet.es/datasheet-pdf/pdf/78372/ZILOG/Z8400.html>

ZILOC (2001). *Z80 Family CPU Pheripherals*. Recuperado el 15 de noviembre de 2023 de

<https://www.alldatasheet.es/datasheet-pdf/pdf/80481/ZILOG/Z80.html>