



Documento anónimo

AC - Examen parcial 2012 - Julio Ortega. Con soluciones.pdf

Exámenes Resueltos (teoría y Prácticas)



2º Arquitectura de Computadores



Grado en Ingeniería Informática



Escuela Técnica Superior de Ingenierías Informática y de Telecomunicación
UGR - Universidad de Granada



CUNEF POSTGRADO

La formación que necesitas para tu futuro profesional

⇒ FINANZAS

⇒ DATA

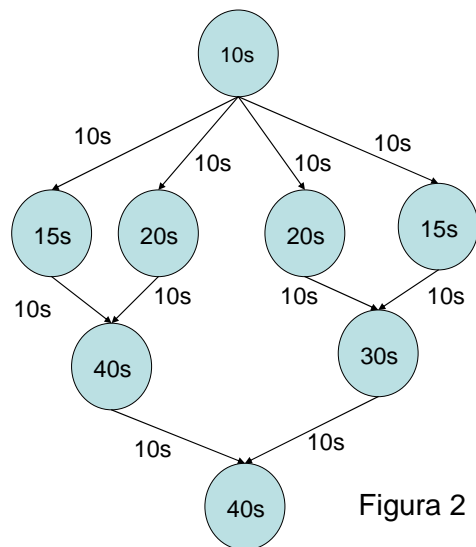
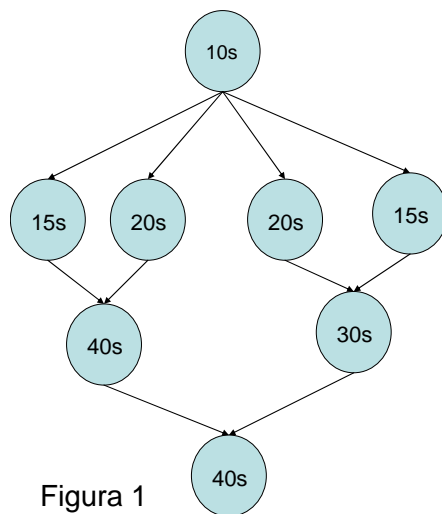
⇒ DERECHO

SCIENCE

www.cunef.edu

ARQUITECTURA DE COMPUTADORES
GRADO EN INGENIERÍA INFORMÁTICA
Benchmark 25/05/2012

1. En la Figura 1, se presenta el grafo de dependencia entre tareas para una aplicación. Cada nodo del grafo muestra el tiempo que tardaría ejecutarse esa tarea en un procesador, las tareas no se pueden dividir en tareas de menor granularidad, y el tiempo de comunicación es despreciable. (a) Obtenga el tiempo de ejecución en paralelo y la ganancia en velocidad en un computador con 4 procesadores, y 2 procesadores, respectivamente. (b) Obtenga el valor de f en la ley de Amdahl, y utilice dicha ley para calcular la máxima ganancia que podría alcanzarse: ¿Qué puede decir al comparar esta ganancia con las que ha obtenido en el apartado (a).



- (c) En la Figura 2 se muestra el mismo diagrama de la Figura 1 en la que se añade el coste de comunicación entre dos tareas distintas, si se asignan a procesadores distintos. ¿Cuál es la ganancia de velocidad en este caso para 2 y 4 procesadores?.

Solución:

- (a) El tiempo en un solo procesador es igual a la suma de los tiempos de todas las tareas:

$$T_1 = 10 + 15 + 20 + 20 + 15 + 40 + 30 + 40 = 190 \text{ s}$$

Para 2 procesadores: Cuando se asignan las tareas a dos procesadores se puede tener un diagrama como el de la Figura 1, y el tiempo paralelo sería:

$$T_2 = 10 + 75 + 40 = 125 \text{ s}$$

Por lo tanto la ganancia será $S(2) = 190 / 125 = 1.52$

Para 4 procesadores: Cuando se asignan las tareas a 4 procesadores se puede tener un diagrama como el de la Figura 1, y el tiempo paralelo sería:

$$T_4 = \max((10 + 20 + 40 + 40), (10 + 20 + 30 + 40)) = 110 \text{ s}$$

Por lo tanto la ganancia será $S(4) = 190 / 110 = 1.73$

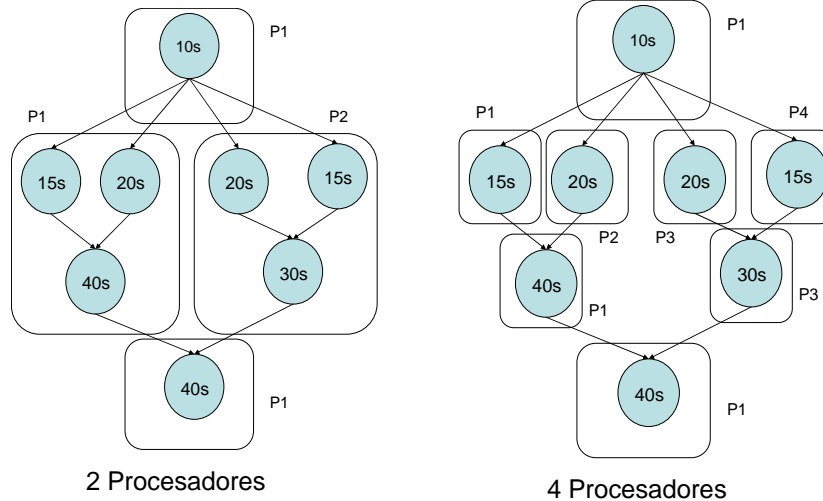


Figura 1. Posible asignación de tareas a 2 (izquierda) y 4 procesadores (derecha)

- (b) El tiempo que corresponde a tareas que solo pueden estar ejecutadas por un solo procesador es igual a

$$T(\text{no paralelizable}) = 10 + 40 = 50 \text{ s}$$

Por lo tanto el valor del parámetro f de la ley de Amdahl es:

$$f = T(\text{no paralelizable}) / T_1 = 0.263$$

Según la ley de Amdahl, la ganancia máxima para 2 y 4 procesadores sería:

$$S(2) \leq p / (1 + f(p-1)) = 2 / (1 + 0.263(2-1)) = 1.584$$

$$S(4) \leq p / (1 + f(p-1)) = 4 / (1 + 0.263(4-1)) = 2.236$$

$$S_{\max} \leq (1/f) = 3.80$$

(se obtiene haciendo tender p a infinito en la expresión de la ley de Amdahl)

Como se puede ver, las expresiones obtenidas son coherentes con los resultados obtenidos (son valores mayores que los que se han calculado). La diferencia es menor para el caso de dos procesadores.

- (c) En este caso hay que tener en cuenta los tiempos de comunicación entre tareas asignadas a procesadores diferentes, tal y como se indica en la figura, para dos y cuatro procesadores. Además se considerará la situación más favorable respecto a la comunicación (envío asíncrono y enlaces suficientes entre procesadores para que los mensajes enviados a procesadores distintos no tengan que esperar los unos a los otros).

Teniendo esto en cuenta, los tiempos para 2 y 4 procesadores se obtienen a partir del camino más largo (en tiempo) en cada uno de los grafos:

$$T(2) = \max ((10+(10+10)+(20+15+30)+10+40), (10+(15+20+40)+40)) = 145 \text{ s}$$

$$\text{Por tanto } S(2) = 190 / 145 = 1.31$$

$$T(4) = \max(10+10+15+10+30+10+40), (10+10+20+30+10+40), \\ (10+10+20+10+40+40), (10+15+40+40)) = 130 \text{ s.}$$

$$\text{Y por tanto } S(4) = 190 / 125 = 1.46$$

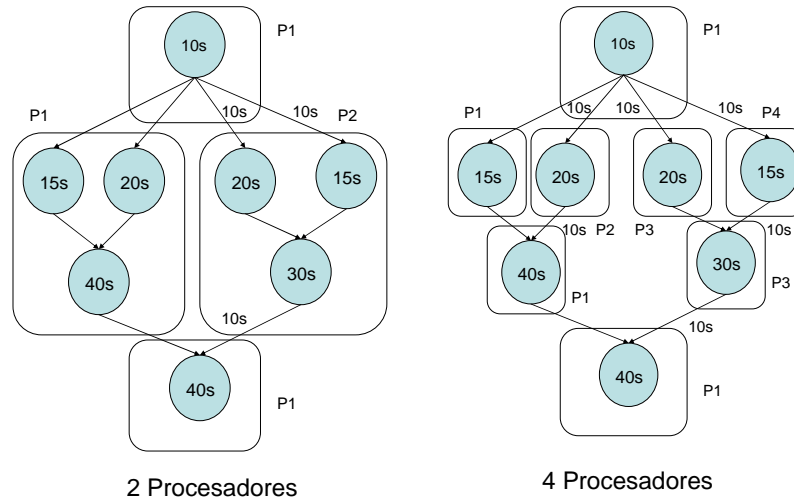


Figura 2. Posible asignación de tareas a 2 (izquierda) y 4 (derecha) procesadores.

2. En un multiprocesador SMP con 4 procesadores basado en un bus, que implementa el protocolo MESI para mantener la coherencia, supongamos una dirección de memoria incluida en un bloque que no se encuentra en ninguna cache. Indique los estados de este bloque en las caches ante la siguiente secuencia de eventos para dicha dirección:

- a. Escritura generada por el procesador 1
- b. Lectura generada por el procesador 2
- c. Escritura generada por el procesador 1
- d. Escritura generada por el procesador 2
- e. Escritura generada por el procesador 3
- f. Lectura generada por el procesador 1

¿Por qué estados se pasaría si se utilizase el protocolo MSI?

Solución:

MESI

	Inicio	W(1)	R(2)	W(1)	W(2)	W(3)	R(1)
P1	I	M	S	M	I	I	S
P2	I	I	S	I	M	I	I
P3	I	I	I	I	I	M	S
P4	I	I	I	I	I	I	I
			Actualiza Bloque		Actualiza Bloque	Actualiza Bloque	

Los estados por los que se pasa para el protocolo MSI son los mismos